

INN21x3-21x5 InnoSwitch-CE ファミリー

ワンチップ 650 V MOSFET、同期整流及びフィードバック回路を内蔵したオフライン CV/CC フライバック スwitchング電源用 IC (出力電流容量 (>2 A))

製品ハイライト

高集積化、小さい実装面積

- ・ フライバック コントローラ、650 V MOSFET、二次側検出及び同期整流ドライバを搭載
- ・ 内蔵 FluxLink™、HIPOT 絶縁、フィードバック リンク
- ・ 優れた CV 精度、トランス設計や外付け部品から独立
- ・ 外部出力センス抵抗を使用した調整可能で高精度な出力電流

EcoSmart™ – 高エネルギー効率

- ・ トランスのバイアス巻線で供給された場合、230 VAC 入力時の無負荷時消費電力 10 mW 以下
- ・ 世界のすべてのエネルギー効率規制に容易に適合

優れた保護/安全性

- ・ 一次側検出による出力 OVP
- ・ 二次側検出による出力オーバーシュート クランプ
- ・ 出力電圧ゼロボルトまで対応した二次側検出による出力 OCP
- ・ 自動復帰タイプ過熱保護機能
- ・ 高精度な起動/停止と過電圧保護に対応した入力電圧監視

優れた安全性及び規制への準拠

- ・ 6 kV DC/1 秒の生産ラインでのHIPOT 100% 試験に対応
- ・ 強化絶縁
- ・ 絶縁電圧 >3,500 VAC
- ・ UL1577 及び TUV (EN60950) 安全認証を取得
- ・ EN61000-4-8 (100 A/m) 及び EN61000-4-9 (1000 A/m) 準拠

グリーン パッケージ

- ・ ハロゲン化合物不使用、RoHS 指令適合

用途

- ・ モバイル デバイス用の大電流充電器とアダプタ
- ・ 家電 – セットトップ ボックス、ネットワーク、ゲーム、LED

概要

InnoSwitch™-CE ファミリーは、特に高い効率要件を持つ小型筐体において、低電圧、高電流の電源の開発及び製造を大幅に簡素化します。InnoSwitch-CE アーキテクチャは、デバイスに一次側コントローラと二次側コントローラの両方が内蔵され、検出素子及び安全規格フィードバック メカニズムを単一の IC に組み込んでいる点において革新的な IC です。

部品を近接して配置し、革新的な内蔵通信リンクを用いることで、二次側同期整流 MOSFET 及び一次側 MOSFET のスイッチング動作を最適化し、高精度制御が可能になります。これによってシステムの信頼性が向上し、最大負荷から待機時の低電力までの電力範囲で最大効率を実現します。

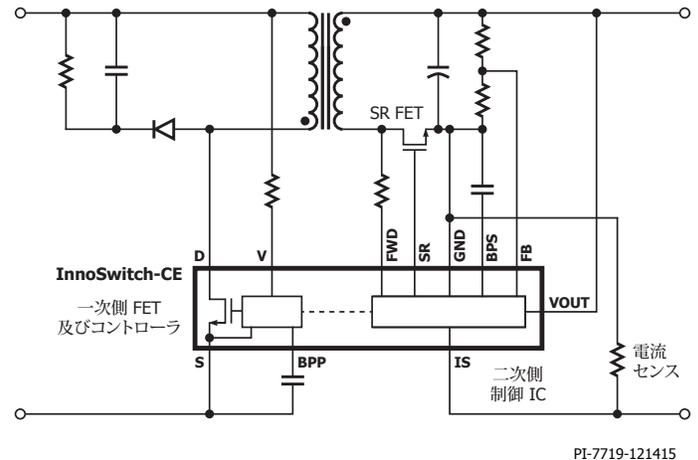


図 1. 標準的なアプリケーション/特性

PI-7719-121415



図 2. 高治面距離、安全規格準拠 eSOP-R16B パッケージ

出力電力テーブル

製品 ⁴	85-265 VAC	
	アダプタ ¹	ピークまたはオープン フレーム ^{1,2}
INN21x3K ³	12 W	15 W
INN21x4K ³	15 W	20 W
INN21x5K ³	20 W	25 W

テーブル 1. 出力電力テーブル

注:

1. 周囲温度 40 °C で測定された標準的な換気無しの密閉型標準サイズ アダプタでの最小連続電力。最大出力電力は設計によって異なります。パッケージ温度は 125 °C 以下にする必要があるという条件の場合。
2. 最小のピーク電力容量。
3. x = 0 (ケーブル補正なし)、x = 2 (300 mV ケーブル補正)。
4. パッケージ: K: eSOP-R16B。

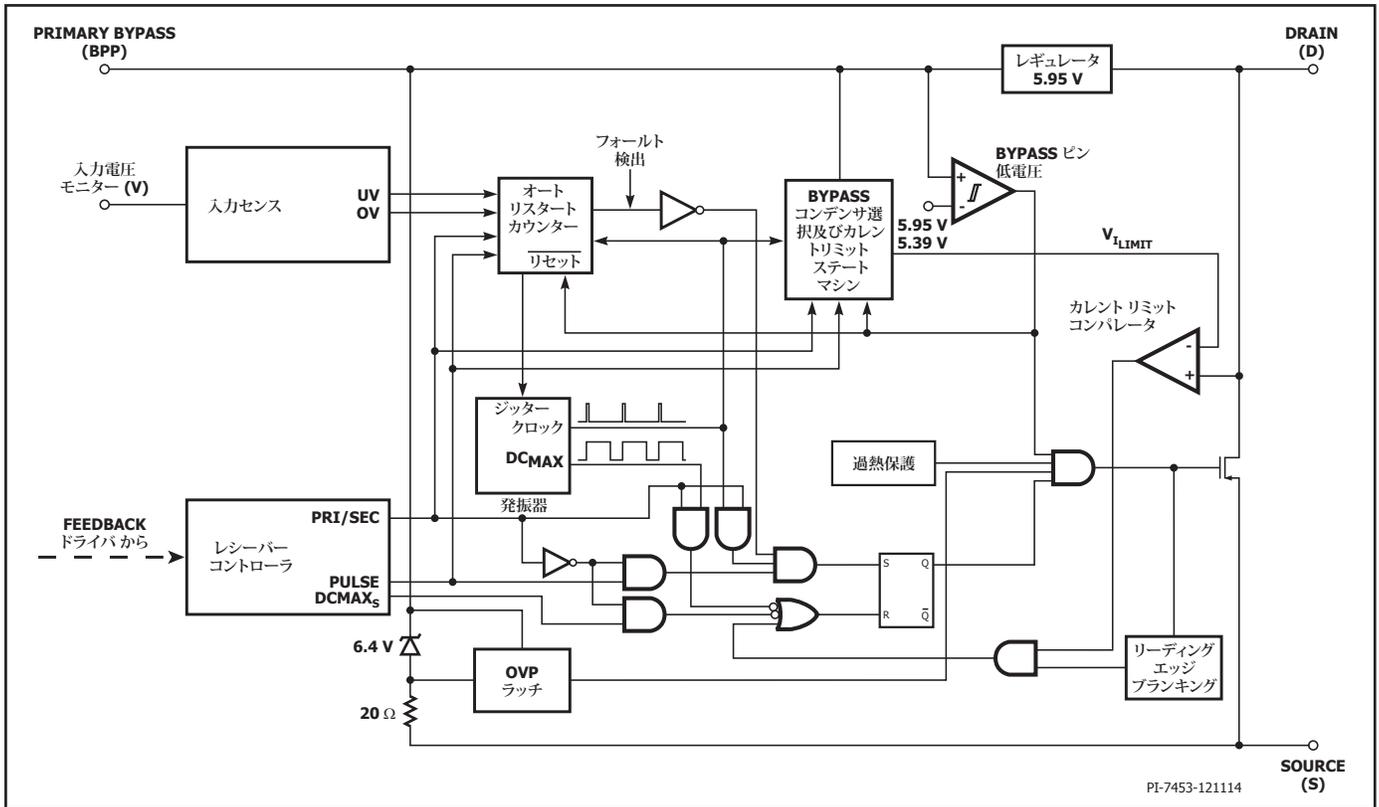


図 3. 一次側コントローラのブロック図

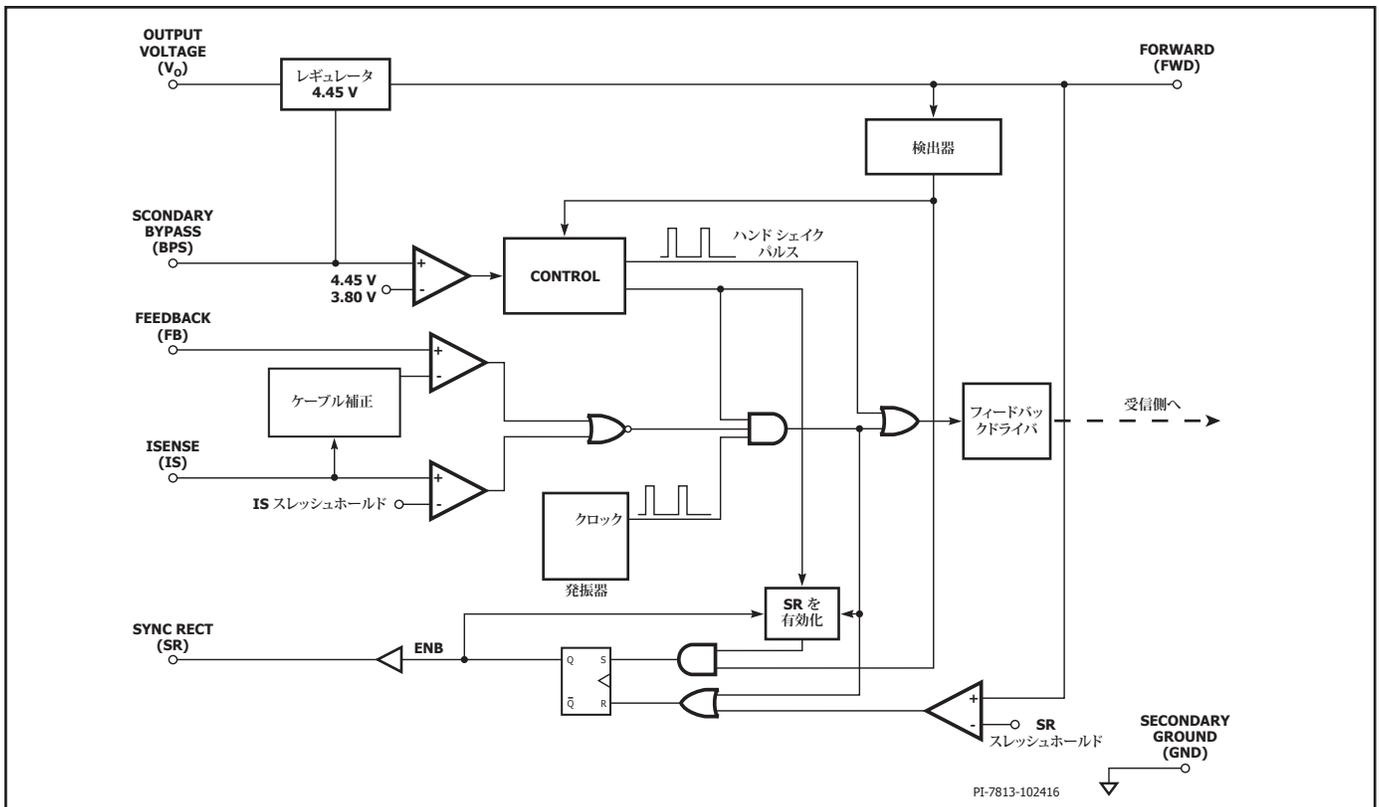


図 4. 二次側コントローラのブロック図

ピン機能の説明

DRAIN (D) ピン (ピン 1)

このピンは、パワー MOSFET のドレインに接続されています。

SOURCE (S) ピン (ピン 3-6)

このピンは、パワー MOSFET のソース接続です。また、PRIMARY BYPASS ピンの基準電位でもあります。

PRIMARY BYPASS (BPP) ピン (ピン 7)

一次側コントローラ IC 電源用の外付けバイパス コンデンサの接続ポイントです。

INPUT VOLTAGE MONITOR (V) ピン (ピン 8)

8 M Ω の抵抗を V ピンと入力整流コンデンサの間に接続して、入力の低電圧及び過電圧保護を行います。

FORWARD (FWD) ピン (ピン 10)

検出やその他の機能のためのトランス出力巻線のスイッチング ノードへの接続ポイントです。

OUTPUT VOLTAGE (VOUT) ピン (ピン 11)

このピンは、電源の出力電圧に直接接続されていて二次側 IC のバイアスです。

SYNCHRONOUS RECTIFIER DRIVE (SR) ピン (ピン 12)

外付け SR FET ゲート端子への接続。

SECONDARY BYPASS (BPS) ピン (ピン 13)

二次側コントローラ電源用の外付けバイパス コンデンサの接続ポイントです。

FEEDBACK (FB) ピン (ピン 14)

このピンは外付け抵抗分割回路に接続され、電源 CV 電圧レギュレーションのスレッシュホールドを設定します。

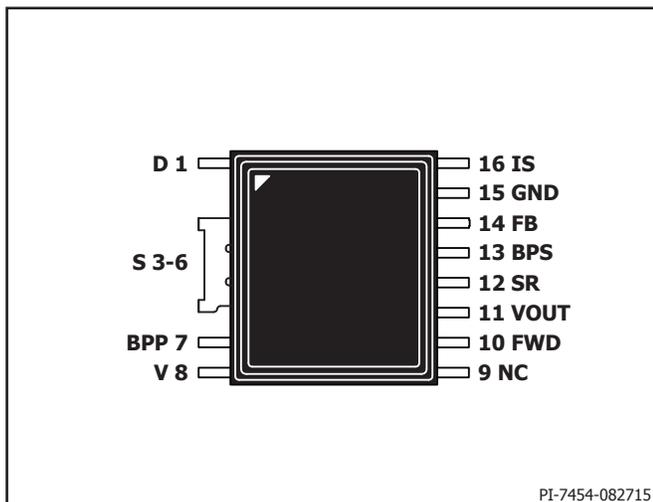
SECONDARY GROUND (GND) (ピン 15)

二次側 IC の接地。

ISENSE (IS) ピン (ピン 16)

電源出力端子への接続。外付け電流センス抵抗は、このピンと SECONDARY GROUND ピンの間に接続します。

二次側の電流センス抵抗が不要な場合、ISENSE ピンは、SECONDARY GROUND に接続する必要があります。



PI-7454-082715

図 5. ピン配置図

InnoSwitch-CE の機能の概要

InnoSwitch-CE は、高耐圧パワー MOSFET スイッチ及び一次側と二次側両方のコントローラを 1 つのデバイスに内蔵しています。これは、高信頼性及び低コストに対応したパッケージ リードフレームとボンディング ワイヤを使った独自のインダクティブ カップリング フィードバックを採用し、二次側の出力電圧と出力電流のダイレクト センスを正確に行い、一次側 IC に情報を伝送します。従来の PWM (パルス幅変調方式) コントローラと異なり、シンプルな ON/OFF 制御で出力電圧及び電流の制御を実現します。一次側コントローラは、発振器、磁気的に二次側コントローラと結合している受信回路、カレント リミット ステート マシン、PRIMARY BYPASS ピンの 5.95 V レギュレータ、過電圧回路、カレント リミット選択回路、過熱保護、リーディング エッジ ブランキング、及び 650 V パワー MOSFET で構成されます。InnoSwitch-CE 二次側コントローラは一次側に磁気結合した送信回路、定電圧 (CV) 及び定電流 (CC) 制御回路、SECONDARY BYPASS ピンの 4.4 V レギュレータ、同期整流器 MOSFET ドライバ、周波数ジッター発振器、及び内蔵保護機能のホストで構成されます。図 3 と 4 に、最も重要な機能を持つ一次側コントローラと二次側コントローラの機能ブロック図を示します。

PRIMARY BYPASS ピン レギュレータ

PRIMARY BYPASS ピンには、パワー MOSFET がオフの場合にいつでも DRAIN ピンで電圧から電流を引き出すことにより、PRIMARY BYPASS ピン コンデンサを V_{BPP} まで充電する、内部レギュレータがあります。PRIMARY BYPASS ピンは、内部回路用電源ピンです。パワー MOSFET がオンの場合、デバイスは、PRIMARY BYPASS ピン コンデンサのエネルギーによって動作します。内部回路の電力消費が極めて小さいため、InnoSwitch-CE は、DRAIN ピンから供給される電流で連続的に動作することが可能です。

さらに、PRIMARY BYPASS ピンに外付け抵抗を介して電流が供給されるときに PRIMARY BYPASS ピン電圧を V_{SHUNT} にクランプするシャント レギュレータがあります。これにより、バイアス巻線から InnoSwitch-CE に外部電力を供給しやすくなり、無負荷時待機電力を 10 mW (5 V 出力設計の場合) 以下に抑えることができます。

PRIMARY BYPASS ピン コンデンサの選択

PRIMARY BYPASS ピンでは、デバイスの内蔵電源のデカップリングを行うために 0.1 μ F 程度の小さなセラミック コンデンサを使用できます。大きなサイズのコンデンサは、カレント リミットの設定に使用します。PRIMARY BYPASS ピンの 1 μ F コンデンサはハイ カレント リミットを設定し、1 ランク上のデバイスの標準カレントと等しい、カレント リミットを選択します。PRIMARY BYPASS ピンの 10 μ F コンデンサはロー カレント リミットを設定し、1 ランク下のデバイスの標準カレントと等しい、カレント リミットを選択します。

PRIMARY BYPASS ピン低電圧スレッシュホールド

PRIMARY BYPASS ピン低電圧回路は、PRIMARY BYPASS ピンの電圧が定常動作中に $V_{BPP} - V_{BPP(H)}$ を下回った場合、パワー MOSFET を停止させます。PRIMARY BYPASS ピンの電圧がこのスレッシュホールド以下になった場合に、パワー MOSFET のスイッチングを有効に (ターンオン) するには、これを V_{BPP} まで上昇させる必要があります。

PRIMARY BYPASS ピン出力過電圧ラッチ機能

PRIMARY BYPASS ピンには、OV 保護ラッチ機能があります。PRIMARY BYPASS ピン コンデンサと直列に配置された抵抗に対して並列接続されたツェナー ダイオードは、通常、一次側バイアス巻線の過電圧を検出して、この保護回路をアクティブにするために使用されます。PRIMARY BYPASS ピンへの電流が超過 (I_{SD}) した場合、デバイスはパワー MOSFET スwitchングを停止します。ラッチ状態は、一次側バイアスをリセット スレッシュホールド電圧 ($V_{BPP(RESET)}$) よりも下げることによってリセットされます。

過熱保護

過熱保護回路は一次側ダイの温度を検知します。このスレッシュホールドは通常、142 °C (75 °C ヒステリシス) に設定されています。ダイの温度がこのスレッシュホールドを上回ると、パワー MOSFET は停止します。ダイの温度が 75 °C 下がると、パワー MOSFET は再び動作を開始します。75 °C という大きなヒステリシスなので、継続的な異常状態によるプリント基板の過熱を回避できます。

カレントリミットの動作

カレントリミット回路は、パワー MOSFET の電流を検知します。この電流が内部スレッシュホールド (I_{LIMIT}) を超えると、そのスイッチ サイクルの残りの期間、パワー MOSFET はオフになります。カレントリミット ステートマシンは、中及び軽負荷時の負荷量に応じてカレントリミットのスレッシュホールドを低減します。

パワー MOSFET がオン (リーディング エッジ ブランキング時間 (t_{LEB})) のみカレントリミットの検出を無効にします。このリーディング エッジ ブランキング時間は、コンデンサ及び二次側整流器の逆回復時間が原因で発生する電流スパイクによりスイッチング パルスが途中で終了しないように設定されています。一次側パワー MOSFET のドレイン電流がデバイスのカレントリミットに達すると、各スイッチング サイクルは停止します。

オートリスタート

出力過負荷、出力短絡、または外付け部品/ピンの異常等の異常状態が発生した場合、InnoSwitch-CE はオートリスタート (AR) 動作に切り替わります。オートリスタート動作では、 $t_{AR(OFF)}$ の間、パワー MOSFET スwitchングは停止します。オートリスタートに移行するモードは 2 つあります。

1. t_{AR} を超える期間にわたって、二次側から継続的にスイッチングが要求された場合。
2. $t_{AR(SK)}$ を超える期間にわたって、二次側からスイッチング サイクルへの要求がない場合。

最初の状態は、 t_{AR} 以上の期間にわたってスキップ サイクル無しで、二次側コントローラが継続的にサイクル要求を行う状況に相当します。二番目の方法は、通信が切断され、一次側がもう一度リスタートする場合です。通常の動作ではあってはならないことですが、これは、システムに対し ESD が発生したときに有効です。たとえば、二次側コントローラへのノイズ干渉が原因で通信が切断された場合、オートリスタート オフ時間の後、一次側のリスタート時に正常復帰します。

異常が除去されるまでは、オートリスタート機能により、パワー MOSFET のスイッチングの動作と停止が繰り返されます。オートリスタート カウンターは SOA モードのスイッチ発振器によってリセットされ、オートリスタート オフタイマーが長いように見える場合があります。

オートリスタート カウンターは、PRIMARY BYPASS ピンが低電圧スレッシュホールド $V_{BPP} - V_{BPP(HYS)}$ を下回るとリセットされます。

安全動作領域 (SOA) 保護

一次側パワー MOSFET スwitch カレントが、ブランキング (t_{LEB}) 時間にカレントリミット (I_{LIMIT}) 遅延時間を加えた期間内にカレントリミット (I_{LM}) に達し、これが 2 サイクル連続で発生した場合、コントローラは、約 2.5 サイクルまたは $\sim 25 \mu$ 秒スキップします。これにより、大容量負荷の起動時間を犠牲にすることなく、トランスのリセットのための十分な時間が確保されます。デバイスが SOA モードで動作しているときは、オートリスタートの時間が長くなります。

一次側 - 二次側ハンドシェイク プロトコル

起動時、一次側は最初にフィードバック情報なしでスイッチングを行います (これは標準的な TOPSwitch™, TinySwitch™, または LinkSwitch™ コントローラの動作に非常によく似ています)。オートリスタート ON 時間中にフィードバック信号が受信されない場合、一次側はオートリスタートに切り

替わり、これを繰り返します。ただし、通常の状態では、二次側チップが FORWARD ピンを介して、または直接 VOUT から起動し、制御が継続されます。その後、二次側は、必要に応じてサイクルを切り替える制御状態に移行します。

次の図 6 に、ハンドシェイク フローチャートを示します。

二次側が制御しているときに、一次側がスイッチングを停止する、または通常動作中に二次側からのサイクル要求に応答しないなどの状況が発生した場合、ハンドシェイク プロトコルが開始され、一次側のスイッチングが再開されたときに二次側が制御を実行できるようにします。追加ハンドシェイクのためのこのプロトコルは、一次側が要求よりも多くのサイクルを提供していることを二次側が検出した場合にも動作します。

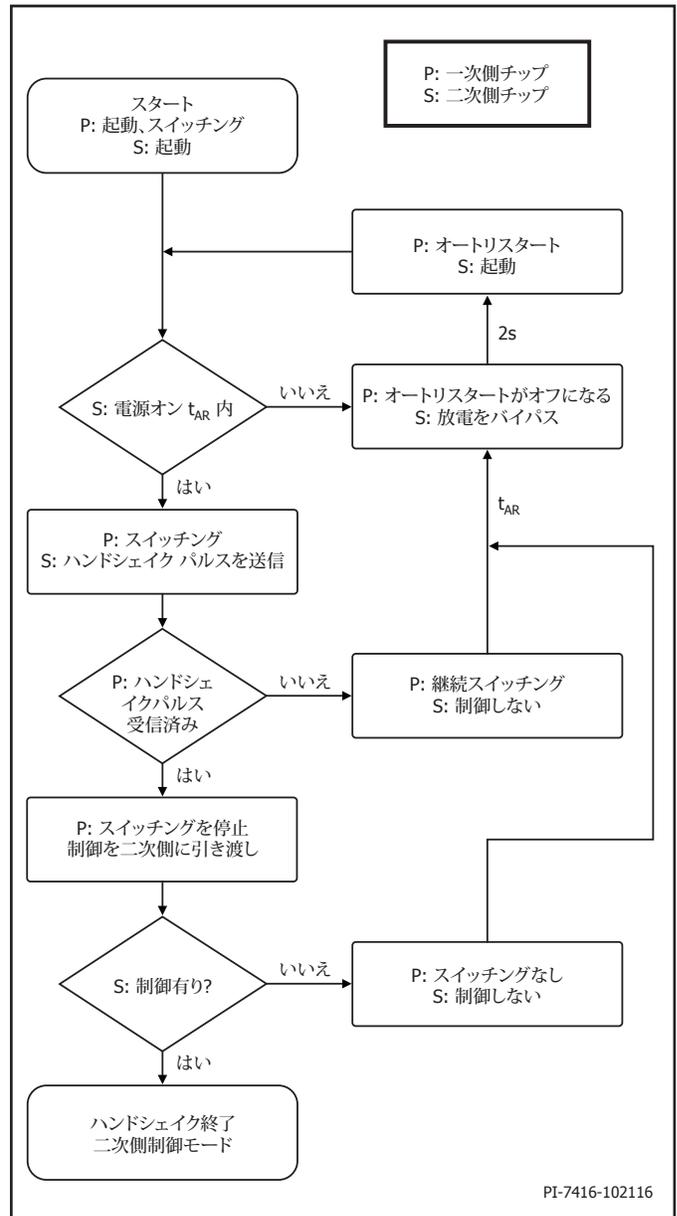


図 6. 一次側 - 二次側ハンドシェイク フローチャート

追加のハンドシェイクが必要になる状況は、ラインが落ちたり停止したりした結果一次側がスイッチングを停止した場合に発生する可能性が高くなります。一次側が動作を再開すると、起動状態に戻り、二次側からのハンドシェイクのパルスを検出しようとします。

一次側が 14 サイクル連続で要求に応答したことを二次側が検出しない場合、または一次側がサイクル要求無しでスイッチングしたことを二次側が検出した場合、二次側コントローラは 2 回目のハンドシェイクシーケンスを開始します。

また、この保護モードは、一次側が一次側制御でスイッチング動作をしている間に SRMOSFET の同時 ON に対する保護となります。また、この保護モードは、二次側が制御状態のままで軽/中程度の負荷状態が存在する場合に一次側がリセットされる状況において出力過電圧を防ぎます。

入力電圧監視

VOLTAGE MONITOR ピンは、入力の低電圧と過電圧の検出と保護の機能に使用されます。

この機能を有効にするには、8 M Ω の抵抗を、ブリッジの後段の高電圧整流 DC コンデンサあるいはブリッジの AC 側から整流ダイオードを介して接続された高電圧整流 DC コンデンサと、小型高耐圧コンデンサやブリード抵抗 (高速 AC リセット) 及び VOLTAGE MONITOR ピンの間に接続します。この機能を停止するには、VOLTAGE MONITOR ピンを PRIMARY BYPASS ピンに接続する必要があります。

BPP が充電されて I_{LM} が停止した状態において、VOLTAGE MONITOR ピンの状態を切り替える前に、電流が起動スレッショールド (I_{UV+}) 以上、過電圧シャットダウン スレッショールド (I_{OV+}) 以下であれば、起動します。

通常動作中に VOLTAGE MONITOR ピン電流が停止スレッショールド (I_{UV-}) 以下になり、 t_{UV-} よりも長い間起動スレッショールド (I_{UV+}) 以下の状態を継続した場合、コントローラは、短いオートリスタート オフ時間 (200 ms まで) でオートリスタート モードになります。スイッチングは、VOLTAGE MONITOR ピン電流が、150 ms を超える期間にわたって起動スレッショールド (I_{UV+}) を超えた場合にのみ再開されます。

通常動作中、VOLTAGE MONITOR ピン電流が、 t_{OV} よりも長い期間過電圧スレッショールド (I_{OV+}) を超えると、コントローラは短いオートリスタート オフ時間 (200 ms まで) でオートリスタート モードに入ります。スイッチングは、VOLTAGE MONITOR ピン電流が 150 ms を超える期間にわたって (I_{OV-}) 以下になった場合にのみ再開されます。

二次側コントローラ

デバイスが短いオートリスタート オフ時間に入ると、PRIMARY BYPASS ピンは内部回路をアクティブにして、入力整流コンデンサを放電します。フィードバックドライバブロックは、一次側 IC にスイッチングパルス要求を転送する FluxLink フィードバック回路へのドライブです。

図 4 のブロック図に示されているように、二次側コントローラには、SECONDARY BYPASS ピンへの VOUT または FORWARD のいずれかのピン接続により、4.45 V レギュレータブロックを介して電源が供給されます。SECONDARY BYPASS ピンは、外付けデカップリングコンデンサに接続され、レギュレータブロックから内部的に電流供給されます。

また、FORWARD ピンも、SYNCHRONOUS RECTIFIER DRIVE ピンに接続される同期整流用 MOSFET (SR FET) をオンにするハンドシェイクとタイミングの両方のために、負のエッジを検出するブロックに接続します。また、FORWARD ピンは、抵抗の FET に加わる電圧が $V_{SR(TH)}$ を下回った場合に、不連続動作モードの動作で SR FET をオフにするタイミングを検知するためにも使用されます。連続動作モードの動作で、SR FET は、連続動作モードで動作している間に FET ターンオフで重複することなく、優れた同期タイミングを提供し、次のスイッチングサイクルを要求するパルス要求が送信されたときにオフになります。

VOUT ピンと SECONDARY GROUND ピン間の外付け抵抗分割回路の中間点は、出力電圧を制御するために FEEDBACK ピンに接続されています。内部電圧コンパレータの基準電圧は、 V_{REF} (1.265 V) です。

IS と SECONDARY GROUND ピン間に接続されている外部電流センス抵抗は、定電流モードで出力電流を制御するために使用されます。内部電流検出コンパレータ スレッショールド IS_{VTH} は出力電流を定電流制御するための値です。

二次側コントローラ発振器

標準発振器周波数は、内部で平均 100 kHz の周波数に設定されます。

発振器には、EMI エミッションを最小限に抑えるために、一般にピークトゥピークが 6 kHz の小幅な周波数ジッターを発生させる回路が組み込まれています。放射 EMI の平均値と擬似ピーク値の両方の EMI 低減効果を最適化するために、変調周波数は 1 kHz に設定されています。

出力過電圧保護

FEEDBACK ピンで検出された電圧がレギュレーション スレッショールドよりも 2% 高い場合、約 10 mA のブリード電流が VOUT ピンに流れます。FEEDBACK ピンの電圧が内部 FEEDBACK ピン基準電圧の ~20% に上昇すると、ブリード電流は約 140 mA に増加します。VOUT ピンでの吸い込み電流は、一時的なオーバーシュートの場合に出力電圧を放電することを目的としています。このモードでの動作中、二次側は一次側への制御を継続します。

FEEDBACK ピンの短絡検出

FEEDBACK ピンの電圧が起動時に $V_{FB(OFF)}$ スレッショールド以下になった場合、二次側は一次側/二次側ハンドシェイクを完了し、オートリスタートを開始するパルスの要求を停止します。二次側は、 $t_{AR(SK)}$ のサイクルの要求を停止し、一次側の $t_{AR(OFF)SH}$ のオートリスタートを開始します。この状況で、実際の AR オフ時間の合計は $t_{AR(SK)} + t_{AR(OFF)SH}$ です。通常動作時、二次側は、FEEDBACK ピンの電圧が $V_{FB(OFF)}$ スレッショールドを下回った場合にオートリスタート サイクルを開始するための一次側からのパルスの要求を停止します。 $V_{FB(OFF)}$ の deglitch フィルタは、10 μ 秒以下です。

出力ケーブル電圧降下補正 (CDC)

出力ケーブル電圧降下補正の量は、図 7 に示されているように、定電流レギュレーション スレッショールドに対する負荷の関数です。

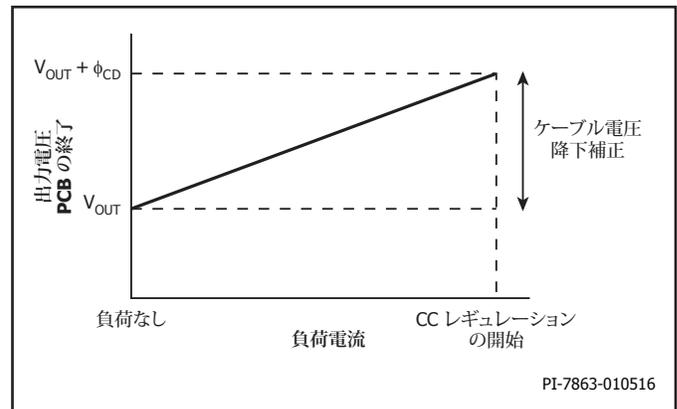


図 7. ケーブル電圧降下補正の特性

FEEDBACK ピンに対して下側抵抗は、出力ケーブル電圧降下補正を有効にするために、(ISENSE ピンではなくて) SECONDARY GROUND ピンに接続している必要があります。

OUTPUT VOLTAGE ピンのオートリスタート スレッシュホールド

また、VOUT ピンは、 $t_{VOUT(AR)}$ を超えた期間に出力電圧が $V_{OUT(AR)}$ スレッシュホールドを下回った場合もコンパレータが動作します。二次側コントローラは、 $t_{VOUT(AR)}$ よりも長い間 VOUT ピンが $V_{OUT(AR)}$ 以下になっていることを検出した場合に、制御を停止します。このスレッシュホールドは、定電流 (CC) 動作の範囲を制限することを意図しています。

出力定電流レギュレーション

InnoSwitch-CE は、ISENSE ピン及び SECONDARY GROUND ピン間の抵抗を介して出力電流を制御します。定電流レギュレーションが必要でない場合、このピンは GROUND ピンに接続する必要があります。

SR 停止保護

SR はサイクルが二次側コントローラによって要求された場合のみサイクルバイサイクル ベースで動作し、FORWARD ピンで負のエッジが検出されます。ISENSE ピンの電圧が IS_{VTH} スレッシュホールドの約 3 倍を超過した場合、SR MOSFET ドライブは、サージ電流が通常のレベルに落ち着くまで停止します。

InnoSwitch-CE の動作

InnoSwitch-CE デバイスは、カレントリミット モードで動作します。通常、発振器は各サイクルの最初にパワー MOSFET をオンにします。電流がカレントリミットまで上昇するか、または DC_{MAX} リミットに達すると、MOSFET

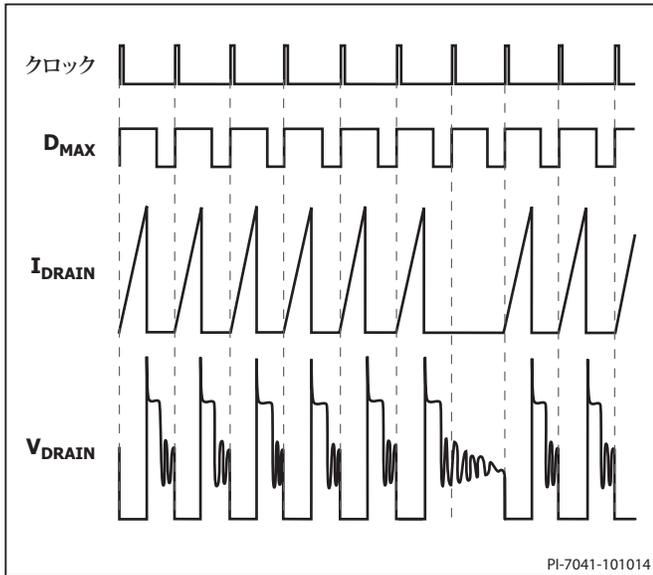


図 8. 最大負荷近くでの動作

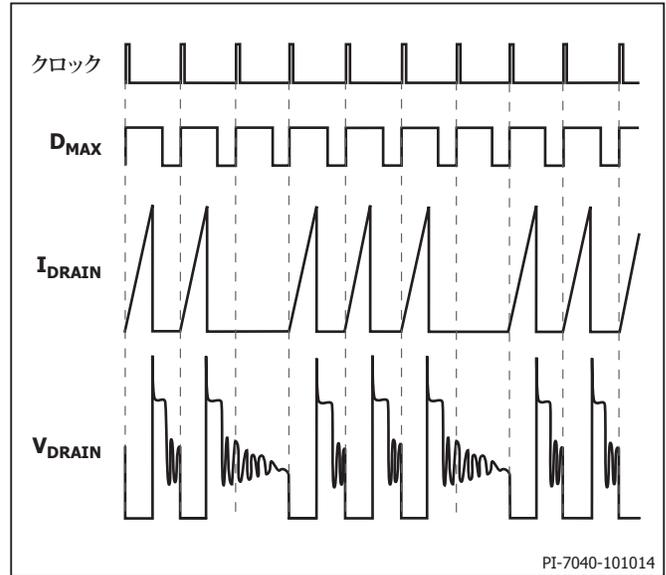


図 9. やや高負荷での動作

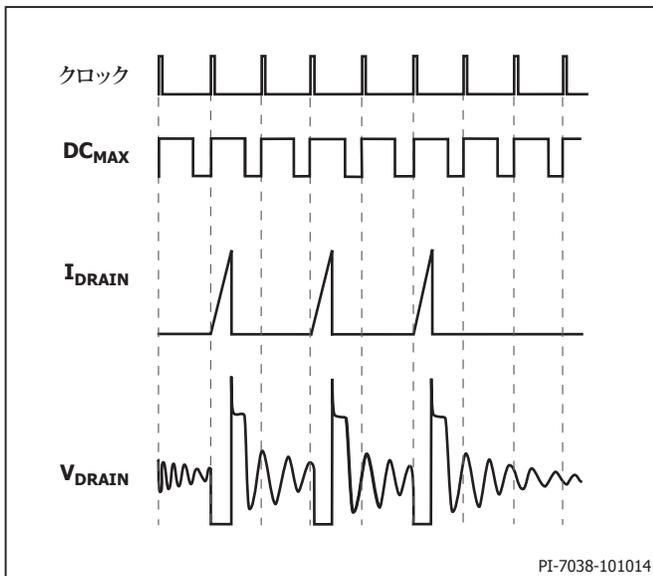


図 10. 中程度の負荷での動作

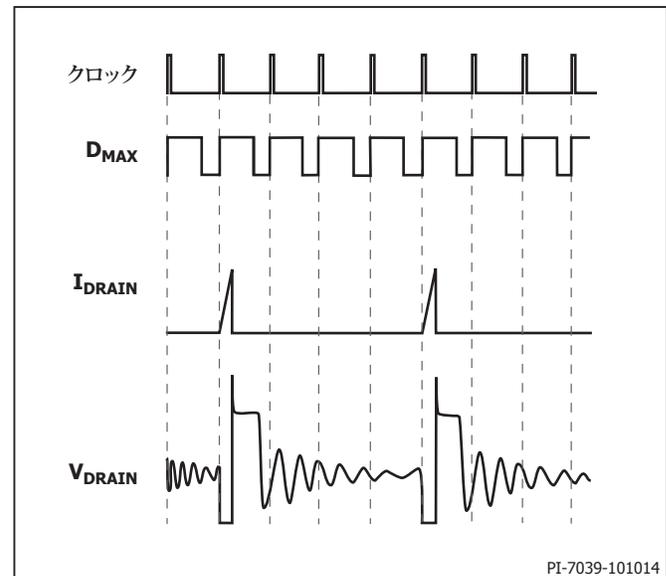


図 11. 極めて軽い負荷での動作

はオフになります。InnoSwitch-CE の設計上の最大のカレントリミットレベル及び発振周波数は一定であるため、負荷に供給される電力はトランスの一次インダクタンス及びピーク一次電流の 2 乗と正比例します。そのため、電源の設計には必要な最大出力電力に対するトランスの一次インダクタンスの計算が必要です。InnoSwitch-CE が電力レベルに対して適切に選択されている場合、 DC_{MAX} リミットに達する前に、インダクタンス電流は徐々にカレントリミットに到達します。

InnoSwitch-CE は、抵抗分圧器を使用して FEEDBACK ピンで出力電圧を検出し、次のスイッチングサイクルに進むかどうかを決定します。カレントリミットの決定には、サイクルのシーケンスにより予め設定されています。一度サイクルが開始すると、サイクルは常に完了されます。この動作により電源が供給され、ここで出力コンデンサ、及びスイッチングサイクルあたりのエネルギーによって、出力電圧リップルが決定されます。

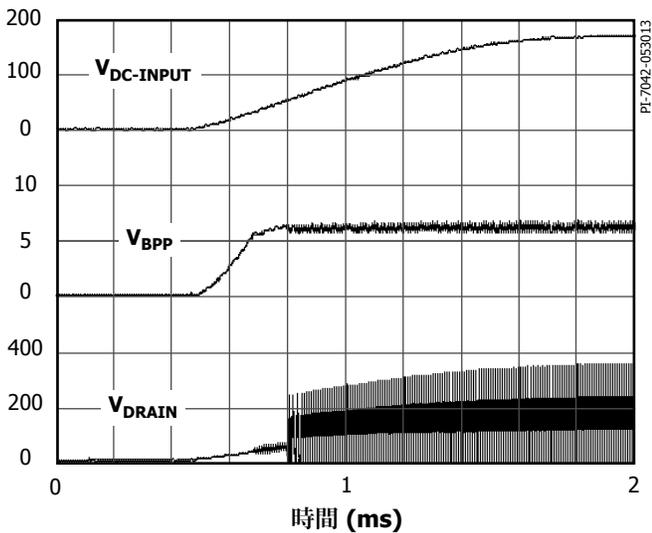


図 12. 起動

カレントリミット ステート マシンの ON/OFF 動作

InnoSwitch-CE の内部クロックは常に動作します。各クロックサイクルの開始時に、FEEDBACK ピンの電圧コンパレータはスイッチングサイクルを実行するかどうかを判定し、サイクルを複数回経過したサンプルのシーケンスに基づいて適切なカレントリミットを決定します。負荷が大きいと、ステートマシンはカレントリミットを最大値に設定します。負荷が軽いと、ステートマシンはカレントリミットの値を減少させます。

最大負荷に近い場合、InnoSwitch-CE はクロックサイクルのほぼすべてで動作します (図 8)。負荷がわずかに軽いと、電源出力の電圧レギュレーションを維持するために、それに続くサイクルを「スキップ」します (図 9)。中程度の負荷では、サイクルはスキップされカレントリミットは減少します (図 10)。負荷が極めて軽くと、カレントリミットはさらに減少します (図 11)。電源の電力消費を抑えるために発生するサイクルはごくわずかです。

ON/OFF 制御回路の応答時間は、PWM コントロール回路と比較すると非常に高速です。このため、高精度なレギュレーションと優れた過渡応答に対応しています。

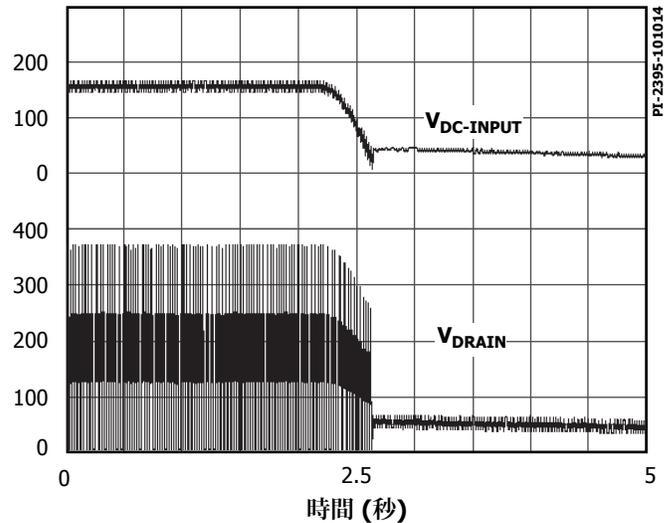


図 13. 正常な停止のタイミング

応用例

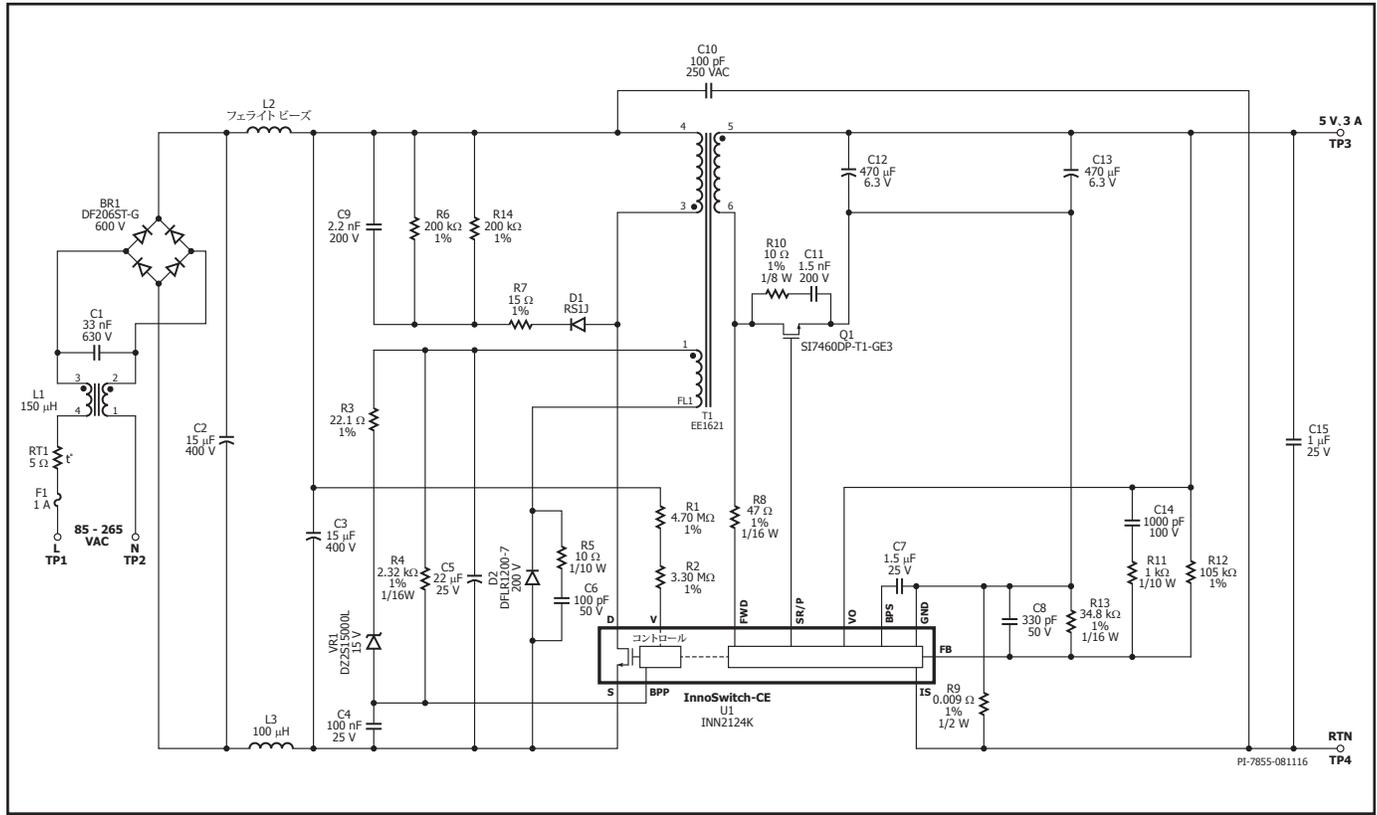


図 14. 5 V, 3 A チャージャー/アダプタ

図 14 に示す回路は、INN2124K を使用した 5 V, 3 A の低コスト電源です。この単一出力の設計では、DOE レベル 6 及び EC CoC 5 準拠を特徴としています。InnoSwitch-CE デバイスで実現される統合により、合計部品点数が通常 50 以上のところ、わずか 41 に減らせます。

ブリッジ整流器 BR1 は、AC 入力電圧を整流します。コンデンサ C2 及び C3 では整流された AC 入力のフィルタリングが可能であり、インダクタ L3 と合わせて pi フィルタが形成され、ディファレンシャル モード EMI が低減します。出力端で接続されているコンデンサ C15 は、入力コモンモードチョークと組み合わせることで、コモンモード EMI を低減します。

サーミスタ RT1 は、電源が入力 AC 電源に接続されている場合に、突入電流を制限します。

入力ヒューズ F1 は、電源部品の大きな故障によって発生する過剰な入力電流を保護します。一次側トランスの一端は整流 DC バスに接続され、もう一端は InnoSwitch-CE IC (U1) 内蔵 MOSFET のドレイン端子に接続されます。

ダイオード D1、抵抗 R6、R7、R13、及びコンデンサ C9 で形成される低コスト RCD クランプは、U1 に内蔵される MOSFET のターンオフの時点で U1 のピークドレイン電圧を制限します。クランプは、トランス T1 の漏れリアクタンスに蓄えられているエネルギーを消費します。

InnoSwitch-CE IC がセルフスタートである場合は、AC の最初の印加時に内部の高電圧電流源により BPP ピンコンデンサ (C4) を充電します。通常動作時、一次側ブロックには、トランス T1 の補助巻線から電源が供給されます。補助巻線 (またはバイアス巻線) の出力は、ダイオード D2 を経

由して整流され、コンデンサ C5 によりフィルタされます。抵抗 R4 は、InnoSwitch-CE IC (U1) の BPP ピンに供給されている電流を制限します。

出力レギュレーションは ON/OFF 制御によって行われ、有効なスイッチングサイクル数は出力負荷に基づいて制御されます。高負荷時にはほとんどのスイッチングサイクルが有効になり、軽負荷時または無負荷時にはほとんどのサイクルが無効になるかスキップされます。一度サイクルが有効になると、一次側電流がデバイスカレントリミットまで徐々に上昇して特定の動作状態になるまで、MOSFET はオンのままとなります。一次側電流スイッチングパターンの高周波成分が、トランス磁束密度が軽負荷になるまで、可聴領域以上のもたもたとなるようアレンジされている 4 つの動作状態 (カレントリミット) があるため、音鳴りは非常に低いレベルです。

InnoSwitch-CE IC の二次側は、出力電圧、出力電流検出、及び同期整流用 MOSFET へのドライブ信号を提供します。トランスの二次側は、SR FET Q1 によって整流され、コンデンサ C12 及び C13 によってフィルタされます。ラジエーション EMI を発生させるスイッチング時の高周波リングは、スナバ (抵抗 R10 とコンデンサ C11) によって低減します。

同期整流 (SR) は MOSFET Q1 により行われます。Q1 のゲートは、IC U1 内蔵の二次側コントローラによって、抵抗 R8 を介して検出された巻線電圧に基づいてオンになり、IC の FWD ピンにフィードされます。

連続動作モード時、MOSFET は、二次側が一次側からの新しいスイッチングサイクルの指示の直前に、オフになります。不連続モード動作時、MOSFET の電圧降下がスレッシュホールド (およそ -24 mV) 以下になるとパワー MOSFET がオフになります。一次側パワー MOSFET の二次側制御は、2 つの MOSFET の相互干渉のあらゆる可能性を回避し、非常に信頼性の高い同期整流を提供します。

IC の二次側は、二次側の巻線順方向電圧または出力電圧によって自己給電されます。InnoSwitch-CE IC U1 の BPS ピンに接続されているコンデンサ C7 は、内部回路のためのデカップリング コンデンサです。

CC 動作時に出力電圧が降下すると、デバイスは二次巻線から直接自己給電します。一次側パワー MOSFET のオン時間中、二次側巻線に現れる順方向電圧は、抵抗 R7 及び内部レギュレータを介してデカップリング コンデンサ C8 を充電するために使用されます。これにより、出力電流レギュレーションが出力電圧 3 V 以下に維持されます。このレベルを下回ると、電源は、出力負荷が減るまで、オートリスタートになります。

出力電流は、IS と GND ピン間で、損失を最小限にするために約 35 mV のスレッショールドを使用して検出されます。電流検出スレッショールドを超えると、デバイスはスイッチ パルスの数を制御して、固定出力電流を維持します。出力の短絡などの異常状態時、短絡を介した出力コンデンサ C12 及び C13 の放電が原因で、大量の電流が電流センス抵抗 R9 を通して流れます。

出力電圧は抵抗分割回路 R12 及び R13 を経由して検出されます。出力電圧は、FEEDBACK ピンで 1.265 V の電圧が得られるように調整されます。抵抗 R11 及びコンデンサ C14 は、位相を補償します。これにより安定した動作が確保され、負荷過渡条件時の出力電圧のオーバーシュートとアンダーシュートが最小限に抑えられます。コンデンサ C8 は、FEEDBACK ピンでの信号のノイズ フィルタリングを提供します。

抵抗 R1 及び R2 は入力電圧を検出し、U1 に検出電流を流します。これはコンデンサ C3 の DC 電圧に比例します。約 100 V DC で、これらの抵抗を通る電流が低入力電圧スレッショールドを超えると U1 が起動します。約 435 VDC で、これらの抵抗を通る電流が過入力電圧スレッショールドを超過し、その結果 U1 が停止します。

応用時の重要検討項目

出力電力テーブル

データシートに記載の出力電力テーブル (テーブル 1) は、以下の想定条件下で得られる最小連続出力電力レベルを示しています。

1. 最小 DC 入力電圧が、85 VAC 入力では 90 V 以上、230 VAC 入力または倍電圧使用時の 115 VAC 入力では 220 V 以上。入力容量の値は、AC 入力設計に対するこれらの条件を満たす値にする必要があります。
2. 82% を超える効率。
3. データシートに記載されている I_{PF} の最小値。
4. $\pm 10\%$ のトランスの一次インダクタンス公差。
5. 110 V の出力の跳ね返り電圧 (V_{OR})。
6. 同期整流器を使用する 12 V の電圧用出力。
7. ピーク電力及びオープン フレーム電力設計ではハイ カレント リミットを選択し、アダプタ設計では標準カレント リミットを選択。
8. 部品は大きな銅面にはんだ付けした SOURCE ピンで基板に実装されており、ヒート シンクは SOURCE ピンの温度を 110 °C 以下に保つために使用。
9. オープン フレーム設計で 50 °C、密閉型アダプタで 40 °C の周囲温度。

* 値が 1 以下の場合、 K_p は一次電流のピークに対するリップルの比率です。スイッチング サイクルの中断による電力供給の低減を防ぐには、過渡 K_p リミットを 0.25 以上にすることを推奨します。このようにすると、MOSFET がオンの場合に初期カレント リミット (I_{INT}) を超過することはありません。

過電圧保護

InnoSwitch-CE IC の出力過電圧保護では、約 7.6 mA のスレッショールド電流が PRIMARY BYPASS ピンに流れるとトリガされる内部ラッチを使用します。内部フィルタに加え、PRIMARY BYPASS ピン コンデンサが外部フィルタを形成します。この外部フィルタは偶発的なトリガからノイズ耐性を

を高めます。バイパス コンデンサの高周波フィルタとしての効果を高めるには、コンデンサをデバイスの SOURCE ピン及び PRIMARY BYPASS ピンのできるだけ近くに配置する必要があります。

一次側検出 OVP 機能は、整流されフィルタされたバイパス巻線電圧電源と PRIMARY BYPASS ピンを (図 14 では R4 と並列に) ツェナー ダイオードで接続することで実現します。ツェナー ダイオードの電圧がバイパス巻線電圧を約 6 V (22 V のバイパス巻線の場合 28 V) 上回るように選択すると、ほとんどの設計で良好な OVP 特性を得ることができます。電圧は、漏れインダクタンスのばらつきを補正するよう調整されることがあります。さらにフィルタを追加するには、小さい値 (10 Ω から 47 Ω) の抵抗をバイパス巻線ダイオードや OVP ツェナー ダイオードと直列に挿入します。また、OVP ツェナー ダイオードと直列の抵抗は、BYPASS ピンへの最大電流も制限します。

無負荷時待機電力の削減

InnoSwitch-CE IC は、内部電流源を介して充電した BYPASS ピン コンデンサから自己給電モードで起動できます。ただし InnoSwitch-CE IC の起動後は、PRIMARY BYPASS ピンへの電流供給にバイパス巻線が必要です。それには、補助巻線またはバイパス巻線にトランスが必要になります。PRIMARY BYPASS ピンにバイパス回路を設けるバイパス巻線を追加することで、無負荷時消費電力が 30 mW 未満の電源を設計できます。図 14 の抵抗 R4 は、無負荷時入力電力が最小になるように調整する必要があります。

音鳴り

InnoSwitch-CE IC で使用されるサイクル スキップ モードの動作では、トランス内で可聴周波数成分が発生する可能性があります。この音鳴りの発生を制限するために、トランスはピーク コア磁束密度が 3000 ガウス (300 mT) 未満になるように設計する必要があります。このガイドラインに従い、標準のトランス製造技術である浸漬ワニス処理を行うことで、実用上の音鳴りをゼロにできます。一次容量が大きくなり、損失が増えること becoming ため、トランスの真空含浸処理は行わないでください。より高い磁束密度でも設計できますが、音鳴りの特性を、設計承認前にトランスの量産サンプルを使用して慎重に評価する必要があります。Z5U など、誘電体を使用したセラミック コンデンサをクランプ回路 (特にバイパス回路 (図 14 の C5 及び C9)) に使用する場合にも、可聴ノイズが発生する可能性があります。その場合は、クランプにはフィルム タイプ、またはバイパスには電解など、別の誘電体または構造を使ったコンデンサに交換してみてください。

部品の選択

InnoSwitch-CE 一次側回路の部品

BPP コンデンサ

InnoSwitch-CE IC の PRIMARY BYPASS ピンから接続されたコンデンサによって、一次側コントローラのデカップリングが行われ、カレント リミットが選択されます。InnoSwitch-CE データシートに示すように、0.1 μ F、10 μ F または 1 μ F のコンデンサを使用できます。電解コンデンサを使用することもできますが、両面基板では多くの場合、コンデンサを IC の近くに配置してスイッチング電源をコンパクトに設計できることから、表面実装の多層セラミック コンデンサが推奨されます。容量の最小要件を満たすには、16 V または 25 V 定格の X5R または X7R 誘導体コンデンサが推奨されます。

バイパス巻線と外部バイパス回路

MOSFET の DRAIN ピンから InnoSwitch-CE 一次側コントローラの PRIMARY BYPASS ピンに接続された内部レギュレータによって、PRIMARY BYPASS ピンに接続されているコンデンサが充電され、起動が可能になります。トランスには適切な整流器とフィルタ コンデンサと合わせてバイパス巻線を設け、少なくとも 1 mA の電流を PRIMARY BYPASS ピンに供給するバイパス回路を作成します。

バイアス巻線については、最低の負荷条件（または無負荷）における電源の最低定格出力電圧で、バイアス巻線に対して 9 V が供給される巻線比を選択します。電圧がこの値を下回ると、無負荷時入力電力が予想よりも高くなります。

無負荷時に 230 VAC の入力電圧で電源を動作させる場合、無負荷時消費電力を最低限に抑えるには、外部回路からのバイアス電流を約 300 μ A に設定します。一般的にラジエーション EMI が高くなる高速または超高速ダイオードの回復時に突入電流の発生を防ぐには、接合入力容量が小さい、ガラス保護膜付きの標準リカバリタイプの整流ダイオードが推奨されます。

コンデンサにかかる最大電圧の 1.2 倍の電圧定格が得られて、少なくとも 22 μ F のフィルタ コンデンサが推奨されます。このコンデンサでは、最大定格出力電圧及び定格負荷で最低入力 AC 電源電圧が供給された場合に、最高電圧がかかります。

入力 UV 及び OV 保護

V ピンから DC BUS に接続されている抵抗は、入力電圧の検出を有効にし、標準的なユニバーサル入力アプリケーションの入力低電圧及び過電圧保護を提供します。約 8 M Ω の抵抗値が推奨されます。図 15 に、入力 UV または入力 OV 機能のみを選択してそれぞれを無効にすることができる回路構成を示します。

InnoSwitch-CE は、電源のラッチオフに使用できる一次側検出 OV 保護機能の特徴としています。一度電源がラッチオフされたら、V ピン電流がゼロまで下がるとリセットすることができます。一度電源がラッチオフされたら、入力電源をオフにした後でも、DC BUS に充電されているエネルギーは引き続きコントローラにバイアス回路を供給するため、InnoSwitch-CE コントローラのリセットには非常に時間がかかる可能性があります。AC 高速リセットは、図 16 に示す一部修正した回路構成を使用して実現することができます。コンデンサ C_C の電圧は、入力電源が切断された後、急速に低減します。これにより、InnoSwitch-CE IC の INPUT VOLTAGE MONITOR ピンの電流が低減し、InnoSwitch-CE コントローラがリセットされます。

一次側検出 OVP (過電圧保護)

バイアス巻線出力にかかる電圧は、電源出力電圧に応じて変わります。厳密ではないものの、出力電圧の状態は、バイアス巻線電圧を使用する一次側コントローラによって、比較的正確に検出できます。バイアス巻線出力から PRIMARY BYPASS ピンに接続されたツェナー ダイオードでは、設定された制限を超えて出力電圧が上昇する原因になる異常状態を確実に検出できます。その場合、異常状態による部品の損傷を防止するために一次側コントローラがラッチオフされます。

バイアス巻線の出力の最大電圧は、通常の定常状態の定格最大負荷と定格最小入力電圧に加えて、負荷過渡条件の下でも測定することが推奨されます。ここで測定された電圧の 1.25 倍の定格値を持つツェナー ダイオードを使用することで、通常の動作条件の下では OVP 保護が動作せず、異常状態でのみ動作するようになります。

一次側検出 OVP 保護を使用することを強く推奨します。

一次側スナバ クランプ

回路の例に示すように、スナバ回路は一次側で使用する必要があります。それによって、各スイッチング サイクル時に MOSFET をオフにした瞬間に、MOSFET のドレインで過剰な電圧スパイクが発生することが防止されます。従来の RCD クランプを使用することもできますが、RCDZ クランプを使用すれば効率が最大になります。図 14 の回路の例では、RCD クランプを使用して、抵抗をクランプ ダイオードと直列に接続しています。この抵抗によって、ドレインのリングングが減衰するとともに、逆回復時にクランプ

ダイオードに流れる逆電流が制限されます。接合入力容量が小さい、ガラス保護膜付きの標準リカバリタイプのダイオードが推奨されます。それによってクランプからの部分的な電力回復が可能になり、効率が改善されます。

InnoSwitch-CE 二次側回路の部品

SECONDARY BYPASS ピン - デカップリング コンデンサ

InnoSwitch-CE IC の SECONDARY BYPASS ピンのデカップリングを行うには、2.2 μ F、25 V の多層セラミック コンデンサを使用します。値が大幅に高いと起動時に出力電圧のオーバーシュートが発生し、値が 1.5 μ F より低いと予期しない動作の原因になる場合があります。コンデンサは IC ピンの隣に配置する必要があります。電圧の印加によってセラミック コンデンサの容量が低下するため、動作時の実際の値を保証するには 25 V の定格が必要になります。そのため、10 V の定格コンデンサは推奨されません。最良の結果を得るには X5R または X7R の誘導体を持つコンデンサを使用してください。

FORWARD ピン抵抗

十分な IC 電流を供給するために、47 Ω 、5% の抵抗を推奨します。同期整流器が動作するタイミングなどデバイスの動作に影響するため、これを上回るまたは下回る抵抗値は使用しないでください。

SR MOSFET の動作及び選択

二次巻線ではシンプルなダイオード整流器とフィルタでも十分ですが、SR MOSFET を使用することで、欧州 CoC と米国 DoE のエネルギー効率基準で求められる動作効率が大幅に向上します。

フライバック サイクルが開始すると、SR MOSFET で二次側コントローラがオンになります。SR MOSFET ゲートは InnoSwitch-CE IC の SYNCHRONOUS RECTIFIER DRIVE ピンに直接接続します。SR MOSFET のゲートに対して追加でゲート抵抗を接続する必要はありません。

SR MOSFET のドレイン電圧が -24 mV ($V_{SR(TH)}$) を下回ると、SR MOSFET がオフになります。したがって、非常に小さな $R_{DS(ON)}$ で MOSFET を使用すると、MOSFET の ON 時間が短縮され、MOSFET のボディ ダイオードまたは外付け並列ショットキー ダイオード（使用している場合）に電流が流れるため、逆効果になる場合があります。

定格出力が 5 V、2 A の設計では、18 m Ω $R_{DS(ON)}$ の MOSFET が適切です。SR MOSFET ドライバでは電源出力用に二次 SECONDARY BYPASS ピンが使用され、この電圧は通常 4.4 V です。したがって、スレッシュホールド電圧が高すぎる MOSFET は適切ではありません。スレッシュホールド電圧（絶対最大）が 4 V の MOSFET を使用することも可能ですが、1.5 V から 2.5 V の低いスレッシュホールド電圧の MOSFET が適しています。

フライバック サイクルの開始と SR MOSFET のターンオンの間にはわずかな遅延があります。その間は SR FET のボディ ダイオードが動作します。外付け並列ショットキー ダイオードを使用した場合、この電流はほとんどショットキー ダイオード内を流れます。InnoSwitch-CE IC がフライバック サイクルの終了を検出すると、SR MOSFET $R_{DS(ON)}$ の電圧が -24 mV 以下になり、フライバック サイクルの残りの部分は SR MOSFET のボディ ダイオードまたは外付け並列ショットキー ダイオードに流れる電流によって完了します。

SR MOSFET と並列にショットキー ダイオードを追加することで効率が向上しますが、通常は 1 A 表面実装ショットキー ダイオードだけでも十分です。ゲインは大きくなく、5 V、2 A 設計では、外付けダイオードによって全負荷時のエネルギー効率が 85 VAC で 0.1% まで、230 VAC で 0.2% まで向上します。

ショットキー ダイオードと SR MOSFET の電圧定格は、トランスで使用される巻数比に基づいて、予想されるピーク逆電圧 (PIV) の少なくとも 1.3 ~ 1.4 倍が必要です。60 V 定格の MOSFET とダイオードが、60 V 未満の V_{OR} を使用するほとんどの 5 V 設計に適しています。

二次容量及び MOSFET 容量 (COSS) の漏れリアクタンス間にインタラクションがあると、一次 MOSFET のターンオン時の巻線の逆電圧によって、電圧波形のリングングが発生します。このリングングは、SR FET に接続された RC スナバによって抑制できます。10 Ω ~ 47 Ω の範囲のスナバ抵抗を使用できますが、抵抗値が大きいと効率が著しく低下します。ほとんどの設計では、1 nF ~ 1.5 nF の容量が適切です。

出力コンデンサ

ほとんどの高周波フライバック スイッチング電源には低 ESR アルミ電解コンデンサが適していますが、小型で安定した温度特性を持ち、ESR が非常に低いと同時に RMS リップル電流が高い、アルミニウム ポリマー固体コンデンサが使用されるようになってきました。これらのコンデンサにより、小型の充電器やアダプタの設計が可能になります。

通常は、どのアンペアの出力電流でも 200 μF ~ 300 μF のアルミニウムポリマー容量で十分です。容量の選択に影響するもう 1 つの要素は出力リップルです。最高出力電圧に対して十分なマージン (20% 超) を持つ、電圧定格が高いコンデンサを使用する必要があります。

出力電圧フィードバック回路

出力電圧フィードバック ピンの公称電圧は 1.265 V (V_{FB}) です。電圧分割回路を電源出力に接続して出力電圧を分圧し、出力電圧が公称電圧に等しいときに FEEDBACK ピンの電圧が 1.265 V になるようにします。下側のフィードバック分割抵抗は、SECONDARY GROUND ピンに接続します。300 pF 以下のデカップリング コンデンサを、InnoSwitch-CE IC の SECONDARY GROUND ピンの FEEDBACK ピンに接続する必要があります。このコンデンサは、物理的に InnoSwitch-CE IC の近くに配置します。フィードバック分割回路の上側分割抵抗に R-C ネットワークを接続することもできます。一般に、1 nF の容量と 1 kΩ の抵抗の RC 回路によって優れた過渡応答が得られ、起動時の出力電圧のオーバーシュートとグループパルス現象が防止されます。

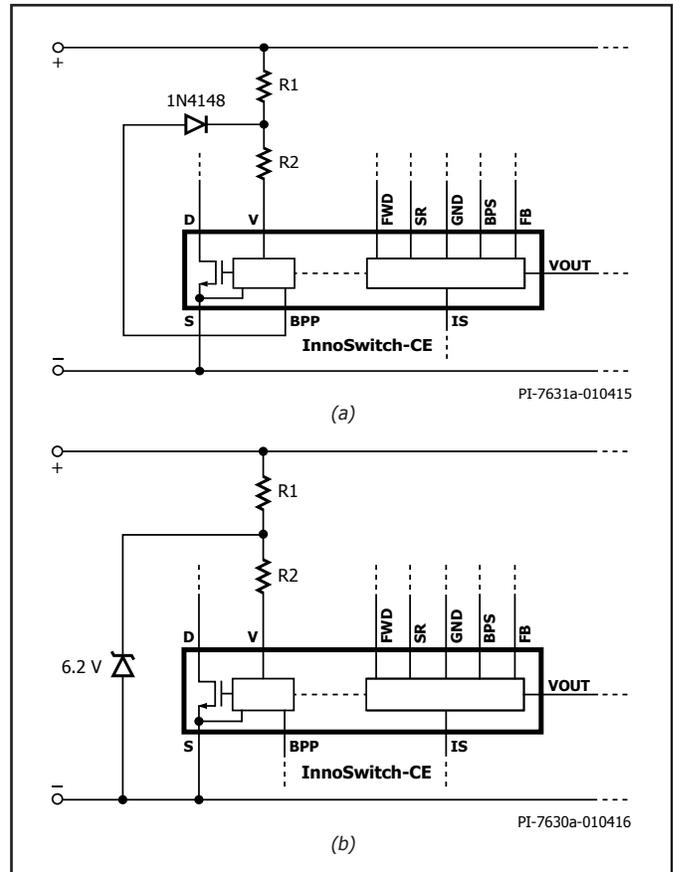


図 15. (a) 入力 OV のみ。(b) 入力 UV のみ

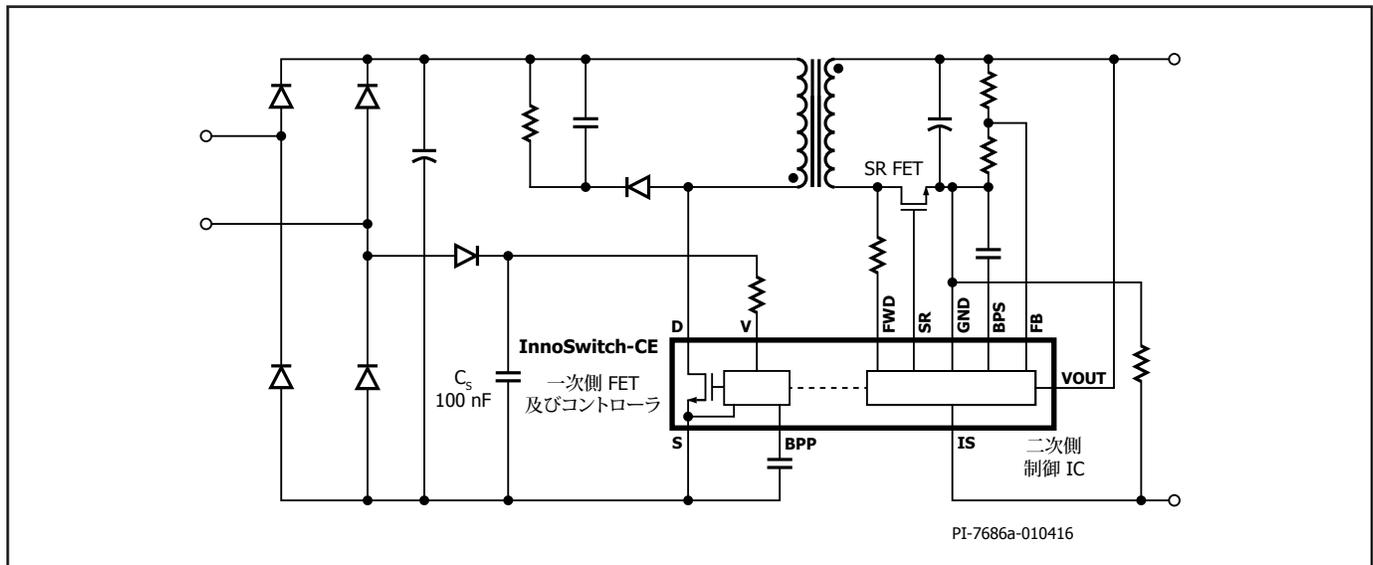


図 16. AC 高速リセット構成

二次側電流シャントの保護ダイオード

InnoSwitch-CE IC には、カレントリミット保護として使用できる、CC モードでの高精度制御を実現する二次側電流センス機能があります。出力電流がデータシートに指定されている定電流レギュレーションのスレッシュホールドを超えると、電源が CV モードから CC モードに自動的に切り替わります。

出力負荷電流を検出するには、IC の IS ピンと GROUND ピンの間に電流センス抵抗が必要です。抵抗は、負荷電流がこの抵抗を通して流れるため、電流シャントとして機能します。シャント電圧が 33 mV を超えると CC 動作に切り替わります。検出される電圧が低いとシャント抵抗の消費電力も低くなります。

出力短絡時には、内部シャントを通じて出力フィルタコンデンサ (図 1 の C10) が即座に放電されます。出力電圧によっては、シャントで放電される電力の出力容量と短絡インピーダンスの値が非常に大きくなる場合があります。

IC の損傷を防止するために、電源出力での短絡が IS ピンで電圧が 9 V を超えることがある場合は、ISENSE と SECONDARY GROUND ピンの間に外付け 1 A ショットキーダイオードを配置することを推奨します。このダイオードを使用する場合は、アノードを ISENSE ピンに接続し、カソードを SECONDARY GROUND ピンに接続します。

基板レイアウトに関する推奨事項

InnoSwitch-CE IC で推奨される基板レイアウトについては、図 17 を参照してください。

一点接地

入力フィルタコンデンサから銅パターン上の SOURCE ピンへの接続は、一点接地接続にします。

バイパスコンデンサ

PRIMARY BYPASS ピンと SECONDARY BYPASS ピンのコンデンサは、それぞれ PRIMARY BYPASS-SOURCE ピンと SECONDARY BYPASS-SECONDARY GROUND ピンの近傍に直接配置し、短い配線で接続します。

一次側ループエリア

入力フィルタコンデンサ、トランスの一次側、及び InnoSwitch-CE IC を接続する一次側ループエリアは、できるだけ小さくする必要があります。

一次側クランプ回路

クランプは、電源オフ時の DRAIN ピンのピーク電圧を制限するために使用します。具体的には、RCD クランプまたはツェナーダイオード (約 200 V) とダイオードクランプを一次巻線に使用します。EMI を削減するには、クランプ部品からトランス及び InnoSwitch-CE IC までのループを最小化します。

温度に関する注意事項

SOURCE ピンは IC リードフレームに内部で接続され、デバイスから熱を除去するための主要な経路を提供します。したがって、一点接地だけでなくヒートシンクとしても機能させるためには、SOURCE ピンを、InnoSwitch-CE IC の下の銅箔部に接続する必要があります。銅箔部は EMI に影響しないノードに接続しているため、より良い放熱のために銅箔部をできるだけ大きくする必要があります。同様に出力 SR MOSFET については、SR MOSFET で放熱されるパッケージのピンに接続する PCB 面積を最大にします。

InnoSwitch-CE IC の温度を絶対最大限度未満に安全に維持するために、基板上では十分な銅箔部を確保する必要があります。InnoSwitch-CE IC の SOURCE ピンがはんだ付けされる銅箔パターンの銅箔部は、電源が定格最大負荷の下で最低定格入力 AC 電源電圧で動作した場合に IC 温度が 85 °C 以下に維持されるように、十分な面積を確保することを推奨します。その他の固有の要件に応じて、さらにデレーティングを適用することもできます。

Y コンデンサ

Y コンデンサは、一次側入力フィルタコンデンサのプラス端子から二次側トランスのプラス出力またはリターン端子に直接接続する必要があります。このように配置することで、過大なコモンモードサージ電流を迂回させ InnoSwitch-CE IC デバイスに進入するのを防ぎます。注: π 型 (C、L、C) の入力 EMI フィルタを使用する場合は、フィルタのインダクタを入力フィルタコンデンサのマイナス端子間に接続する必要があります。

出力 SR MOSFET

最高の性能を実現するには、二次巻線、出力 SR MOSFET、出力フィルタコンデンサを結ぶループエリアを最小にする必要があります。さらに、十分な放熱のために SR MOSFET のターミナルの銅パターンは、十分に大きくする必要があります。

ESD

ESD/Hi-Pot 要件に適合するように、一次側と二次側の回路間には十分な空間距離 (8 mm 以上) を維持する必要があります。

スパークギャップは、出力プラスシステムといずれかの AC 入力を直接接続する位置に配置するのが最適です。この構成では、適用される多数の安全基準の沿面距離と空間距離に関する要件に、多くの場合 5.5 mm のスパークギャップで十分適合します。スパークギャップの電圧が AC 入力のピークを超えることがないため、この距離は一次側と二次側の距離よりも小さくなります。

ドレインノード

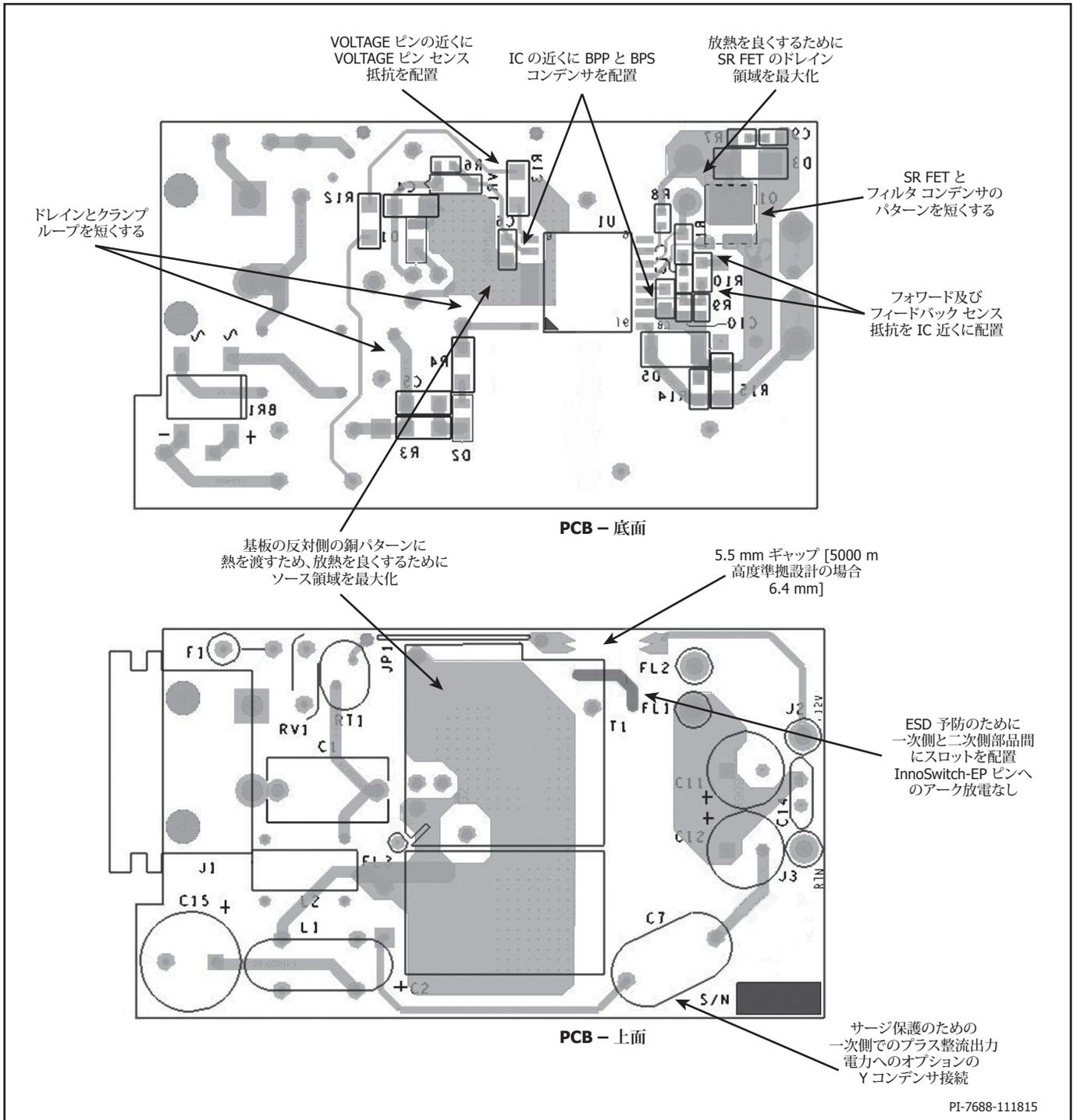
ノイズは主にドレインスイッチングノードで発生します。そのため、ドレインノードに接続する部品は、ノイズの影響を受けやすいフィードバック回路から離して、IC の近くに配置する必要があります。クランプ回路部品は、PRIMARY BYPASS ピン及び関連する回路から物理的に離れた位置に配置し、回路の配線を最短にする必要があります。

入力整流器フィルタコンデンサ、一次巻線、及び InnoSwitch-CE IC の一次側 MOSFET で構成されるループのループエリアは、できるだけ小さくする必要があります。

図 14 に、InnoSwitch-CE IC に基づく電源の設計例を示します。この設計の検討項目を図に示し、以下にそれらについて説明します。

EMI 低減に関する推奨事項

1. 一次側と二次側の電源回路で部品を適切に配置しループエリアを小さくすることで、ラジエーション EMI と伝導 EMI を最小限にすることができます。これらのループではループエリアを小さくすることが重要です。
2. 一次側のクランプダイオードと並列に小さなコンデンサを配置することで、ラジエーション EMI を低減させることができます。
3. 抵抗をバイパス巻線と直列に接続することで、ラジエーション EMI を低減させることができます。
4. コモンモードのノイズを十分に軽減するには、通常は電源の入力でコモンモードチョークが必要になります。トランスでシールド巻線を使用しても同様の効果が得られます。入力時にコモンモードフィルタインダクタと合わせてシールド巻線を使用すれば、伝導 EMI とラジエーション EMI のマージンが改善されます。
5. 出力 SR MOSFET に接続した RC スナバの部品の値によって、高周波のラジエーション EMI と伝導 EMI が低減されます。
6. 入力整流回路でディファレンシャルインダクタとコンデンサで構成された π フィルタを使用して、低周波ディファレンシャル EMI を低減させることができます。
7. A 1 μ F セラミックコンデンサを電源出力に接続することで、ラジエーション EMI を低減させることができます。



PI-7688-111815

図 17. PCB レイアウトのガイドライン。底部 (左側)、上部 (右側)

音鳴りの抑制に関する推奨事項

InnoSwitch-CE IC で使用するステート マシンによってカレントリミットが自動的に調整され、軽負荷時の動作周波数が調整されます。これにより、軽負荷時の電源の断続的スイッチングによる音鳴りが防止されます。

電源で音鳴りが発生している場合は、音鳴りの低減について以下の事項を検討する必要があります。

1. フライバックトランスが浸漬ワニス処理されていることを確認します。

2. 音鳴りは多くの場合セラミックコンデンサが原因になっています。バイアス巻線と一次側クランプコンデンサの両方を確認してください。原因を特定するには、クランプコンデンサを積層リード付きに変え、バイアス巻線を電解型に取り替えてみてください。最も一般的な音鳴りの原因はバイアスコンデンサです。
3. バイアス巻線のフィルタコンデンサから音鳴りが発生している場合は、一般的に電圧定格が高いコンデンサを使用することで問題を解決できます。基板レイアウトと物理的な筐体サイズによる制約がある場合は、代わりに電解コンデンサを使用します。

- トランスの AC 磁束密度 (ΔB) を減らすことでも、コアからの音鳴りを低減させることができます。
- 二次側巻線がフライングリードの場合、巻線が振動してボビンまたは他の巻線に接触していないかどうかを確認します。
- 音鳴りの原因になるグループパルス現象 (複数のスイッチングサイクルの後にスイッチング動作が停止する) の兆候が見られないかどうか、基板を確認します。グループパルスは、フィードバックノードがスイッチングノイズの影響を受ける不適切な基板レイアウトが原因になる場合があります。このアプリケーションノートに示す、FEEDBACKピンのデカップリングと位相補償 RC 回路に関するガイドラインを参照できます。フィードバック分割回路に関連する基板レイアウトにおける推奨事項に従っていることを確認してください。

トランス設計に関する推奨事項

トランス設計では、電源が定格電力を最小動作電圧で供給できるようにする必要があります。電源の整流 DC バスの最小電圧は、使用するフィルタコンデンサの容量によって異なります。3 μF/W でも十分なマージンが得られますが、DC バスの電圧が常に 70 V を超えるようにするには、少なくとも 2 μF/W が推奨されます。DC バスのリップルを測定し、その電圧によってトランスの一次巻線のインダクタンス選択の設計計算を確認します。

出力の跳ね返り電圧、 V_{OR} (V)

このパラメータは、ダイオードまたは SR の導通時間内にトランスの巻線数に比例して一次側に跳ね返ってくる二次巻線電圧です。ほとんどの 5 V のみの設計では、60 V の V_{OR} が最適です。設計を最適化するため、次の事項を考慮してください。

- V_{OR} を大きくすると、 V_{MIN} での電力供給が増大します。その場合、入力コンデンサの値は最小に、InnoSwitch-CE デバイスからの電力供給は最大になります。
- V_{OR} を大きくすると、出力ダイオードと SR MOSFT の電圧ストレスが軽減されます。
- V_{OR} を大きくすると漏れインダクタンスが増大し、電源効率が低下します。
- V_{OR} を大きくすると、二次側のピーク電流と RMS 電流が増大します。これにより、二次側の銅損及びダイオードでの損失が大きくなる場合があります。

リップル/ピーク電流比、 K_p

値が 1 以下 (連続動作モード) の場合、 K_p は一次電流のピークに対するリップルの比率です (図 18)。

$$K_p / K_{RP} = \frac{I_R}{I_P}$$

値が 1 以上 (不連続動作モード) の場合、 K_p は一次 MOSFET のオフ時間に対する二次ダイオード導通時間の比率です。

$$K_p / K_{DP} = \frac{(1-D) \times T}{t} = \frac{V_{OR} \times (1-D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

ほとんどの InnoSwitch-CE 設計で、 K_p は最小 DC バス電圧 70 V で約 0.9 にすることを推奨します。 K_p の値が 1 未満である場合は、一次 RMS 電流を下げることでトランス効率が向上しますが、一次側 MOSFET でスイッチング損失が増大し、InnoSwitch-CE の温度が上昇します。

コアタイプ

最適なコアは、電源として使用する筐体の物理的な設計上の制約に応じて異なります。低損失のコアは、筐体が小さいために設計上の温度要件が厳しい電源でのみ使用することを推奨します。

安全マージン、M (mm)

一次側と二次側を安全に絶縁する必要があり、3 層絶縁電線を使用しない場合、ボビンの各側で使用される安全マージンの幅をここに入力します。ユニバーサル入力電圧を使用する場合、通常はマージン合計 6.2 mm が必要であり、値 3.1 mm を巻線のいずれかの側で使用します。垂直置ききのボビンではマージンは左右対称でなくて構いませんが、マージン合計 6.2 mm が必要な場合は、物理的なマージンをボビンの片側のみに配置します。

3 層絶縁電線を使用する設計であっても、必要な安全沿面距離を確保するために小さいマージンを確保する必要がある場合もあります。通常、コアサイズに対して多くのボビンが存在し、機械的に占める空間はそれぞれ異なります。必要な固有のマージンについては、ボビンのデータシートを参照するか、安全の専門家またはトランスの製造元にご相談ください。

マージンにより巻線に使用できる面積が減るため、コアサイズが小さい場合には、マージンの構造が適切でない場合があります。InnoSwitch-CE IC を使用した小型の電源では、二次側で 3 層絶縁電線を使用することで、マージンが不要になります。

一次側巻線層数、L

一次側巻線層数 L の範囲は $1 < L < 3$ でなければならず、一般に一次電流密度の限界値 (CMA) を満たす最小の数値になります。ほとんどの設計では 200 Cma/Amp 以上の値を初期値として使用できますが、熱設計の制約によってはさらに高い値が必要になる場合があります。3 層を超える設計が可能ですが、漏れインダクタンスの増加と、巻線の物理的スペースを検討する必要があります。漏れインダクタンスによるクランプの消費電力が大きすぎる場合は、一次側を分割構造にすると効果があります。一次側の分割構造では、一次巻線の半分を、二次巻線及びバイアス巻線のどちらかの側に、二次巻線及びバイアス巻線を挟むように配置します。この配置では通常、追加のコモンモードフィルタが必要になり、コストが増大するため、多くの場合低電力の設計には適しません。

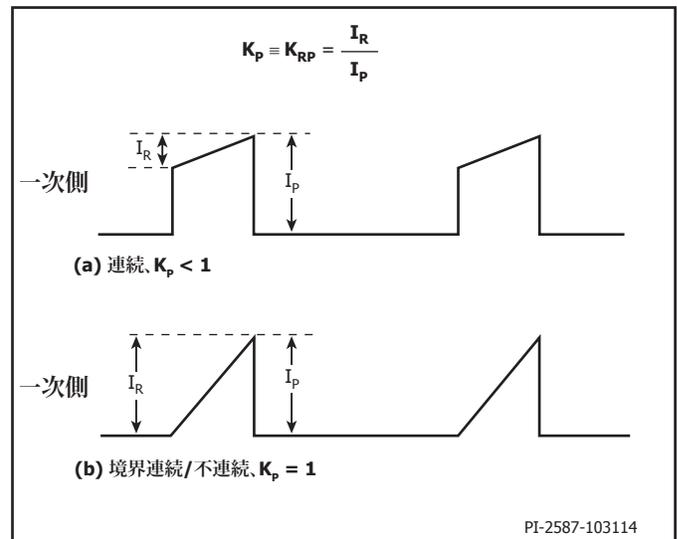


図 18. 連続モードでの電流波形、 $K_p \leq 1$

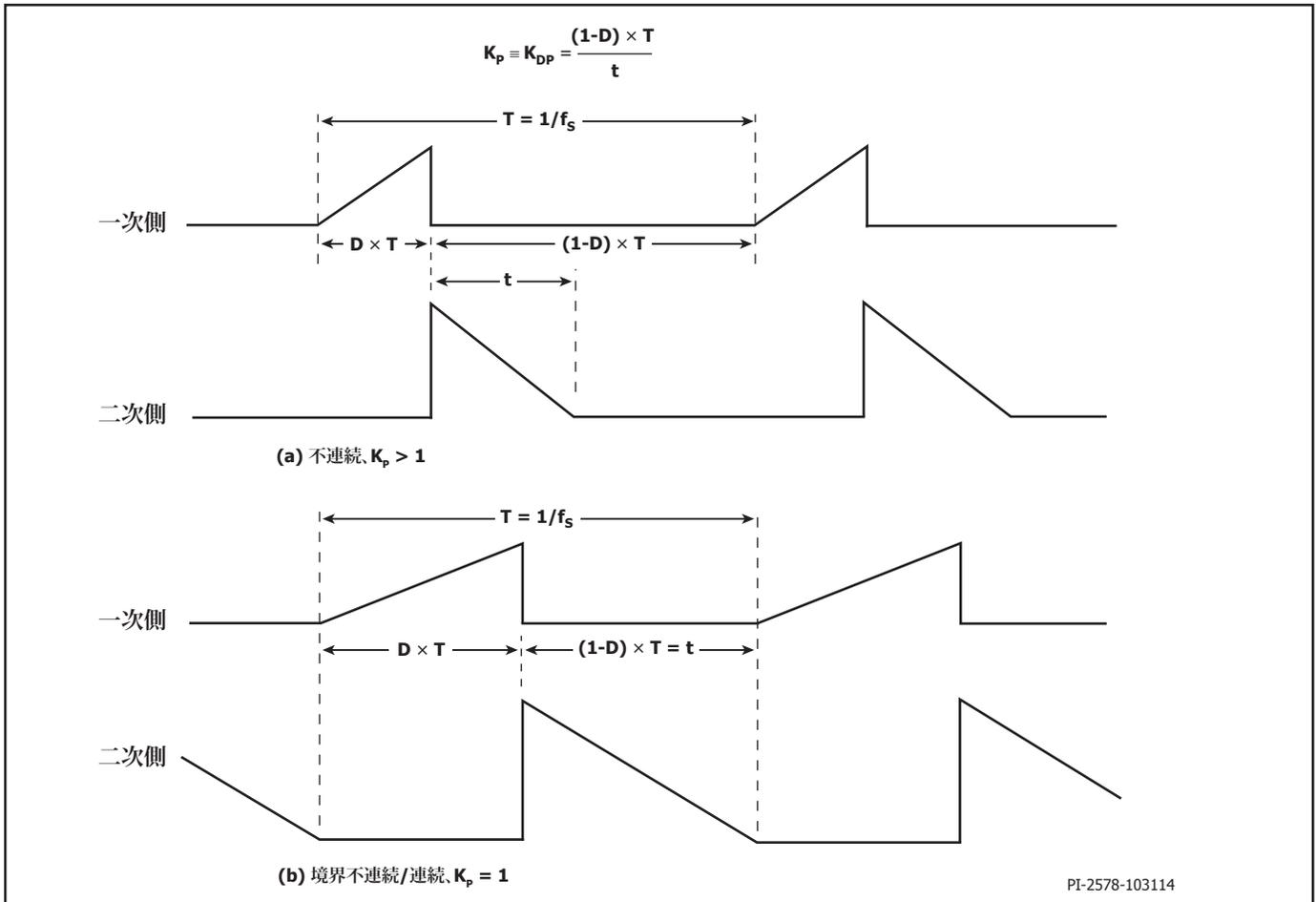


図 19. 不連続モードでの電流波形、 $K_p \geq 1$

動作時の最大磁束密度、 B_m (ガウス)

通常動作時は、起動時や出力ショート条件での最大磁束密度を制限するために、最大値 3000 ガウスを推奨します。これらの条件の下では出力電圧が低く、MOSFET のオフ時間の間にトランスがリセットされることがほとんどありません。そのため、トランスの磁束密度が通常の動作レベルを超えて階段状に増加します。選択したデバイスのピーク カレント リミットで 3000 ガウスという値を設定することで、InnoSwitch-CE IC 内蔵の保護機能と合わせて、起動中や出力ショート状態でのコアの飽和を防ぐために十分なマージンを確保できます。

トランスの一次インダクタンス (L_p)

最小動作電圧と必要な V_{OR} を決定すれば、トランスの一次インダクタンスを計算できます。選択したインダクタンス値が、InnoSwitch-CE IC のデータシートにある最大デューティ サイクル仕様に違反しないように注意する必要があります。トランスの設計には、無償の PI Expert Suite の中の PIX1 設計スプレッドシートをお役立てください。

設計チェックリスト

いかなる電源設計においても InnoSwitch-CE を使用する場合はすべて、最悪条件で部品仕様を超えないことをベンチマーク テストで検証する必要があります。

最低限、次の試験を行うことを強く推奨します。

1. 最大ドレイン電圧 — 最大入力電圧及びピーク (過負荷) 出力電力で V_{DS} が 600 V を超えないことを検証します。650 V BV_{DSS} 仕様に対する 50 V のマージンは、設計によるばらつきを考慮したマージンです。
2. 最大ドレイン電流 — 最高周囲温度、最大入力電圧及びピーク出力 (過負荷) 電力でドレイン電流の波形を検証して、トランスの飽和と過剰なリーディング エッジ電流スパイクが起動時に発生しないことを確認します。定常状態で繰り返し、リーディング エッジ スパイク電流が $t_{LEB(MIN)}$ の最後に $I_{LIMIT(MIN)}$ を下回っているかどうか確認します。すべての条件において、最大ドレイン電流は仕様の絶対最大定格よりも低くすることが必要です。
3. 温度特性の確認 — 規定の最大出力電力、最小入力電圧、かつ最大周囲温度で、InnoSwitch-CE IC、トランス、出力 SR MOSFET、出力コンデンサの温度仕様を超えないことを検証します。InnoSwitch-CE IC の $R_{DS(ON)}$ には、データシートに指定された部品ごとのばらつきを許容する十分な温度マージンが必要です。

低入力電圧、最大電力においてこのばらつきを許容するには、InnoSwitch-CE SOURCE ピンの最高温度を 110 °C にすることを推奨します。

絶対最大定格^{1,2}

DRAIN ピン電圧	-0.3 V ~ 650 V	注:
DRAIN ピン ピーク電流 ³ INN21x3	1200 (2250) mA	1. すべての電圧は SOURCE と SECONDARY GROUND を基準とし、 $T_A = 25\text{ }^\circ\text{C}$ 。
INN21x4	1360 (2550) mA	2. 仕様の最大定格は、一度に 1 回のみであれば製品に回復不能な損傷 を与えることなく印加できます。絶対最大定格の状態を長時間続ける と、製品の信頼性に悪影響を与えるおそれがあります。
INN21x5	1680 (3150) mA	3. さらに高いピークドレイン電流は、ドレイン電圧が同時に 400 V 未満 である時に適用されます。
PRIMARY BYPASS/SECONDARY BYPASS ピン電圧	-0.3 V ~ 9 V	4. 通常は内部回路によって制限されます。
PRIMARY BYPASS/SECONDARY BYPASS ピン電流	100 mA	5. ケースから 1/16 インチの点で 5 秒間。
FORWARD ピン電圧	-1.5 V ~ 150 ⁷ V	6. $\leq 500\text{ nsec}$ 以下の期間の場合は -1.8 V。図 23 を参照してください。
FEEDBACK/CURRENT SENSE ピン電圧	-0.3 ~ 9 V ⁶	7. FORWARD ピンが Ground 以下の場合、FORWARD ピンからの最大電 流は -40 mA です。
SR/P ピン電圧	-0.3 ~ 9 V ⁶	8. 15 V の VOUT ピンの最大電流は、10 mA を超えてはなりません。
OUTPUT VOLTAGE ピン電圧	-0.3 ~ 15 ⁸ V	
保存温度	-65 ~ 150 $^\circ\text{C}$	
動作ジャンクション温度 ⁴	-40 ~ 150 $^\circ\text{C}$	
周囲温度	-40 ~ 105 $^\circ\text{C}$	
リード温度 ⁵	260 $^\circ\text{C}$	

熱抵抗

熱抵抗: eSOP-R16B パッケージ:

(θ_{JA})	65 $^\circ\text{C}/\text{W}^2$, 69 $^\circ\text{C}/\text{W}^1$
(θ_{JC})	12 $^\circ\text{C}/\text{W}^3$

注:

- 0.36 平方インチ (232 mm²), 2 オンス (610 g/m²) の銅箔部に半田付け。
- 1 平方インチ (645 mm²), 2 オンス (610 g/m²) の銅箔部に半田付け。
- ケース温度は、パッケージ上部のプラスチック製表面で測定します。

パラメータ	条件	定格	単位
-------	----	----	----

UL1577 の定格 (アダプタの電力定格はデレーティングされた出力能力)

一次側電流定格	ピン (3 ~ 6) からピン 1 への電流	1.5	A
一次側電力定格	$T_{AMB} = 25\text{ }^\circ\text{C}$ (ソケットに実装されたデバイス $T_{CASE} = 120\text{ }^\circ\text{C}$ の条件において)	1.35	W
二次側電力定格	$T_{AMB} = 25\text{ }^\circ\text{C}$ (ソケットに実装されたデバイス)	0.125	W

パラメータ	シンボル	条件 SOURCE = 0 V $T_{JI} = -40\text{ }^\circ\text{C} \sim +125\text{ }^\circ\text{C}$ (注 C) (特に指定がない場合)	最小	標準	最大	単位

制御機能

出力周波数 一次側と二次側両方のコン ローラに適用	f_{OSC}	$T_J = 25\text{ }^\circ\text{C}$	平均	93	100	107	kHz
			ピークトゥピーク ジッター		6		
最大デューティ サイクル	DC_{MAX}	$T_J = 0\text{ }^\circ\text{C} \sim 125\text{ }^\circ\text{C}$	60				%

パラメータ	シンボル	条件 SOURCE = 0 V $T_{JI} = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位	
制御機能 (続き)							
PRIMARY BYPASS ピン 供給電流	I_{S1}	$T_J = 25\text{ }^{\circ}\text{C}, V_{BPP} + 0.1\text{ V}$ (MOSFET スイッチング無し) 注 B を参照	235	260	290	μA	
	I_{S2}	$T_J = 25\text{ }^{\circ}\text{C}, V_{BPP} + 0.1\text{ V}$ (MOSFET f_{OSC} でスイッチング) 注 A, C を参照	INN21x3	645	750		
			INN21x4	790	900		
PRIMARY BYPASS ピン 充電電流	I_{CH1}	$T_J = 25\text{ }^{\circ}\text{C}, V_{BP} = 0\text{ V}$ 注 D, E を参照	INN21x3	-5.2	-4.6	-4.1	
			INN21x4	-7.1	-6.3	-5.6	
			INN21x5	-7.1	-6.3	-5.6	
	I_{CH2}	$T_J = 25\text{ }^{\circ}\text{C}, V_{BP} = 4\text{ V}$ 注 D, E を参照	INN21x3	-3.9	-2.9	-2.0	
			INN21x4	-5.0	-4.2	-3.4	
INN21x5	-5.0	-4.2	-3.4				
PRIMARY BYPASS ピン 電圧	V_{BPP}	注 D を参照	5.70	5.95	6.15	V	
PRIMARY BYPASS ピン 電圧ヒステリシス	$V_{BPP(H)}$		0.40	0.56	0.70	V	
PRIMARY BYPASS シャン ト電圧	V_{SHUNT}	$I_{BPP} = 2\text{ mA}$	6.15	6.45	6.75	V	
入力回路保護							
UV/OV ピン起動スレッシュ ホールド	I_{UV+}	$T_J = 25\text{ }^{\circ}\text{C}$	10.7	11.9	13.1	μA	
UV/OV ピン停止スレッシュ ホールド	I_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$ 注 A を参照		$0.87 \times I_{UV+}$			
停止遅延時間	t_{UV-}		30	34	38	ms	
UV/OV ピン入力過電圧ス レッシュホールド	I_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$	53.2	55.8	58.3	μA	
UV/OV ピン入力過電圧回復 スレッシュホールド	I_{OV-}	$T_J = 25\text{ }^{\circ}\text{C}$		$0.94 \times I_{OV+}$			
UV/OV ピン過電圧 Deglitch フィルタ	t_{OV+}	注 A を参照		5		μs	
VOLTAGE MONITOR ピン スレッシュホールド電圧	V_V	$I_V = 30\text{ }\mu\text{A}$	3.1	3.7	4.3	V	
回路保護							
標準カレントリミット (BPP) コンデンサ = $0.1\text{ }\mu\text{F}$	I_{LIMIT} 注 E を参照	$di/dt = 168\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN21x3	705	750	795	mA
		$di/dt = 186\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN21x4	799	850	901	
		$di/dt = 213\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN21x5	893	950	1007	

パラメータ	シンボル	条件			最小	標準	最大	単位
		SOURCE = 0 V T _{JL} = -40 °C ~ +125 °C (特に指定がない場合)						
回路保護 (続き)								
ローカレントリミット (BPP) コンデンサ = 10 μF	I _{LIMIT-1} 注 E を参照	di/dt = 168 mA/μs T _J = 25 °C	INN21x3	591	650	709	mA	
		di/dt = 186 mA/μs T _J = 25 °C	INN21x4	682	750	818		
		di/dt = 213 mA/μs T _J = 25 °C	INN21x5	773	850	927		
ハイカレントリミット (BPP) コンデンサ = 1 μF	I _{LIMIT+1} 注 E を参照	di/dt = 168 mA/μs T _J = 25 °C	INN21x3	773	850	927	mA	
		di/dt = 186 mA/μs T _J = 25 °C	INN21x4	864	950	1036		
		di/dt = 213 mA/μs T _J = 25 °C	INN21x5	955	1050	1145		
電力係数	I ² f	標準カレントリミット、 I ² f = I _{LIMIT(TYP)} ² × f _{OSC(TYP)} 注 A を参照	INN21x3-21x5	0.87 × I ² f	I ² f	1.15 × I ² f	A ² Hz	
		低減カレントリミット、 I ² f = I _{LIMITred(TYP)} ² × f _{OSC(TYP)} 注 A を参照	INN21x3-21x5	0.84 × I ² f	I ² f	1.18 × I ² f		
		ハイカレントリミット、 I ² f = I _{LIMITinc(TYP)} ² × f _{OSC(TYP)} 注 A を参照	INN21x3-21x5	0.84 × I ² f	I ² f	1.18 × I ² f		
初期カレントリミット	I _{INIT}	T _J = 25 °C 注 A を参照		0.75 × I _{LIMIT(TYP)}			mA	
リーディング エッジ ブラン キング時間	t _{LEB}	T _J = 25 °C 注 A を参照		170	250		ns	
カレントリミット遅延時間	t _{ILD}	T _J = 25 °C 注 A, F を参照			170		ns	
過熱保護	T _{SD}	注 A を参照		135	142	150	°C	
過熱シャットダウン ヒステリ シス	T _{SD(H)}	注 A を参照			75		°C	
PRIMARY BYPASS ピン シャットダウン スレッシュ ホールド電流	I _{SD}			5.6	7.6	9.6	mA	
PRIMARY BYPASS ピン起 動リセット スレッシュホル ド電圧	V _{BPP(RESET)}	T _J = 25 °C		2.8	3.0	3.3	V	
f _{OSC} 時のオートリスタート ON 時間	t _{AR}	T _J = 25 °C 注 G を参照		64	77	90	ms	
オートリスタートトリガ スキップ時間	t _{AR(SK)}	T _J = 25 °C 注 A, G を参照			1		s	

パラメータ	シンボル	条件 SOURCE = 0 V $T_{J1} = -40\text{ °C} \sim +125\text{ °C}$ (特に指定がない場合)	最小	標準	最大	単位	
回路保護 (続き)							
f_{osc} 時のオートリスタート OFF 時間	$t_{AR(OFF)}$	$T_J = 25\text{ °C}$ 注 G を参照			2	s	
f_{osc} 時の短いオートリスタート OFF 時間	$t_{AR(OFF)SH}$	$T_J = 25\text{ °C}$ 注 A, G を参照		0.5		s	
出力							
オン抵抗	$R_{DS(ON)}$	INN21x3 $I_D = 850\text{ mA}$	$T_J = 25\text{ °C}$		3.50	4.10	Ω
			$T_J = 100\text{ °C}$ 注 A を参照		5.50	6.30	
		INN21x4 $I_D = 950\text{ mA}$	$T_J = 25\text{ °C}$		2.30	2.70	
			$T_J = 100\text{ °C}$ 注 A を参照		3.60	4.20	
		INN21x5 $I_D = 1050\text{ mA}$	$T_J = 25\text{ °C}$		1.70	2.00	
			$T_J = 100\text{ °C}$ 注 A を参照		2.70	3.10	
OFF 時ドレイン漏れ電流	I_{DSS1}	$V_{BPP} = 6.2\text{ V}, V_{DS} = 80\% BV_{DSS}, T_J = 125\text{ °C}$ 注 H を参照			200	μA	
OFF 時ドレイン漏れ電流	I_{DSS2}	$V_{BPP} = 6.2\text{ V}, V_{DS} = 325\text{ V}, T_J = 25\text{ °C}$ 注 A, H を参照		15		μA	
ブレイクダウン電圧	BV_{DSS}	$V_{BPP} = 6.2\text{ V}, T_J = 25\text{ °C}$ 注 I を参照	650			V	
ドレイン供給電圧			50			V	
二次側							
FEEDBACK ピン電圧	V_{FB}	$T_J = 25\text{ °C}$	1.250	1.265	1.280	V	
OUTPUT VOLTAGE ピンの オートリスタート スレッシュ ホールド	$V_{OUT(AR)}$	注 K を参照	3.00	3.25	3.50	V	
無負荷時の SECONDARY BYPASS ピン電流	I_{SNL}	$T_J = 25\text{ °C}$	265	300	335	μA	
ケーブル電圧降下補正係数	ϕ_{CD}	$T_J = 25\text{ °C}$	INN212x	250	300	350	mV
			INN210x		0		
SECONDARY BYPASS ピン電圧	V_{BPS}		4.25	4.45	4.65	V	
SECONDARY BYPASS ピン 低電圧スレッシュホールド	$V_{BPS(UVLO)}$		3.45	3.8	4.15	V	
SECONDARY BYPASS ピン低電圧ヒステリシス	$V_{BPS(HYS)}$		0.10	0.65	1.2	V	
出力 (IS ピン) カレントリミッ ト電圧スレッシュホールド	IS_{VTH}	$T_J = 25\text{ °C}$	34.1	35	35.9	mV	
VOUT ピン オートリスタート タイマー	$t_{VOUT(AR)}$		50			ms	
FEEDBACK ピン短絡	$V_{FB(OFF)}$		80	100	120	mV	

パラメータ	シンボル	条件 SOURCE = 0 V $T_{JL} = -40\text{ }^{\circ}\text{C} \sim +125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
同期整流器¹						
SYNCHRONOUS RECTIFIER ピン スレッシュホールド	V_{SRTH}	$T_J = 25\text{ }^{\circ}\text{C}$	-19	-24	-29	mV
SYNCHRONOUS RECTIFIER ピン プルアップ電流	I_{SRPU}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}, f_s = 100\text{ kHz}$	135	162	185	mA
SYNCHRONOUS RECTIFIER ピン プルダウン電流	I_{SRPD}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}, f_s = 100\text{ kHz}$	210	250	330	mA
SYNCHRONOUS RECTIFIER ピン駆動電圧	V_{SR}	注 A を参照	4.2	4.4	4.6	V
立ち上がり時間	t_R	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ 注 A を参照	0 ~ 100%	71		ns
			10 ~ 90%	40		
立ち下がり時間	t_F	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ 注 A を参照	0 ~ 100%	32		ns
			10 ~ 90%	15		
出力プルアップ抵抗	R_{PU}	$T_J = 25\text{ }^{\circ}\text{C}, V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 注 A を参照		11.5		Ω
出力プルダウン抵抗	R_{PD}	$T_J = 25\text{ }^{\circ}\text{C}, V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 注 A を参照		3.5		Ω

注:

- A. このパラメータは各々の電源の特性により、それぞれ規定されます。
- B. これらの条件では動作周波数が非常に低いため、 I_{SI} は無負荷時のデバイスの電流消費の予測値です。無負荷時のデバイスの総消費電流は、 I_{SI} と I_{DSS2} の合計となります (これには二次損失は含まれません)。
- C. MOSFET がスイッチング動作をしているので、スイッチング電流とドレイン供給電流を区別するのは困難です。この代替手段として、PRIMARY BYPASS ピンの電流を 6.2 V で測定します。
- D. PRIMARY BYPASS ピンは、供給電流を外部回路に供給することを目的としていません。
- E. 正確なカレントリミット値を得るため、定格の 0.1 μF /1 μF /10 μF のコンデンサを使用することを推奨します。さらに、BPP コンデンサ値の公差は、ターゲットのアプリケーションの周囲温度範囲において、以下に示される値またはそれよりも良好な値である必要があります。最小及び最大コンデンサ値は、特性によって保証されます。

定格 PRIMARY BYPASS ピン コンデンサ値	コンデンサ定格値に対する公差	
	最小	最大
0.1 μF	-60%	+100%
1 μF	-50%	+100%
10 μF	-50%	N/A

- F. このパラメータは、 I_{LIMIT} 仕様で示される di/dt の 1X 及び 4X で測定されるカレントリミットの変化から得られます。
- G. オートリスタートのオン時間には、発振器と同じ温度特性があります (周波数に反比例)。
- H. I_{DSS1} は、 BV_{DSS} の 80%、最大動作ジャンクション温度での、最悪条件時のオフ時の漏れ電流です。 I_{DSS2} は、最悪アプリケーション条件 (整流 230 VAC) での無負荷時待機電力の標準的な計算値です。
- I. ブレークダウン電圧は最小 BV_{DSS} 仕様に対してドレイン電圧を BV_{DSS} 値を超えない程度まで上げることによって確認できます。
- J. 参考。これは電流センス ボンドワイヤ内の変動を補正する、カレントリミットのスレッシュホールドの全範囲です。両方がトリミングされて正規化された出力定電流が設定されます。
- K. デバイスの VOUT ピンで測定。負荷時のケーブル端では、オートリスタート スレッシュホールドが下がります。

標準パフォーマンス特性

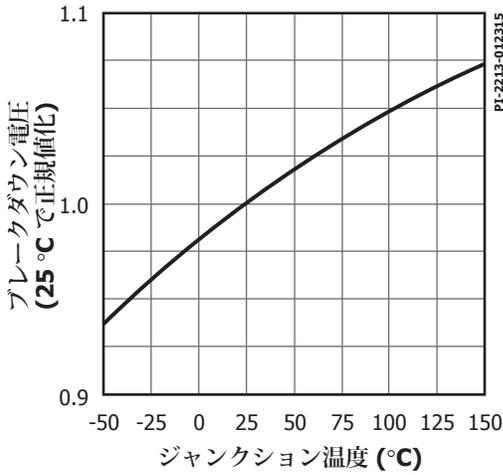


図 20. ブレークダウン vs. 温度

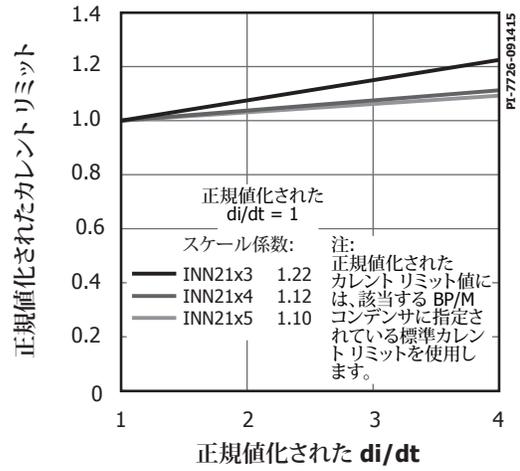


図 21. 標準カレントリミットと di/dt

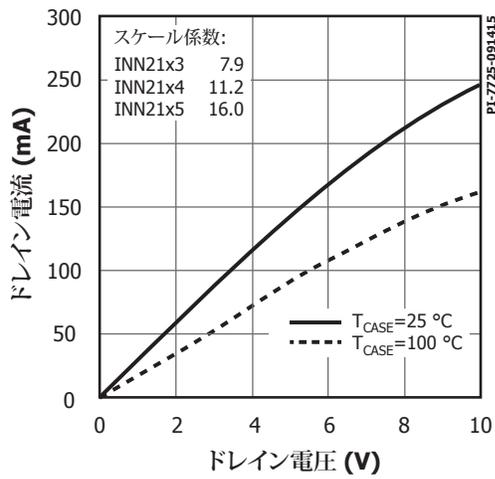


図 22. 出力特性

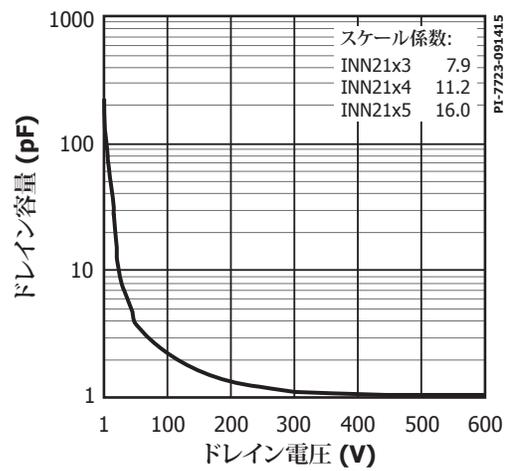


図 23. C_{oss} とドレイン電圧

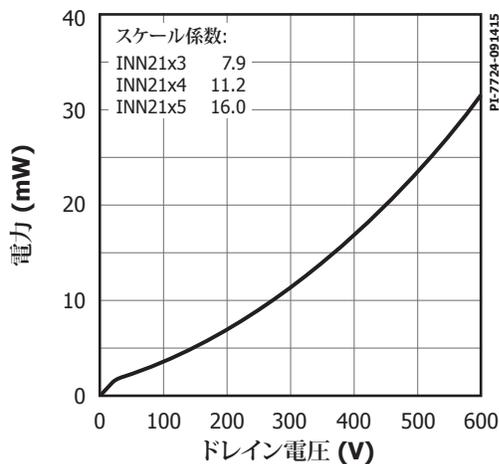


図 24. ドレイン キャパシタンス電力

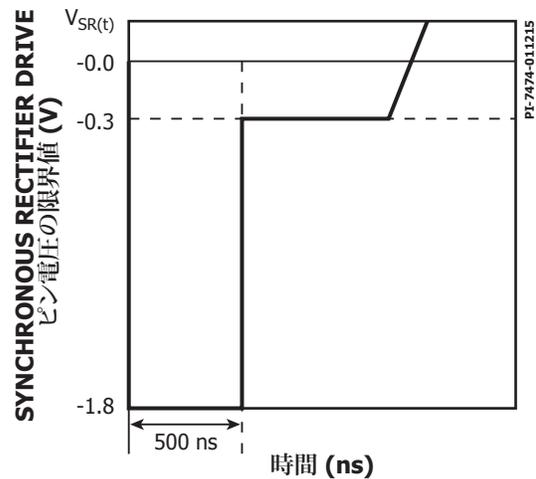
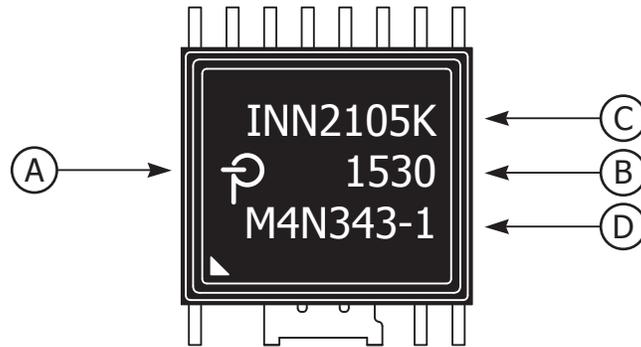


図 25. SYNCHRONOUS RECTIFIER DRIVE ピンの負の電圧

パッケージのマーク

eSOP-R16B



- A. Power Integrations のロゴ
- B. アセンブリのデートコード (下 2 桁は年を表し、その後に 2 桁の週表示)
- C. 製品 ID (部品番号/パッケージ タイプ)
- D. 製品 ID コード

PI-7814-120215

MSL テーブル

品番	MSL 定格
INN21x3	3
INN21x4	3
INN21x5	3

ESD 及びラッチアップ テーブル

テスト	条件	結果
125 °C でラッチアップ	JESD78D	すべてのピンで ± 100 mA 以上、または $1.5 \times V_{MAX}$ 以上
人体モデル ESD	ANSI/ESDA/JEDEC JS-001-2014	すべてのピンで ± 2000 V 以上
機器モデル ESD	JESD22-A115C	すべてのピンで ± 200 V 以上

品番コード体系表



注

改訂	注	日付
A	コード A	2016 年 2 月
A	図 14 回路図のマイナー アップデート	2016 年 8 月
B	2 ページ (図 4)、4 ページ (図 6)、5 ページ、19 ページ (I _{DSS1})、24 ページのさまざまな誤りを修正	2016 年 10 月

最新の情報については、弊社ウェブサイトを参照してください。 www.power.com

Power Integrations は、信頼性や製造のしやすさを向上させるために、いつでも製品を変更する権利を保有します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害性の黙示の保証などが含まれますがこれに限定されず、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション (製品の外付けトランス構造と回路も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations の持つ特許の全リストは、www.power.com に掲載されています。Power Integrations は、<http://www.power.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスをお客様に許諾します。

生命維持に関する方針

Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。ここで使用した用語は次の意味を持つものとします。

- 「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。
- 「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

PI ロゴ、TOPSwitch、TinySwitch、LinkSwitch、LYTSwitch、InnoSwitch、DPA-Switch、PeakSwitch、CAPZero、SENZero、LinkZero、HiperPFS、HiperTFS、HiperLCS、Qspeed、EcoSmart、Clampless、E-Shield、Filterfuse、FluxLink、StakFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©2016, Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社 5245 Hellyer Avenue San Jose, CA 95138, USA 代表: +1-408-414-9200 カスタマー サービス: 電話: +1-408-414-9665 Fax: +1-408-414-9765 電子メール: usasales@power.com	ドイツ Lindwurmstrasse 114 80337 Munich Germany 電話: +49-895-527-39110 Fax: +49-895-527-39200 電子メール: eurosales@power.com	日本 〒 222-0033 神奈川県横浜市港北区 新横浜 2 丁目 12-11 光正第 3 ビル 電話: +81-45-471-1021 Fax: +81-45-471-3717 電子メール: japansales@power.com	台湾 5F, No. 318, Nei Hu Rd., Sec.1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 電話: +886-2-2659-4570 Fax: +886-2-2659-4550 電子メール: taiwansales@power.com
中国 (上海) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 電話: +86-21-6354-6323 Fax: +86-21-6354-6325 電子メール: chinasales@power.com	インド #1, 14th Main Road Vasanthanagar Bangalore-560052 India 電話: +91-80-4113-8020 Fax: +91-80-4113-8023 電子メール: indiasales@power.com	韓国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 電話: +82-2-2016-6610 Fax: +82-2-2016-6630 電子メール: koreasales@power.com	英国 Cambridge Semiconductor, a Power Integrations company Westbrook Centre, Block 5, 2nd Floor Milton Road Cambridge CB4 1YG 電話: +44 (0) 1223-446483 電子メール: eurosales@power.com
中国 (深圳) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 電話: +86-755-8672-8689 Fax: +86-755-8672-8690 電子メール: chinasales@power.com	イタリア Via Milanese 20, 3rd.Fl. 20099 Sesto San Giovanni (MI) Italy 電話: +39-024-550-8701 Fax: +39-028-928-6009 電子メール: eurosales@power.com	シンガポール 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 電話: +65-6358-2160 Fax: +65-6358-2015 電子メール: singaporesales@power.com	