

BridgeSwitch-2 ファミリー

デバイス保護とシステム モニターを内蔵した、高電圧、自己バイアス式のハーフブリッジ モーター ドライバ

製品ハイライト

最高の性能と自由度の高い設計

- 99% の効率を誇る機能内蔵型ハーフブリッジ ステージ
 - 連続の定格 RMS 電流にて外付けヒートシンクが不要になります
- 600 V N チャンネル パワー FREDFET
 - ウルトラソフト高速リカバリー ダイオード
- 高精度な瞬時電流位相情報出力 (IPH)
 - 外付けセンス及び増幅回路が不要
- 自己バイアス型のローサイド及びハイサイド ドライバ
 - 補助電源が不要
- 実装面積が小さい InSOP-24C パッケージ
 - 露出パッドにより基板を介して放熱が可能
- FREDFET のスイッチングスピードを制御することにより EMI を低減
- 自己バイアス時のスリープモードでの 325 VDC バスから供給される消費電力は 4 mW 未満
- エラーフラグ (EF) により重大なシステム及びデバイスの異常を警告

高度な安全性及び信頼性

- 両サイドの FREDFET に対して調整可能なサイクルバイサイクル カレントリミット
 - フェールセーフ オペレーション
- デュアル レベルの内部過熱保護
- 設定可能なシステム レベル モニター入力
 - 4 段階の DC バス低電圧
 - DC バス過電圧
 - システム温度
- 適応型デッド タイム
- 同時 ON に対するロックアウト保護
- 選択可能なラッチタイプまたは自動復帰タイプ過熱保護、及び持続可能な過電流保護

ステータス インターフェイス (異常)

- シングルワイヤのオープンドレイン 双方向バスインターフェイス
- ステータス更新をシステム MCU にレポート
 - 正常起動
 - 内部過電流または温度異常
 - システム レベルの異常
 - デバイスの特定を含む
- システム MCU によるステータスの問い合わせ
- システム MCU によるデバイス異常リセット

用途

- 単相または 3 相高電圧 PM 及び BLDC モーター ドライバ
- 食洗機、冷蔵庫、及び天井ファンを含む家電製品
- 高効率エアコン用ファン
- 循環ポンプ

概要

統合型ハーフブリッジの BridgeSwitch™-2 ファミリーは、高電圧 1 相または 3 相 PM 及び BLDC モーターのインバータ ドライバの開発や製造を大幅に簡素化します。BridgeSwitch には、単一の小型パッケージに 2 つの高耐圧 N チャンネル パワー FREDFET と、それらのローサイド及びハイサイド ドライバが内蔵されています。パワー FREDFET は、ハード スイッチ インバータ ドライバに理想的なウルトラソフト超高速リカバリーダイオードを有しています。いずれのドライバも自己バイアス型で、外付けの補助電源は不要です。BridgeSwitch-2 独自の瞬時電流位相出力信号は、センサーレス制御方式の回路を簡素化します。ロープロファイルで実装面積の小さいパッケージを採用し、沿面距離の拡張及び両サイドのパワー FREDFET のプリント基板への放熱を可能にします。

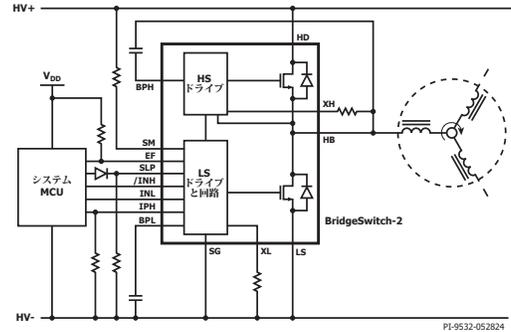


図 1. 標準的な 3 相インバータ回路図 (BRD246X)



図 2. InSOP-24C パッケージ

製品ファミリー

Product ³	FREDFET DC 出力電流 ¹	連続相 RMS 電流 ²
BRD2x60C	1.0 A	0.22 A
BRD2x61C	1.7 A	0.50 A
BRD2x63C	3.0 A	0.75 A
BRD2x65C	5.5 A	1.00 A
BRD2x67C	11.5 A	1.33 A

テーブル 1. 相出力電流ファミリー テーブル

注:

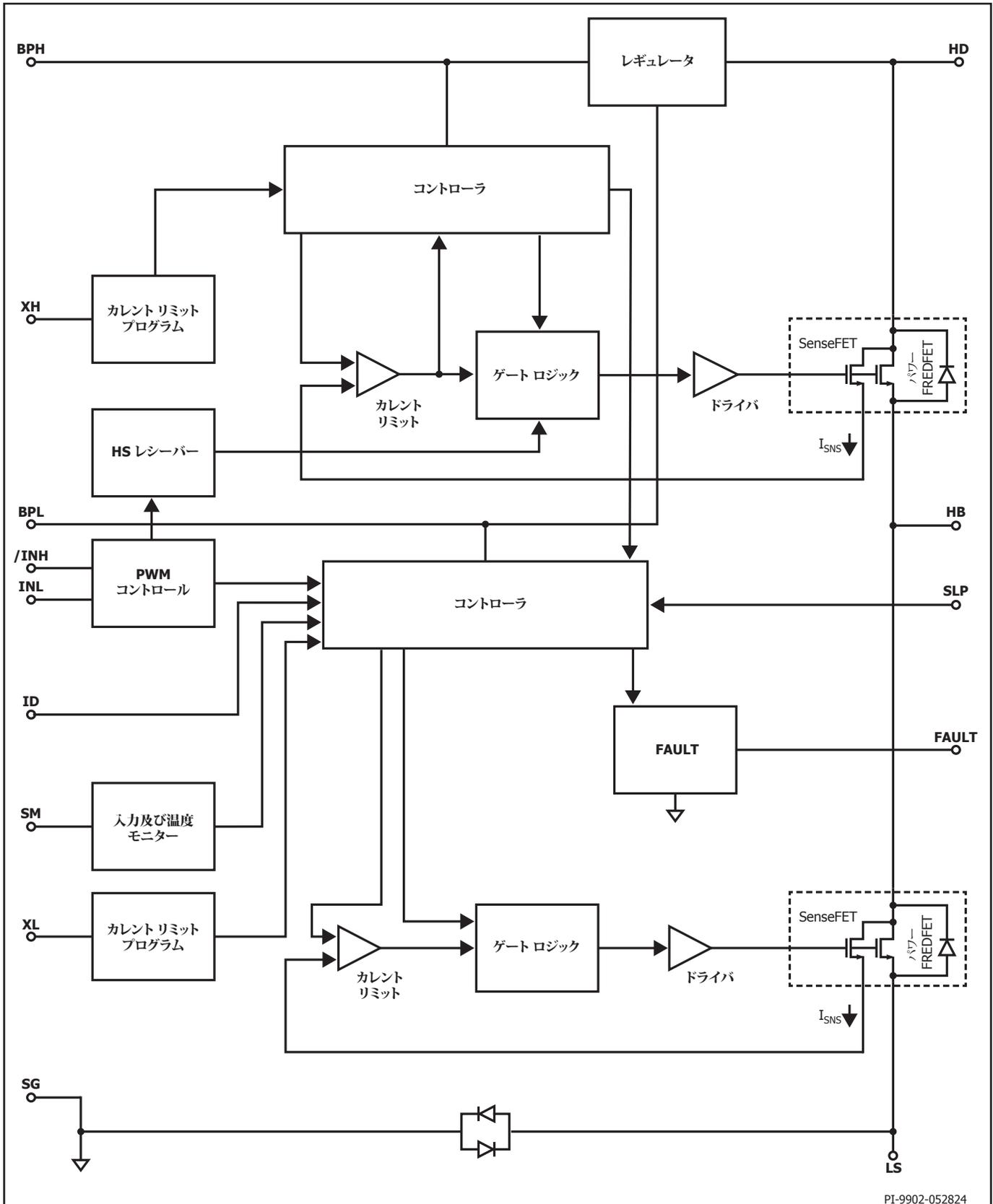
- 25 °C のケース温度及び 125 °C のジャンクション温度で計算された各 FREDFET の連続 DC 出力電流。通常は内部回路によって制限されます。
- 連続の相 RMS 電流、自己バイアス、340 V バス電圧、10 kHz ハイサイド PWM による台形整流、50 °C のケース温度上昇を伴う基板への放熱
- パッケージ: C: InSOP-24C。

製品ファミリー	レポート機能	IPH 電流情報
BRD216x	FAULT & ID	-
BRD226x	FAULT & ID	Yes
BRD236x	EF	-
BRD246x	EF	Yes

テーブル 2. 製品ファミリーの機能概要

BridgeSwitch-2 は、内部の回路保護機能及び外付けのシステム レベル モニターを提供します。内部の保護機能には、両サイドの FREDFET に対するサイクル バイ サイクル カレント リミット及び 2 段階の過熱保護が含まれます。外付けのシステム レベル モニターには、4 段階の低電圧レベル及び 1 段階の過電圧レベルを感知できる DC バス センスト NTC などの外付け センサが搭載されています。ステータスの変更が観測されるとシングルワイヤの双方向バス インターフェイスにより報告されます。自己バイアス動作時、新しいスリープモードにより、整流後の AC 主電源バスから供給される消費電力をデバイスあたり 4 mW 未満に削減します。

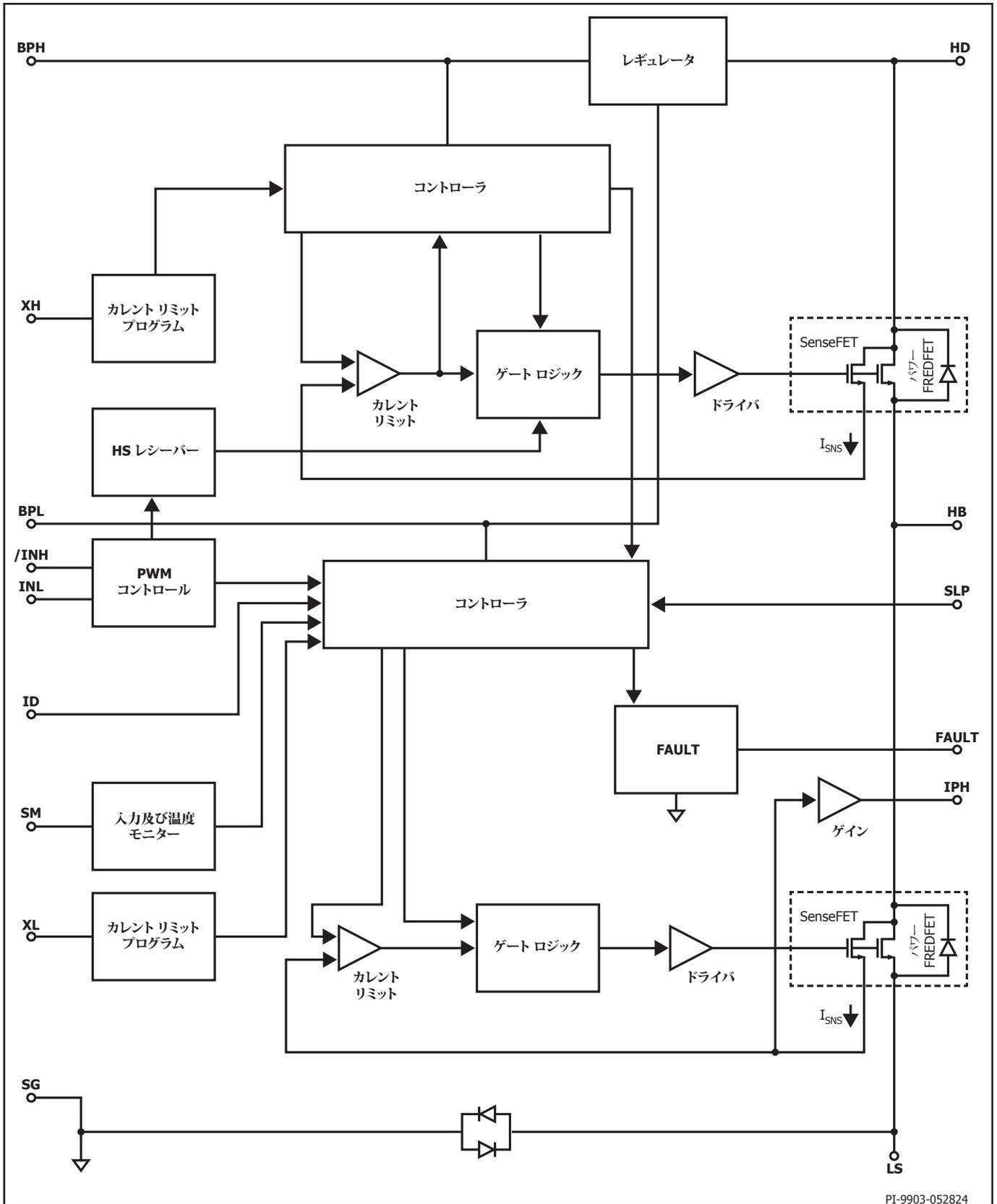
BridgeSwitch-2



PI-9902-052824

図 3. 機能ブロック図 BRD216X

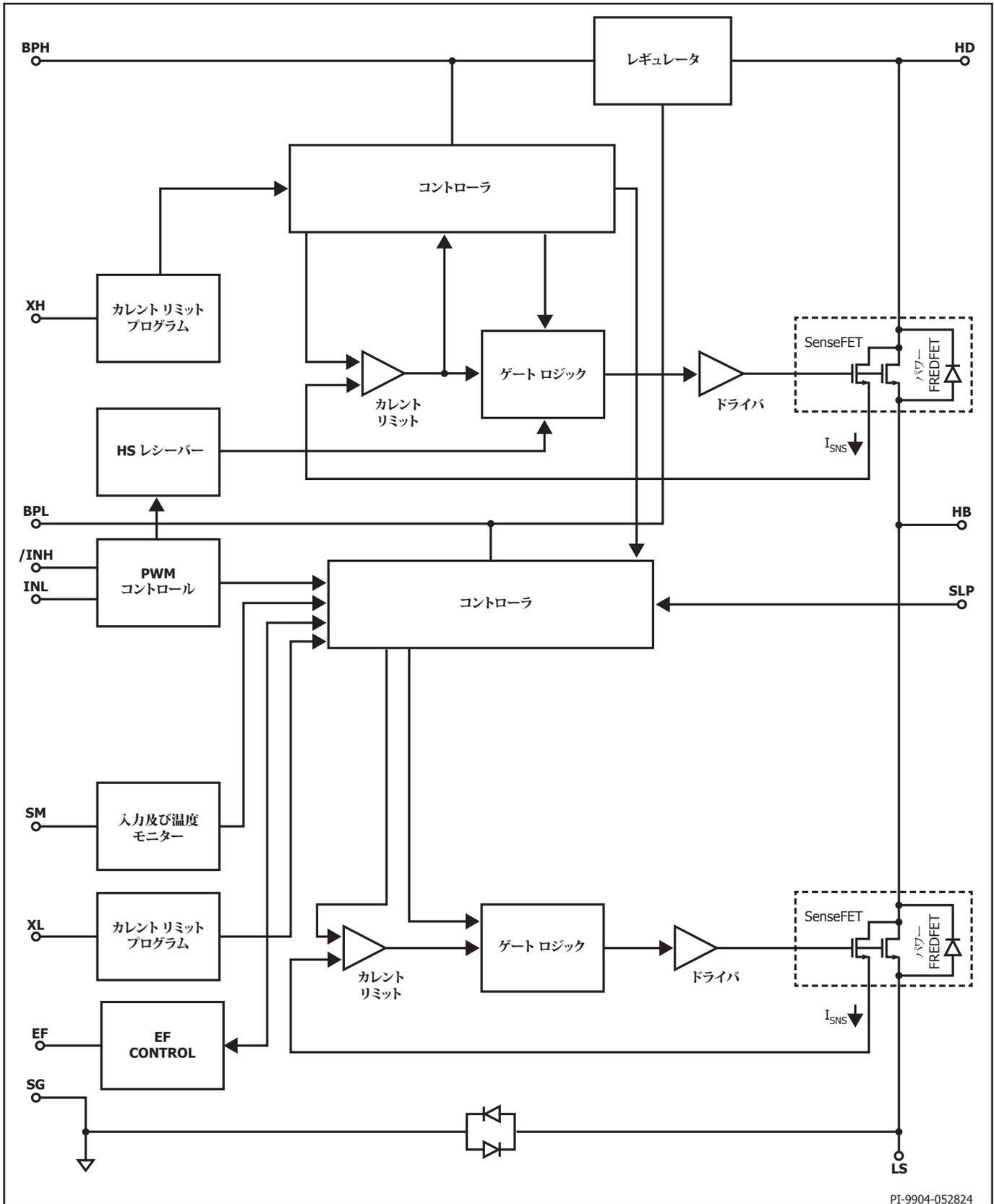
BridgeSwitch-2



PI-9903-052824

図 4. 機能ブロック図 BRD226X

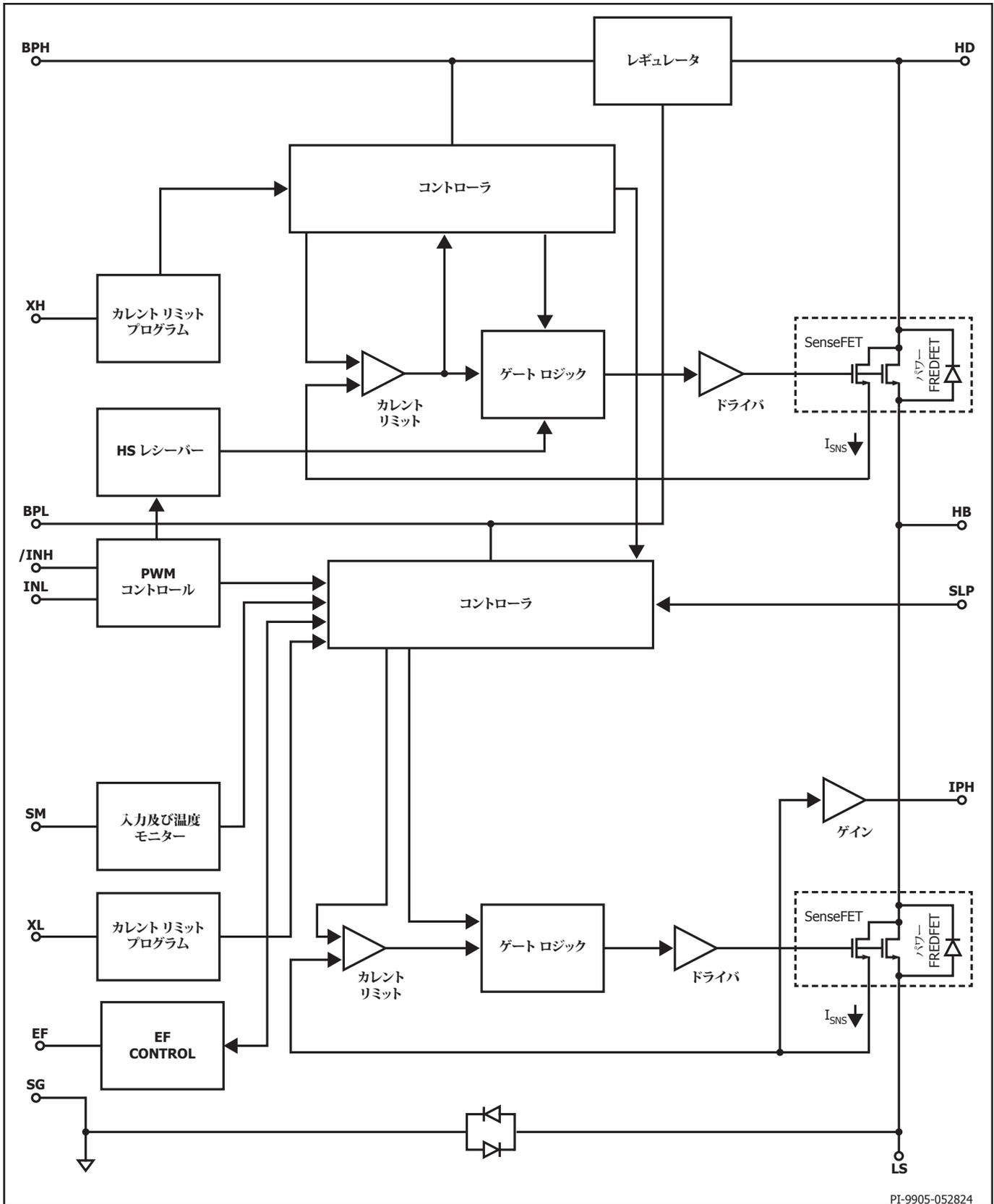
BridgeSwitch-2



PI-9904-052824

図 5. 機能ブロック図 BRD236X

BridgeSwitch-2



PI-9905-052824

図 6. 機能ブロック図 BRD246X

ピン機能の説明

HIGH-SIDE DRAIN (HD) 露出パッド

HD 露出パッドは、ハイサイド パワー FREDFET のドレインに電気的に接続されています。またローサイドとハイサイドの内部自己バイアス回路の入力にもなります。

EXTERNAL CURRENT LIMIT LOW-SIDE (XL) ピン (ピン 1)

このピンは、ローサイド パワー FREDFET のサイクルバイサイクル カレント リミットを設定する抵抗に接続します。

PHASE CURRENT OUTPUT (IPH) ピン (ピン 2、BRD226X/BRD246X)

このピンは、小信号抵抗を接続して、ローサイド FREDFET のドレイン電流の情報を提供します。この機能を使用しない場合は、このピンをフローティング状態のままにする必要があります。BRD216X/BRD236X では、この機能がありません。

SIGNAL GROUND (SG) ピン (ピン 3 及び 10)

これらのピンは、ローサイド コントローラの小信号ピン及びシステム マイクロコントローラの基準電位接続です。

BYPASS LOW-SIDE (BPL) ピン (ピン 4)

このピンは、ローサイドコントローラ及びFREDFETのゲートドライバ用の外付けバイパスコンデンサに接続します。

CONTROL INPUT LOW-SIDE (INL) ピン (ピン 5)

ローサイド パワー FREDFET の正論理のロジック制御入力ピンです。

CONTROL INPUT HIGH-SIDE (/INH) ピン (ピン 6)

ハイサイド パワー FREDFET の負論理のロジック制御入力ピンです。

STATUS COMMUNICATION (FAULT) ピン (ピン 7、BDR216X/BDR226X)

このピンは、オープンドレイン出力で、システムマイクロコントローラのI/Oポートに接続し、ステータスの更新を出力します。この機能を使用しない場合は、このピンを SIGNAL GROUND に接続する必要があります。

SYSTEM MONITOR (SM) ピン (ピン 8)

このピンは自己構成可能なシステム モニター入力です。起動時に抵抗を介して高電圧バスに接続されている場合、このピンは自分自身を高電圧バスセンス入力として構成されます。起動時に抵抗を介して SYSTEM GROUND に接続されている場合は、外付け温度センス入力として構成されます。この機能を使用しない場合は、このピンを SIGNAL GROUND に接続する必要があります。

SLEEP MODE AND PROGRAMMING (SLP) ピン (ピン 9)

このピンは、デバイスをディープ スリープ モードに移行させるための制御入力です。外付けプログラミング抵抗を接続することで、過熱時または過電流発生時のシャットダウン保護として自動復帰かラッチ停止のどちらかを選択できます。スリープ モード及びプログラミング機能を使用しない場合は、このピンをフローティング状態のままにする必要があります。

DEVICE ID (ID) ピン (ピン 11 BRD216X/BRD226X)

このピンは、起動時にデバイス ID を設定します。この機能を使用しない場合は、このピンをフローティング状態のままにする必要があります。

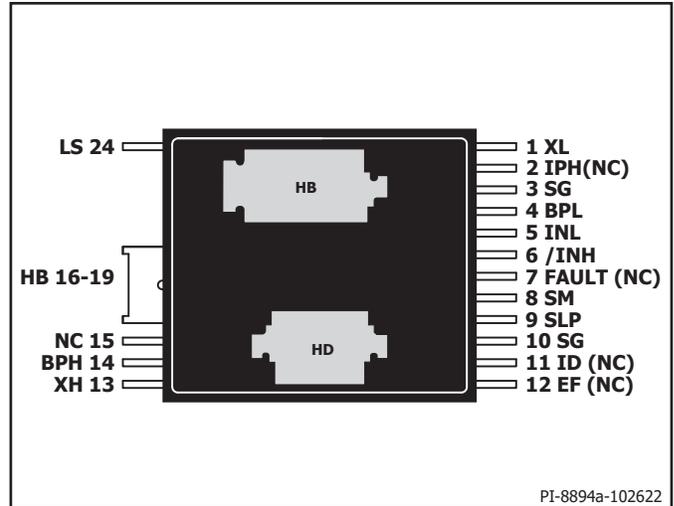


図 7. C パッケージのピン配置図 (InSOP-24C) (底面図)

ERROR FLAG (EF) ピン (ピン 12、BRD236X/BRD246X)

このオープンドレインピンは、重大なデバイス レベル異常にフラグを立てます。また、オプションで選択したラッチ停止保護のリセット信号入力としても機能します。この機能を使用しない場合は、このピンをフローティング状態のままにする必要があります。

EXTERNAL CURRENT LIMIT HIGH-SIDE (XH) ピン (ピン 13)

このピンは、ハイサイド パワー FREDFET のサイクルバイサイクル カレント リミットを設定する抵抗に接続します。抵抗は HALF-BRIDGE CONNECTION を基準としています。

BYPASS HIGH-SIDE (BPH) ピン (ピン 14)

このピンは、ハイサイド FREDFET ゲート ドライバ用の外付けバイパスコンデンサに接続します。コンデンサは HALF-BRIDGE CONNECTION を基準としています。

HALF-BRIDGE CONNECTION (HB) (ピン 16 ~ 19)

このピンはハイサイド パワー FREDFET のソース及びローサイド パワー FREDFET のドレインに接続されています。このピンは BYPASS HIGH-SIDE ピン及び EXTERNAL CURRENT LIMIT HIGH-SIDE ピンの基準でもあります。

LOW-SIDE SOURCE (LS) (ピン 24)

このピンは、ローサイド パワー FREDFET のソースです。Kelvin 接続を介して SIGNAL GROUND に接続します。

NOT CONNECTED (NC) ピン

BRD216X - ピン 2 とピン 12
BRD226X - ピン 12
BRD236X - ピン 2、ピン 7、及びピン 11
BRD246X - ピン 7 とピン 11

これらの NC ピンは、オープン (フローティング状態) のままにします。

BridgeSwitch-2 の機能の説明

BridgeSwitch-2 は、2 つの高電圧パワー FREDFET、ゲート ドライバ、及びコントローラを 1 つのパッケージに内蔵したものです。FREDFET は、ハーフブリッジ構成で接続されています。この構成でのダイオードはウルトラソフト超高速リカバリー タイプで、ハードスイッチングされるインバータベースのモーター ドライバに最適です。

外付け部品数を減らすために、ドライブ コントローラには高電圧電流源が内蔵され、高電圧 DC バスから直接電流を流入できます。ハイサイド コントローラからローサイド コントローラにステータス アップデートが送信されます。また、ローサイド コントローラは瞬時相電流出力信号を生成します (BRD226X/BRD246X)。この独特の機能により、センサレスのモーター制御方式を可能にします。また、このコントローラは、FREDFET のターンオフをターンオンより速くすることで放熱性と EMI のバランスを最適化します。

BridgeSwitch-2 は、双方向のシングルワイヤ ステータス インターフェイスバスを介して、統合回路保護とシステム レベルの監視機能を提供します。内部回路保護には、両方の FREDFET のサイクルバイサイクル カレント リミットや、2 段階の過熱保護が含まれます。また、4 段階の低電圧レベル及び 1 段階の過電圧レベルを検知する高度な DC バス センسと、NTC などの外付けセンスを搭載しています。図 3 ~ 6 に、デバイスの機能ブロック図と主な機能を示します。

BYPASS LOW-SIDE ピン及び HIGH-SIDE ピン レギュレータ

自己バイアス型の場合、LOW-SIDE BYPASS (BPL) ピンと HIGH-SIDE BYPASS (BPH) ピンには、 C_{BPL} 及び C_{BPH} コンデンサを V_{BPL} 及び V_{BPH} 電圧までそれぞれ充電する内部レギュレータがあります。 C_{BPL} コンデンサは、HIGH-SIDE DRAIN (HD) パッドに接続された電流源によって充電されます。 C_{BPH} コンデンサは、ローサイド FREDFET がオンの時、HD パッドに接続された別の電流源によって充電されます。

HD パッドの電圧が $V_{HD(START)}$ (50 V 以上) に達すると、両方の電流源が充電を開始します。BPL ピンと BPH ピンは、ローサイド コントローラ及びハイサイド コントローラだけでなく、ゲート ドライバの内部供給電圧ノードです。ローサイドまたはハイサイドの FREDFET がオンの場合、デバイスは C_{BPL} ピン コンデンサまたは C_{BPH} コンデンサにそれぞれ蓄えられたエネルギーによって動作します。

また、外部電源の場合、外部の DC 電源から抵抗 R_{SL} と R_{SH} を介して BPL ピン及び BPH ピンに電流が供給され、シャントレギュレータにより BPL ピンを $V_{BPL(SHUNT)}$ に、BPH ピンを $V_{BPH(SHUNT)}$ にクランプします (図 8 を参照)。外部電源電圧 V_{SUP} は、バイパス シャントレギュレータ電圧 $V_{BPX(SHUNT)}$ にブートストラップ ダイオード DSH の電圧降下を加えた電圧値より大きくなります。標準値は $V_{SUP} = 15$ V です。抵抗 R_{SL} 及び R_{SH} は外

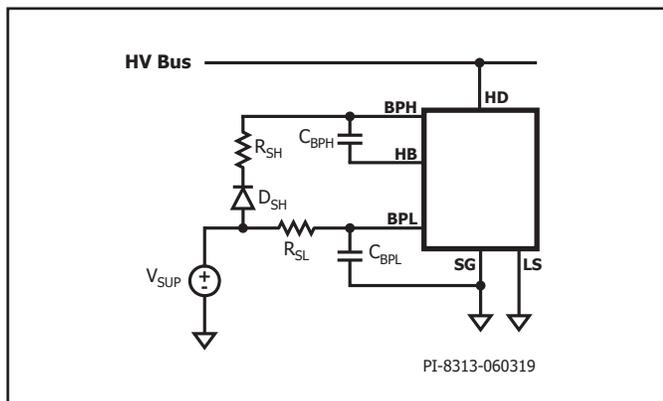


図 8. BPL ピン及び BPH ピンの外付け電源例

部電源電流を 12 mA 未満に制限します (1.5 mA を推奨)。独立した複数のデバイスの BPL ピンまたは BPH ピンを直接、まとめて接続することは推奨しません。約 20 kHz の PWM 周波数の場合は、外部電源モードの動作を推奨します。

BYPASS LOW-SIDE ピン及び HIGH-SIDE ピンの低電圧スレッシュホールド

定常動作時に BPL ピン電圧または BPH ピン電圧がそれぞれ $V_{BPL} - V_{BPL(HYST)}$ 未満または $V_{BPH} - V_{BPH(HYST)}$ 未満に低下すると、BPL ピン及び BPH ピンの低電圧回路によってそれぞれのパワー FREDFET を停止します。BPL ピン電圧または BPH ピン電圧がこのスレッシュホールド未満に低下した場合、パワー FREDFET のスイッチングを有効にするには、それぞれの電圧を V_{BPL} または V_{BPH} まで上げる必要があります。

BYPASS LOW-SIDE ピン及び HIGH-SIDE ピン コンデンサの選択

BYPASS LOW-SIDE ピン及び BYPASS HIGH-SIDE ピンに接続されているコンデンサは、ローサイド及びハイサイド コントローラにバイアス電流を供給し、ローサイドまたはハイサイド パワー FREDFET をオンにするのに必要なゲート電荷を供給します。BYPASS HIGH-SIDE ピン コンデンサは、ハイサイドの転流デューティ比及び PWM 周波数の関数として表される期間の間、ハイサイド コントローラにバイアス電流を供給します。この期間の BYPASS HIGH-SIDE ピン コンデンサのリプル電圧は、250 mV 未満にすることを推奨します。バイパス ローサイドとバイパス ハイサイドの両方に必要な容量の最小値は、1 μ F です。ローサイドのバイパス容量は 1 μ F を推奨します。

BYPASS HIGH-SIDE ピン コンデンサのリプル電圧を 250 mV 未満にするのに必要な容量は、アプリケーションの動作条件によって決まります。図 9 に、ハイサイド転流デューティ比 D_{HS} 及び PWM 周波数の関数として表される BYPASS HIGH-SIDE ピン容量の最小推奨値を示します。

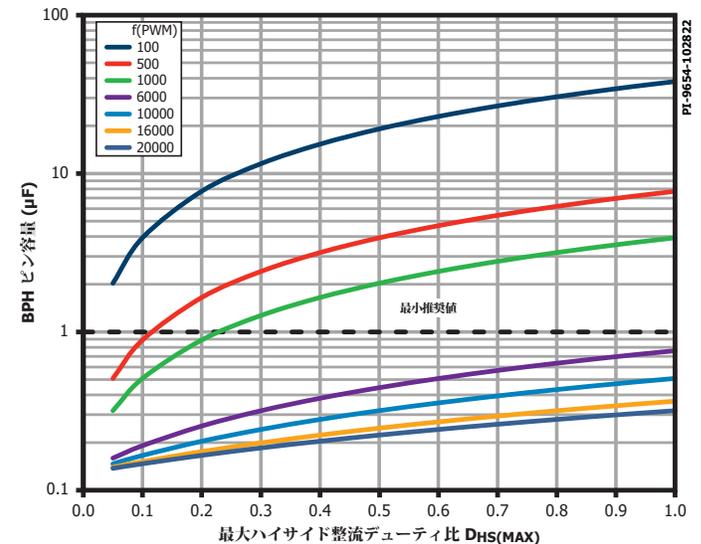


図 9. BYPASS HIGH-SIDE ピン容量 対 ハイサイド転流デューティ比及び PWM 周波数

積層チップ コンデンサ (MLCC) では、DC バイアス特性が大きくなる点がある点に注意してください。(図 9 に従って) BYPASS HIGH-SIDE ピン コンデンサを選択する際には、 V_{BPH} でバイアスするときが発生する可能性のある容量低下を考慮に入れる必要があります。詳細については、使用されるコンデンサのデータ シートを参照してください。

BridgeSwitch-2

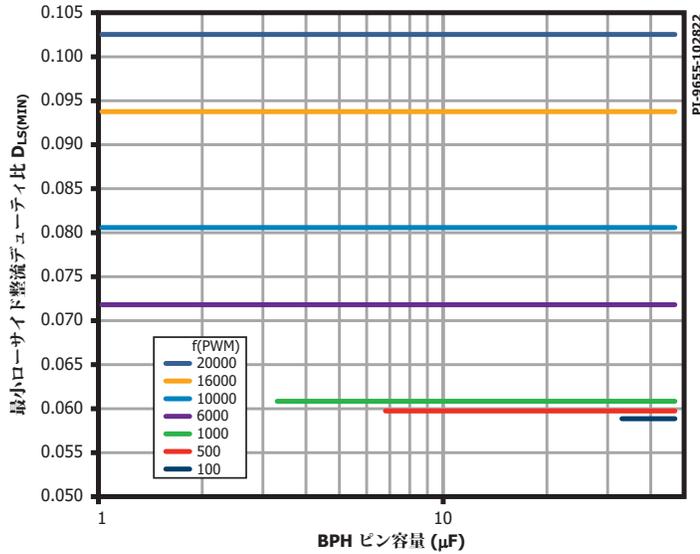


図 10. 十分なハイサイド自己バイアス電流を確保するための最小のローサイド転流デューティ比対 BYPASS HIGH-SIDE ピン容量及びローサイド PWM 周波数 (ハイサイド転流デューティ比 ≤ 0.90)

BYPASS HIGH-SIDE ピン コンデンサのコンデンサは、ローサイドの内部のパワー FREDFET がオンするたびに再充電されます。ハイサイド自己バイアス電流を十分に供給するには、選択したバイパス ハイサイド コンデンサ、ローサイド転流デューティ比 D_{LS} 及び PWM 周波数の関数として表されるローサイドのパワー FREDFET のオン時間が、図 10 に示されている、ローサイド転流デューティ比の最小要件 $D_{LS(MIN)}$ を満たす必要があります。PWM 周波数が低い場合の最小容量値は、バイパス ハイサイド コンデンサの最大推奨リップル電圧 (250 mV) によって制限されます。

図 10 に示す最小のローサイド転流デューティ比 $D_{LS(MIN)}$ は、最大ハイサイド転流デューティ比に応じて設定されます。たとえば、 $f_{PWM} = 6 \text{ kHz}$ 、最大ハイサイド転流デューティ比 $D_{HS(MAX)} = 0.90$ で動作しているアプリケーションの最小ローサイド転流デューティ比 $D_{LS(MIN)}$ は、 $D_{LS(MIN)} = 0.072$ になります。たとえば、同じアプリケーションが最大ハイサイド転流デューティ比 $D_{HS(MAX)}^* = 0.95$ で動作している場合、 $D_{LS(MIN)}$ は $0.95/0.90$ の割合だけ上昇して、 $D_{LS(MIN)}^* = 0.076$ になります。

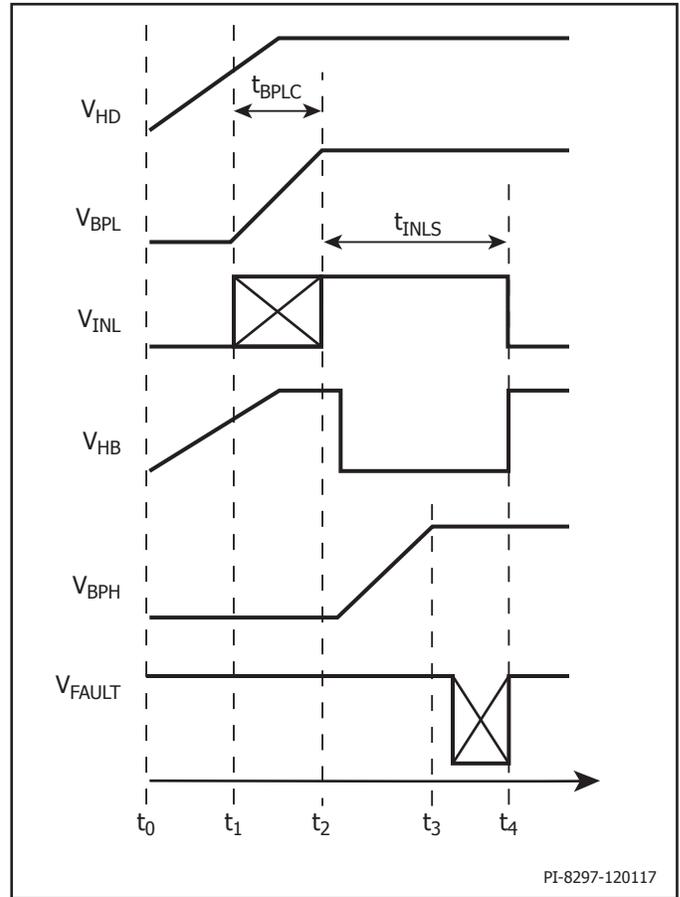


図 11. 自己バイアス型動作の推奨起動シーケンス

タイミング	アクティビティ
t_0	<ul style="list-style-type: none"> 高電圧 DC バスが印加される
t_1	<ul style="list-style-type: none"> HD ピンの電圧が $V_{HD(START)}$ に達した後、内部電流源が BPL ピン コンデンサの充電を開始する システム MCU がローサイド パワー FREDFET 制御信号 INL を "High" に設定することがある
t_2	<ul style="list-style-type: none"> BPL ピン電圧が V_{BPL} (Typ. 12.8 V) に達する デバイスが外付けデバイスの設定を判別する デバイス設定が完了して、INL が "High" になった場合、またはすでに "High" になっている場合、内部のゲートドライブロジックによってローサイド パワー FREDFET がオンになる。 内部電流源が BPH ピン コンデンサの充電を開始する
t_3	<ul style="list-style-type: none"> HB ピンに対して、BPH ピン電圧が V_{BPH} に達する (Typ. 12.8 V) デバイスが FAULT ピンを介して、起動に成功したことを通信する (注: 内部起動シーケンスが正常に完了しなかった場合、デバイスはステータス アップデートを送信しません。)
t_4	<ul style="list-style-type: none"> BridgeSwitch-2 は、(t_3 時点以降で送信されたステータス アップデートの開始によって示される) 定常動作を行う準備ができている システム MCU がローサイド パワー FREDFET をオフにする

テーブル 3. 自己バイアス型動作の起動シーケンス

自己バイアス方式の起動シーケンス

BridgeSwitch-2 デバイスには、20 kHz までの転流 PWM 周波数をサポートする自己バイアスがあります。20 kHz 以上の PWM 周波数での動作の場合は、図 8 に示すような外部電源の使用を推奨します。インバータ起動時の BYPASS LOW-SIDE ピン コンデンサ及び BYPASS HIGH-SIDE ピン コンデンサの電圧を確保するには、システム マイクロコントローラ (MCU) が図 11 に示された起動シーケンスに従う必要があります。

テーブル 3 に、推奨起動シーケンスで発生するアクティビティを示します。

BYPASS LOW-SIDE ピン コンデンサ C_{BPL} 、BPL ピン充電電流 $I_{CH1(LS)}$ 、及び BYPASS LOW-SIDE ピン電圧 V_{BPL} により、時刻 t_1 を起点とする充電時間 t_{BPLC} が決まります (図 11)。

$$t_{BPLC} = t_2 - t_1 = \frac{C_{BPL} \times V_{BPL}}{I_{CH1(LS)}}$$

システム MCU は、ローサイドのパワー FREDFET の ON/OFF を切り替えるために時刻 t_1 及び期間 t_{INLS} を制御して、起動シーケンスを管理します。MCU は、DC バス電圧が十分なレベルに到達した後 (時点 t_1 以降) は、いつでも、INL ピンを High にプルアップすることが可能です。ただし、BridgeSwitch-2 IC がパワー FREDFET のスイッチングを有効にするのは、BYPASS LOW-SIDE ピンの電圧が V_{BPL} (Typ. 12.8 V) に上昇し、設定が完了した場合のみです。

ローサイド FREDFET の最小オン時間 (t_{INLS}) は、BPH ピンコンデンサの十分な充電を確保し、デバイスのセットアップを可能にし、FAULT ピンを介したステータス更新の完了を可能にするために必要です。この時間はシステム MCU によって制御され、容量 C_{BPH} に依存します。

$$t_{INLS} = t_4 - t_2 \geq \frac{C_{BPH} \times V_{BPH}}{I_{CH1(HS)}} + 1 \text{ ms}$$

また、この起動シーケンスは、ラッチ停止後にも実行する必要があります。再起動するために、MCU が FAULT ラッチオフ リセット コマンドを送信します (詳細についてはテーブル 10 を参照)。

ゲート ドライブ制御入力

ローサイド及びハイサイド パワー FREDFET は、INL 及び /INH ロジック入力を使用して制御されます。どちらの入力も、3.3 V 及び 5 V CMOS ロジック レベルと互換性があります。ローサイドのパワー FREDFET は、エッジがトリガされ、定常動作時に、ハイ INL 信号の移行によってラッチ オンまたはラッチ オフします。同様に、ハイサイドのパワー FREDFET は、アクティブ ロー/INH 信号によって制御されます。INL 入力は内部にプルダウン回路を有し、/INH 入力は内部にプルアップ回路を有します。これにより、一方または両方の制御入力フロート状態になった場合に、パワー FREDFET が誤ってターンオンすることを防止します。

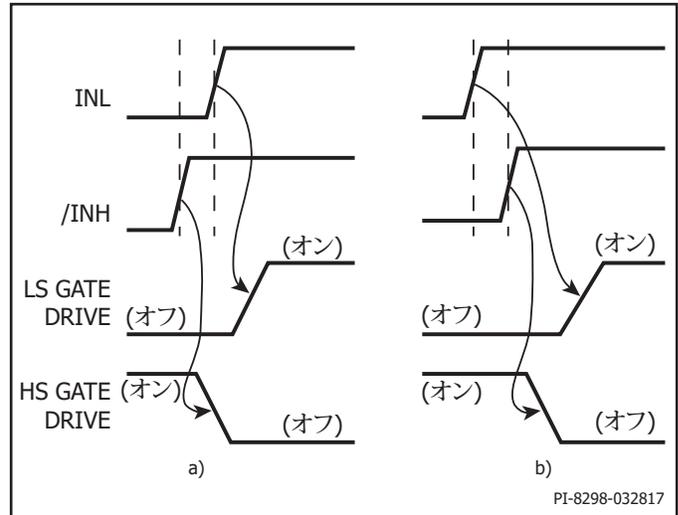


図 12. 同時導通ロックアウト: a) 非アクティブ、b) アクティブ

BridgeSwitch-2 は、同時導通ロックアウト保護を提供します。ラッチにより、ハイサイド制御信号 /INH の立ち上がりエッジが発生するまで、ローサイドのパワー FREDFET ゲート ドライブ回路のターンオンは停止されます (図 12 を参照)。また、ローサイド制御信号 INL の立ち下がりエッジが発生するまで、ハイサイドのパワー FREDFET ゲート ドライブ回路のターンオンは停止されます。

INL 及び /INH 制御入力のロジック極性が逆であるため、両方を連結し、両方のパワー FREDFET を 1 つの PWM 信号で制御することも可能です。FREDFET の貫通を防止するために、内蔵のゲートドライブ回路はデッド タイムを挿入します (図 13 を参照)。ローサイドのパワー FREDFET の INL 制御入力に立ち下がりエッジが生じ、初期値の 50% に達すると、 t_{DHL} タイマー (ローサイドのパワー FREDFET がオフになってから、ハイサイドのパワー FREDFET がオンになるまでのデッド タイム) がトリガーされます。 t_{DHL} タイマー時間が経過するまで、内蔵のゲート制御ロジックはハイサイド FREDFET ゲート ドライブのターンオンを有効にしません。ハイサイドのパワー FREDFET の /INH 制御入力に立ち上がりエッジが生じ、最終値の 50% に達すると、 t_{DHL} タイマー (ハイサイドのパワー FREDFET がオフになってから、ローサイドのパワー FREDFET がオンになるまでのデッド タイム) がトリガーされます。 t_{DHL} タイマー時間が経過するまで、内蔵のゲート制御ロジックはローサイド FREDFET ゲート ドライブのターンオンを有効にしません。

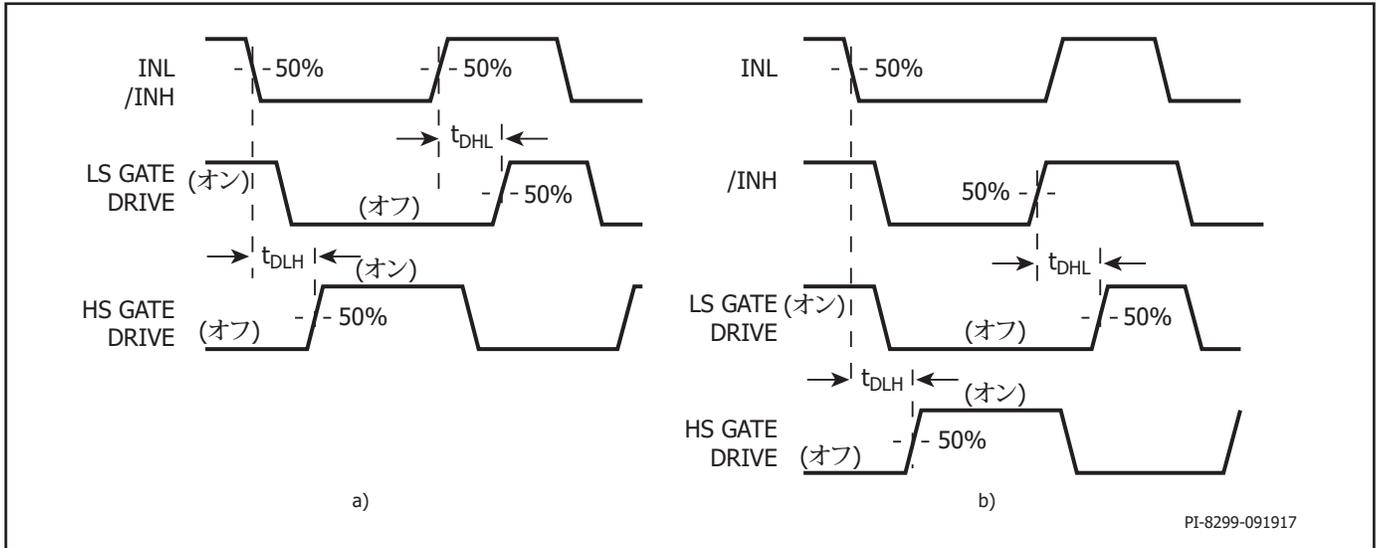


図 13. 適応型デッド タイム: a) INL 及び /INH 入力 が 連 動 動、b) INL 及 び /INH 入 力 が 独 立

デバイス内部のハイサイド ステータス アップデート

BridgeSwitch-2 ハイサイド コントローラは、ローサイド コントローラにステータス アップデートを送信します。ステータス アップデートは、ハイサイドのパワー FREDFET の過電流保護や、ローサイドパワー FREDFET の過熱に関する警告または過熱保護など、検出されたデバイス レベルの保護のトリガを報告します。また、ステータス更新には、XH ピンのオープンやショート、ハイサイド電源の切断などの異常も含まれます。ハイサイド コントローラは、ローサイドのパワー FREDFET がオンするたびに、内部ステータスの更新情報を送信します。内部ステータスを確実に正しく更新するために、システム マイクロコントローラは INL 制御信号を $t_{\text{INLH(COM)}}$ の期間以上 High レベルに設定する必要があります (詳細については図 28 を参照)。ターンオン時の INL 制御信号が $t_{\text{INLH(COM)}}$ より短い場合は、内部のステータスアップデートが完了せず、デバイスから「HS ドライバの準備ができていません」というステータス アップデートが報告されることがあります (テーブル 7 を参照)。

調整可能なサイクルバイサイクル カレント リミット

BridgeSwitch-2 デバイスには、ローサイドとハイサイド両方のパワー FREDFET に対するサイクルバイサイクル カレント リミット保護機能があります。リーディング エッジ ブランキング タイマー t_{LEB} が切れた後に、パワー FREDFET の電流がそれぞれのカレントリミットレベル スレッシュホールドを超えると、直ちにデバイスはパワー FREDFET をオフにします。それぞれの INL または /INH 制御入力でターンオフ エッジが受信され、その後ターンオン エッジが受信されるまで、FREDFET はオフのままになります。また、デバイスは、FAULT ピン (BRD216X/BRD226X、詳細についてはテーブル 7 を参照) または EF ピン (BRD236X/BRD246X、詳細についてはテーブル 11 を参照) のいずれかを介して、それに対応する過電流異常を報告します。

カレント リミット レベルは、XL ピン及び XH ピンにそれぞれ接続されている外付け小型信号抵抗 R_{XL} 及び R_{XH} (図 1 を参照) の値によって、デバイスの起動時に設定されます。デバイスが定常動作の準備ができると (図 11 の時点 t_{S} を参照)、XL ピンと XH ピンのプログラミング電圧レベルは、それぞれ SG または HB に内部でプルダウンされます。

テーブル 4 に、XL ピンまたは XH ピンに接続された抵抗と、デフォルトカレント リミット レベル $I_{\text{LIM(DEF)}}$ で正規化された、選択されたカレント リミット スレッシュホールドとの関係を示します。

$R_{\text{XL}}/R_{\text{XH}} \text{ (k}\Omega\text{)}^2$	$I_{\text{LIMIT(NORM)}}$	$R_{\text{XL}}/R_{\text{XH}} \text{ (k}\Omega\text{)}^2$	$I_{\text{LIMIT(NORM)}}$
$\leq 20^1$	異常	280	$0.68 \times I_{\text{LIM(DEF)}}$
42.2	$1.00 \times I_{\text{LIM(DEF)}}$	442	$0.60 \times I_{\text{LIM(DEF)}}$
68.1	$0.92 \times I_{\text{LIM(DEF)}}$	806	$0.52 \times I_{\text{LIM(DEF)}}$
110	$0.84 \times I_{\text{LIM(DEF)}}$	未実装	$I_{\text{LIM(MIN)}}$
174	$0.76 \times I_{\text{LIM(DEF)}}$		

テーブル 4. カレント リミットの選択

注:

1. 連続する XL/XH ピンの短絡異常。デバイスはスイッチングを停止させます。
2. 推奨抵抗公差は、 $\pm 1\%$ です。

SLP ピン (テーブル 6 を参照) に接続された抵抗により、BridgeSwitch-2 IC が、それぞれ過電流保護をトリガする 16 回連続するスイッチサイクルを検出した場合に、持続可能なローサイド FREDFET 過電流異常のデフォルトのサイクルごとの処理を、ラッチ停止に変更することができます。デバイスがオプションでプログラムされた持続可能な過電流ラッチ停止モードに入った後、システム MCU は、FAULT バス (BRD216X/BRD226X、詳細についてはテーブル 10 を参照) を介して fault-latch-reset コマンドを送信することにより、または ERROR FLAG バスを HIGH に引き上げる (BRD236X/BRD246X、詳細については図 24 及び 25 を参照) ことにより、FREDFET スwitching を再度有効化できます。また、システム MCU によって起動シーケンス全体を開始することで、スイッチング動作を再開させることも可能です。

FREDFET スwitching は、 R_{XL} または R_{XH} の値が 20 k Ω 未満の場合は無効になり、FAULT ピンを介してデバイスから「LS ドライバの準備ができていない」または「HS ドライバの準備ができていない」というステータス アップデートが報告されます (テーブル 6 を参照)。これにより、プログラミング抵抗が誤ってショートされた場合のインバータの誤動作を防止します。デバイスは、XH ピンのショートを検出した場合、LS FREDFET のターンオン信号を受け入れ続けます。XL ピンのショートが検出されると、HS FREDFET のスitching も最終的に停止します。これは、BPH ピンのコンデンサが LS FREDFET がオンになったときのみ再充電されるためです。XL ピンまたは XH ピンがフローティングのままの場合、デバイスは最低のカレント リミット スレッシュホールドを選択します。

XL ピンまたは XH ピンにコンデンサを接続することは推奨しません。

デバイスの過熱保護

BridgeSwitch-2 デバイスには、デュアル レベルの過熱保護機能が内蔵されています。デバイスは、ローサイドのパワー FREDFET の温度を監視します。デバイスは、ローサイド FREDFET の温度が警告温度 T_{WA} に達するとすぐに、STATUS COMMUNICATION ピン (BRD216X/BRD226X) を介してステータス アップデートが送信されます (詳細についてはテーブル 7 を参照)。SLP ピンで選択された異常処理モードに応じて (テーブル 6 を参照)、デバイスは、FREDFET 温度がデバイス シャットダウン温度スレッショールド T_{SD} を超えると FREDFET スwitching を恒久的に無効にするか、自動復帰シャットダウン モードに入ってデバイスの損傷を防ぎます。自動復帰シャットダウン モードに構成されたデバイスは、FREDFET 温度が過熱シャットダウン リスタート温度 $T_{RES(H)}$ を下回ると、自動的に Switching を再度有効化します。

さらに、BridgeSwitch IC は、FAULT ピン (BRD216X/BRD226X) を介して過熱異常を報告するか、EF ピン (BRD236X/BRD246X) で異常のフラグを立てます。デバイスは SYSTEM MONITOR ピンを介してシステム レベルの監視を継続し、追加のステータス変更があれば、STATUS COMMUNICATION ピンを介して報告します。システム MCU は、FAULT バス (BRD216X/BRD226X、詳細についてはテーブル 9 を参照) を介して fault-latch-reset コマンドを送信するか、ERROR FLAG バスを HIGH に引き上げることで (BRD236X/BRD246X、詳細については図 24 及び 25 を参照)、FREDFET Switching を再度有効化できます。また、システム MCU によって起動シーケンス全体を開始することで、Switching 動作を再開させることも可能です。

相電流情報出力

BridgeSwitch-2 BRD226X 及び BRD246X デバイスには、図 14 に示すように、PHASE CURRENT OUTPUT ピンに接続された抵抗を介してモーター巻線の瞬時相電流情報を出力する機能があります。小信号抵抗の電圧は、

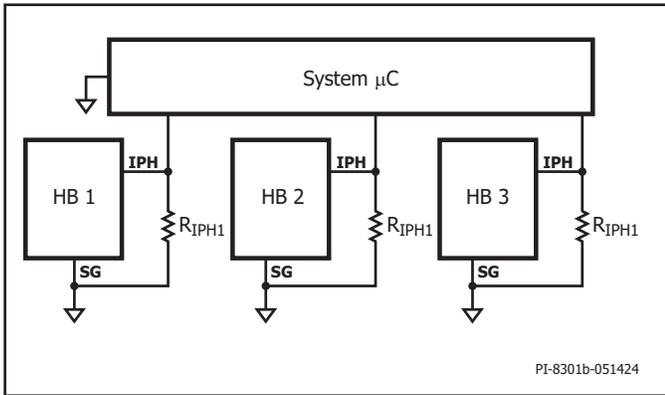


図 14. BBRD226X 及び BRD246X の IPH ピンによる相電流情報

は、ローサイドのパワー FREDFET のドレイン-ソースチャネル電流をアナログで表したものです。システム MCU はこの電圧をデジタル化して、選択したモーター制御アルゴリズムの入力などに使用できます。デバイスは、個別の IPH ピン抵抗を介して独立した電流位相情報を出力します (図 14 を参照)。

相電流出力ゲイン g_{IPH} 、及び PHASE CURRENT OUTPUT に接続された抵抗 R_{IPH} によって、指定した相電流 I_{PHASE} における電圧変動 V_{IPH} が決まります。

$$V_{IPH} = R_{IPH} \times I_{PHASE} \times g_{IPH}$$

V_{IPH} の最大許容電圧振幅は 3.0 V です。

外付け電流センス

BridgeSwitch-2 デバイスは、LS ピンと直列に接続された外付け電流センス抵抗を介して、個別のローサイド FREDFET 電流センスをサポートします。図 15 にその回路例を示します。

電圧 V_{SHUNT} には、モーター巻線電流 I_{MOTOR} が直接反映されています。抵抗 R_1 及び R_2 は外付けアンプ U_1 のゲインを設定します。抵抗 R_3 、 C_1 、 C_2 、及び C_3 はノイズ フィルタリングです。抵抗 R_4 はアンプ U_1 の出力信号 V_{OP} に DC オフセット V_{OFFSET} を追加します。

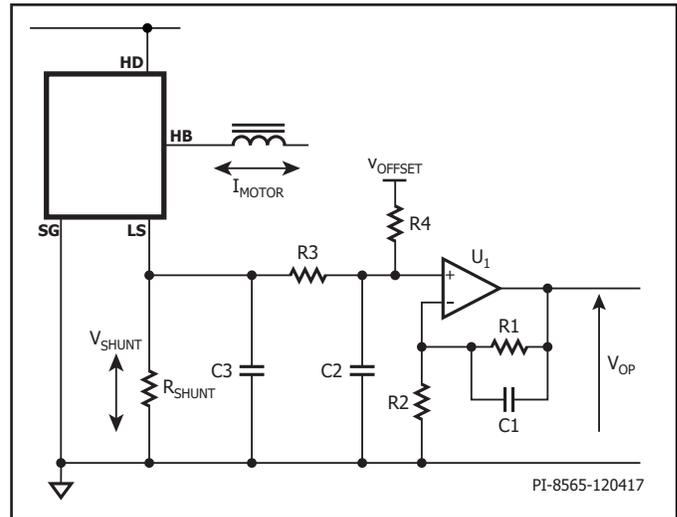


図 15. 外付け電流センス回路の例

$$V_{OP} = \left(1 + \frac{R_1}{R_2}\right) \frac{V_{OFFSET} \times R_3 + I_{MOTOR} \times R_{SHUNT} \times R_4}{R_3 + R_4}$$

SG ピンと LS ピン間の電圧差 V_{SHUNT} は ± 0.33 V を超えないようにしてください。LS ピンと直列に接続された電流センス抵抗 R_{SHUNT} は適切なサイズにする必要があります。

システム監視入力

BridgeSwitch-2 は、SYSTEM MONITOR 入力を介してシステム レベルのステータス更新を提供します。SM ピンは、高電圧 (HV) DC バス電圧 (図 16 を参照)、または NTC サーミスタ経路による外部部品の温度 (図 18 を参照) のトラッキングに使用できます。SM ピンでは自己設定されます。外部接続のタイプを自動検出し、起動時に適切な回路構成を採用します。

BridgeSwitch-2

高電圧 DC バス監視

SYSTEM MONITOR ピンはこのピンへの電流を検出することにより、高電圧 DC バスの電圧レベルを継続的に監視します。SM ピンに流入する電流 I_{SM} には、高電圧バスの電圧レベル V_{BUS} が反映されています。

$$I_{SM} = \frac{V_{BUS} - V_{SM}}{R_{HV1}}$$

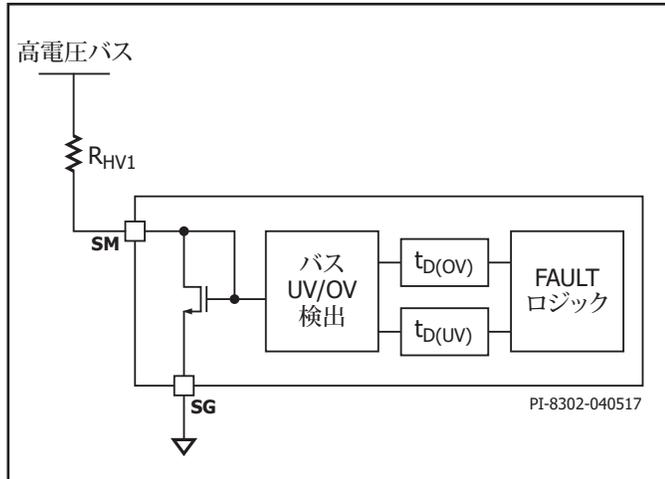


図 16. SYSTEM MONITOR ピンを使用した高電圧バスの監視

バス電圧センス回路には、図 17 に示すように、5 つの異なる電流スレッシュホールドがあります。スレッシュホールド I_{UV55} 、 I_{UV70} 、 I_{UV85} 、及び I_{UV100} は、高電圧バスの低電圧状態を検出するために使用されます。スレッシュホールド I_{OV} は、高電圧バスの過電圧状態を検出するために使用されます。SM ピンに流入する電流が 4 つの低電圧スレッシュホールドのいずれかを下回るか、過電圧スレッシュホールドを超えると、デバイスは STATUS COMMUNICATION ピンを介して高電圧バスの異常を報告します (詳細については、テーブル 7 を参照)。

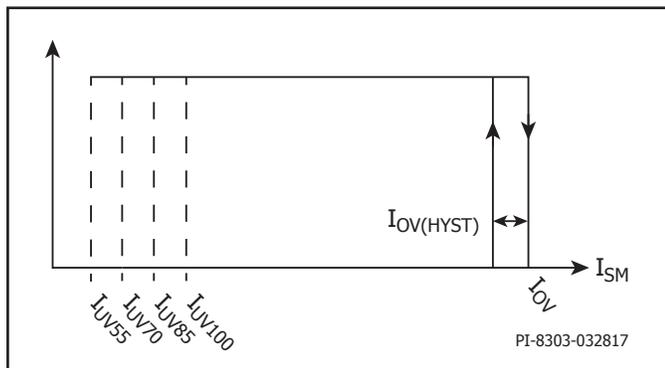


図 17. システム モニターの入力電流スレッシュホールド

低電圧状態がシステム MCU に報告されるには、 $t_{D(UV)}$ (Typ. 40 ms) 以上の間、この状態が継続される必要があります。また、指定した低電圧状態が $t_{D(UV)}$ 以上の間クリアされているかどうかとも報告されます。

バスが電圧低下状態にある時、例えば、バス電圧が 7 M Ω センス抵抗によって、 $t_{D(UV)}$ 以上の間 177 V を下回った場合、デバイスは UV 70% のステータス アップデートなどを報告します (テーブル 5 及び 7 を参照)。この例でバス電圧が復帰して、177 V よりも上昇している状態が $t_{D(UV)}$ 以上の期間続いた場合、UV 70% 状態はクリアされて、デバイスは UV 85% のステータス アップデートを提供します。

SM ピンの電流が $t_{D(OV)}$ (Typ. 80 us) 以上の間 I_{OV} を超えると、BridgeSwitch-2 は動作中のローサイドまたはハイサイドのパワー FREDFET を停止し、FAULT ピンを介してシステム MCU に異常を報告します。SM ピン電流が $I_{OV(HYST)}$ 以上低下する状態が $t_{D(OV)}$ の間継続するまで、INL または /INH で以降に受信された FREDFET のターンオン信号はすべて無視されます。高電圧バス過電圧状態がクリアされると、FAULT ピンはステータス アップデートを提供します。

システム MCU は、バスの OV 異常状態がクリアされるまで、インバータ内の他の BridgeSwitch-2 デバイスへのターンオン信号の送信を停止する可能性があります。バス OV 障害がクリアされた後に、再起動の起動シーケンス全体を行うことを推奨します。バス OV 障害中にローサイド FREDFET スwitching が停止したために、ハイサイド BYPASS コンデンサが放電されていることがあります。テーブル 5 に、公称高電圧バス監視スレッシュホールドと、3 つの異なるセンス抵抗 R_{HV1} 値の例を示します。

センス抵抗 R_{HV1}	6 M Ω	7 M Ω	8 M Ω
	バス電圧 UV または OV のスレッシュホールド		
I_{OV} (Typ. 60 uA)	362 V	422 V	482 V
I_{UV100} (Typ. 35 uA)	212 V	247 V	282 V
I_{UV85} (Typ. 30 uA)	182 V	212 V	242 V
I_{UV70} (Typ. 25 uA)	152 V	177 V	202 V
I_{UV55} (Typ. 20 uA)	122 V	142 V	162 V

テーブル 5. 有効な高電圧バス監視スレッシュホールド

複数のデバイスで値が異なる複数のセンス抵抗を使用すると、バス電圧センスの精度が更に向上します。過電圧保護を実施しない場合は、図 19 に示すように、ツェナー ダイオード V_{R1} 及び抵抗 R_{HV2} を介して SM ピンに流入する電流を I_{OV} スレッシュホールド未満に制限します。この構成の場合、バス低電圧センスは有効です。

SM ピンに小さなコンデンサ (Max.100 pF) を追加すると、ノイズ環境下でのバス監視の精度が向上することがあります。

システムレベルの温度監視

SYSTEM MONITOR ピンは、図 18 に示すように、NTC サーミスタを介して外付け部品の温度監視を実現します。抵抗 R_2 では、実際の過熱スレッシュホールドを微調整して、指定されている NTC 抵抗により目的のレベルを達成できます。

電流源の I_{TM} (Typ. 96 uA) は、NTC サーミスタ R_{NTC} に電流を定期的に入力します。温度が上がると、抵抗が下がります。SM ピン ダイオードの電圧レベルが $V_{TH(TM)}$ (Typ. 1.2 V) 以下に低下すると、遅延タイマー $t_{D(TM)}$ の経過後、システムレベルの過熱異常が検出され、FAULT ピンを介して通信されます (詳細についてはテーブル 7 を参照)。 R_2 は、目的のシステム過熱スレッシュホールド T_{SYS} におけるサーミスタ $R_{NTC(TSYS)}$ の抵抗値によって決まります。

$$R_2 = 12.5 \text{ k}\Omega - R_{NTC(TSYS)}$$

BridgeSwitch-2

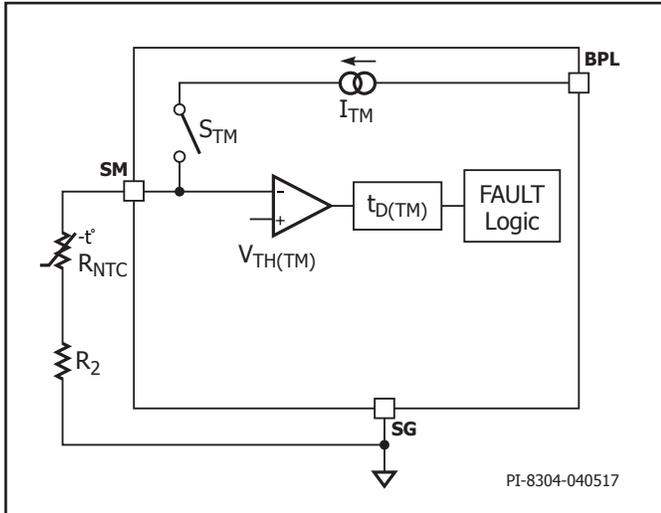


図 18. SYSTEM MONITOR ピンによる外付け部品の温度監視

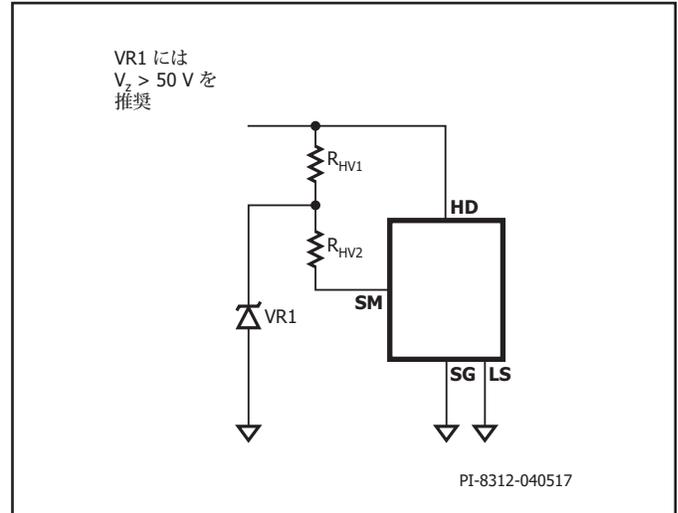


図 19. 過電圧保護を実施しない場合の高電圧バス監視

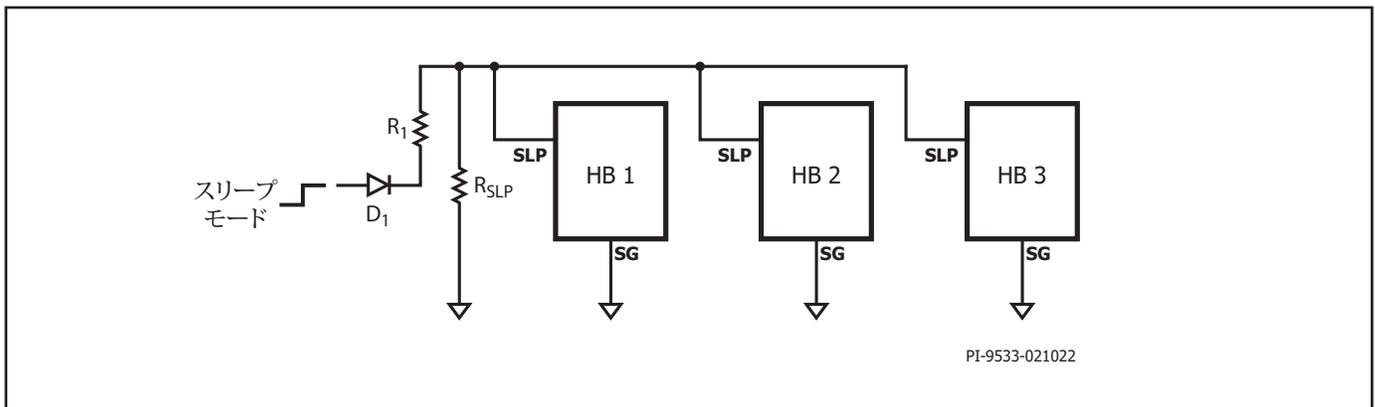


図 20. スリープモードのプログラミングと、過電流及び過熱異常の処理

スリープモードとプログラミング

スリープモードとプログラミングピンには 2 つの機能があります。デバイスをオプションのスリープモードに設定し、BridgeSwitch-2 が持続的な過電流および過熱異常にどのように応答するかをプログラミングできます。

起動時、BridgeSwitch-2 は、SLP に接続された抵抗 R_{SLP} の抵抗値を判定し (図 20 を参照、テーブル 6 に示す異常応答を設定します)。外付け抵抗 (R_{SLP}) が SLP ピンに接続されていない場合、BridgeSwitch IC はデフォルトモードになります。デフォルトモードは、サイクルバイサイクル電流リミットとラッチタイプ過熱保護で、ローサイド FREDFET の温度がシャットダウン温度スレッショールド T_{SD} に達したときにトリガされます。

R_{SLP} (k Ω)	ローサイド電流リミット	過熱保護
9.53	サイクルバイサイクル	自動復帰タイプ保護
133	過電流スイッチ サイクル連続 16 回後にラッチング	ラッチ保護
オープン ¹	サイクルバイサイクル	ラッチ保護

テーブル 6. 異常応答プログラミング

注:

1. デフォルト設定。

テーブル 6 に記載されているプログラミング抵抗値は、単一の SLP ピン (スリープモード機能は使用されない)、接続された 2 つの SLP ピン (単相モーター駆動インバータでスリープモードは使用される)、または接続された 3 つの SLP ピン (3 相モーター駆動インバータでスリープモードは使用される) のいずれかに使用できます。

自己バイアスで動作している場合のスリープモードでは、デバイスは完全に無効になり、電力消費は 4 mW 未満に削減されます。定常動作時には、SLP ピンの内部プルダウン抵抗により、電圧はスリープモードスレッショールド電圧 $V_{SLP(TH)}$ 以下に維持されます。ダイオード D_1 (図 20 を参照) に適用される制御信号は、電圧レベルをスレッショールド $V_{SLP(TH)}$ 以上に引き上げることで、デバイスをスリープモードに設定します。 D_1 に適用された制御信号が解放されると、BridgeSwitch-2 は、標準の起動サイクル (図 11 を参照) を開始し、通常動作を再度有効化します。抵抗 R_1 は、SLP ピンに流入する電流を制限します。5 V 制御信号に推奨される抵抗は、3.3 k Ω です。5 V の制御信号には、標準シリコンダイオードを推奨します。3.3 V の制御信号には、順方向低電圧ショットキーダイオードを推奨します。

スリープモードは、内部自己バイアスで動作しているデバイスに対してのみ有効です。つまり、BPL ピンや BPH ピンは、電圧源から抵抗を介して外部給電されません。

DC バスから SM ピンに接続されている抵抗は、選択された値に応じて、インバータ全体の消費電力を増加させます (図 16 の R_{HV1} を参照)。例えば、7 M Ω のセンス抵抗は、340 VDC バスから 16 mW を消費します。

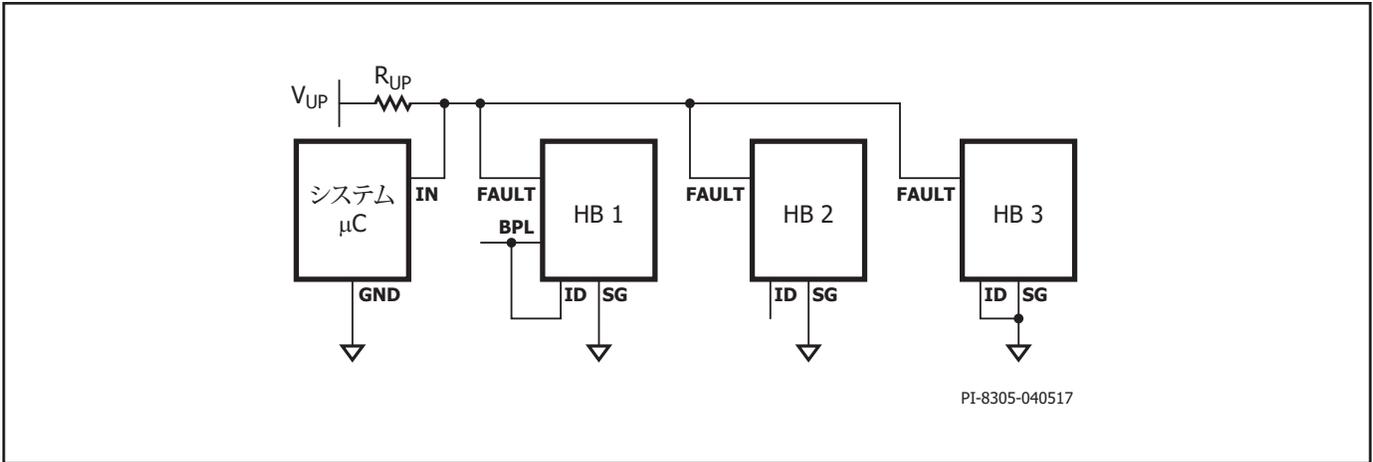


図 21. シングルワイヤ ステータス通信バス 及び デバイスID プログラミング

システム通信バス

BridgeSwitch-2 IC は、デバイス異常またはシステム、レベルの異常を含むステータス アップデートを、オープンドレインの FAULT ピンを介してシステム MCU に提供します。すべての FAULT ピンは、図 21 に示すように単一バスに接続されているため、システム MCU で占有されるピン数を最小にします。バスはプルアップ抵抗 R_{UP} を介してシステム供給電圧にプルアップされます。最小プルアップ抵抗 R_{UP} は、 $V_{UP} = 3.3\text{ V}$ または $V_{UP} = 5\text{ V}$ で $2\text{ k}\Omega$ です。また、プルアップ抵抗 R_{UP} が $100\text{ k}\Omega$ を超えないようにしてください。

ステータス ワード

BridgeSwitch-2 は 7 ビット ワードの後にパリティ ビットを使用して、ステータス アップデートを提供します (タイミング図については、図 23 を参照してください)。テーブル 7 に、さまざまな状態のエンコードを示します。7 ビット ワードは 5 つのブロックで構成されていて、各ブロックには、同時に発生できないステータス変更がグループ化されています。これによ

り、複数の異常状態をシステム MCU に同時に報告できます。ステータス状態がグループ化されているため、特定の異常状態がクリアされたかどうかも報告できます。異常状態のクリアについての報告は、システムレベルの異常 (ビット 0, 1, 及び 2)、ローサイド FREDFET の過熱に関する警告及び内部通信損失 (ビット 3, 4) に適用されます。最下部行 (7 ビット ワード「000 00 0 0」) のステータス レジスタ エントリには、デバイスの完了ステータスがエンコードされていて、起動シーケンスの成功を報告するために使用されます。また、BridgeSwitch-2 IC デバイスは、その時点で異常状態が発生していない場合にシステム MCU から送信されるステータス要求に応答するためにこのメッセージを送信します (詳細についてはテーブル 10 を参照)。パリティ ビットは奇数パリティを使用して生成されます。

テーブル 8 に、デバイスがシステム MCU に送信できるステータス アップデート コードの例と、それぞれのステータス アップデートに要した送信時間を示します。送信時間の範囲は $290\text{ }\mu\text{s}$ ~ $470\text{ }\mu\text{s}$ です。

ステータス	パラメータ	ビット 0	ビット 1	ビット 2	ビット 3	ビット 4	ビット 5	ビット 6
高電圧バス OV	I_{OV}	0	0	1	X	X	X	X
高電圧バス UV 100%	I_{UV100}	0	1	0	X	X	X	X
高電圧バス UV 85%	I_{UV85}	0	1	1	X	X	X	X
高電圧バス UV 70%	I_{UV70}	1	0	0	X	X	X	X
高電圧バス UV 55%	I_{UV55}	1	0	1	X	X	X	X
システムの過熱異常	$V_{TH(TM)}$	1	1	0	X	X	X	X
LS ドライバ準備中 ¹	N/A	1	1	1	X	X	X	X
LS FET 過熱警告	T_{WA}	X	X	X	0	1	X	X
LS デバイス シャットダウン ³	T_{SD} , $t_{D(OCL)}$	X	X	X	1	0	X	X
HS ドライバ準備中 ²	I_{COM}	X	X	X	1	1	X	X
LS FET 過電流	$V_{X(TH)}$	X	X	X	X	X	1	X
HS FET 過電流	$V_{X(TH)}$	X	X	X	X	X	X	1
デバイス準備完了 (異常なし)	N/A	0	0	0	0	0	0	0

テーブル 7. ステータス ワードのエンコーディング

注:

1. XL ピン オープン/ショート回路異常及び IPH ピンと XL ピンのショートを含みます。
2. 内部通信損失、範囲外の供給電圧、及び XH ピン短絡異常を含みます。
3. LS FET 過熱ラッチタイプまたは自動復帰タイプ過熱保護及び LS FET 持続可能過電流保護を含みます。

異常	7 ビット ワード	パリティ ビット	送信時間 $t_{TRANSMIT}$ ¹
デバイス準備完了 (異常なし)	000 00 0 0	1	290 μ s
高電圧バス UV 100%	010 00 0 0	0	290 μ s
LS FREDFET 過熱に関する警告及び過電流	000 01 1 0	1	350 μ s
システム過熱異常、LS FET 過熱に関する警告、HS 及び LS FET 過電流	110 01 1 1	0	410 μ s
最大送信期間	111 01 1 1	1	470 μ s

テーブル 8. ステータス アップデート コード及び所要送信時間の例

注:

1. $t_{ID} = 80 \mu$ s (デバイス ID 3) を想定します。

デバイス ID の選択

起動時に、各デバイスは DEVICE ID ピンの接続に応じて、そのデバイス特定のデバイス ID を割り当てます。このデバイス ID を使用して、異常状態が検出された物理的な場所をシステム MCU に報告できます。デバイス ID はバス調停プロセスにも使用されます。テーブル 9 にデバイス ID、デバイス ID の期間 t_{ID} 、及び ID ピンを介してそれぞれの ID をプログラムする方法 (図 21 を参照) を示します。システム MCU にはデフォルトの $t_{ID} = 160 \mu\text{s}$ が自動的に割り当てられるため、バス調停プロセスで常に権利を獲得できます。

デバイス ID	t_{ID}	ID ピン接続
1	40 μs	BPL ピンに接続
2	60 μs	フローティング
3	80 μs	SG ピンに接続
システム MCU	160 μs	N/A

テーブル 9. 起動時の ID ピンによるデバイス ID 選択

システム通信

以下の 3 つの条件のいずれかに該当する場合は、FAULT バスで通信が開始されます。

1. 起動に成功した後、ミッション モードで通信する準備ができています。
2. いずれかのデバイスで、FAULT ステータス レジスタのアップデート通信が開始された。
3. システム マイクロコントローラからの問い合わせに続いて、現在のステータスに関する通信が行われる。

図 22 に、上記の 3 つのすべてのケースにおけるステータス通信フローチャートの概要を示します。

ステータスに関する問い合わせの他に、システム マイクロコントローラはステータス レジスタのリセット コマンドを送信することもできます(テーブル 10 及び図 22 のステップ 16 と 17 を参照)。このリセット コマンドを送信した後に、起動シーケンスを行うことを推奨します (図 11 を参照)。

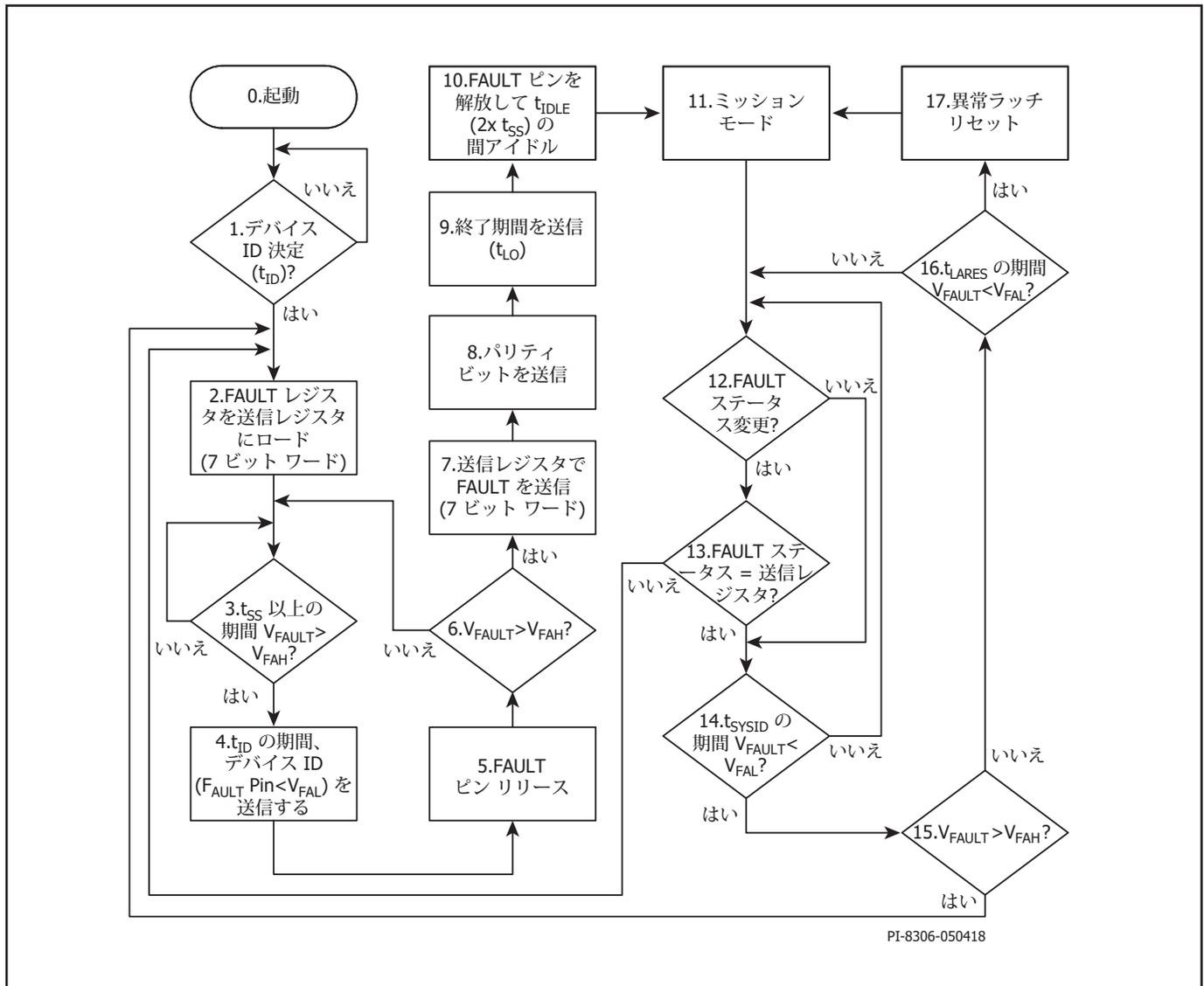


図 22. ステータス通信のフローチャート

BridgeSwitch-2

エラー フラグ

エラー フラグ機能 (BRD236X/BRD246X) は、あるデバイスが、インバータ全体のシャットダウンが必要となる重大な異常を検出した場合に、シンプルなデバイス間通信を実現します。すべての EF ピンは、図 24 に示すよ

うに、単一のバスに接続されます。バスはプルアップ抵抗 R_{UP} を介してシステム供給電圧に接続されます。推奨プルアップ抵抗は、 $V_{CC} = 3.3\text{ V}$ または 5 V の場合、 $43\text{ k}\Omega$ です。

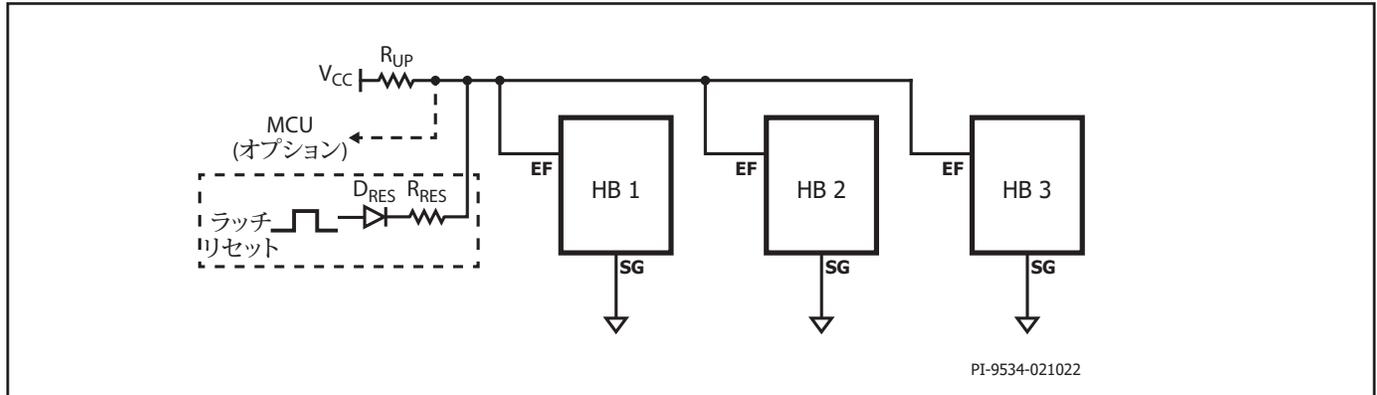


図 24. エラー フラグ デバイス間通信とオプションのラッチ リセット

BridgeSwitch-2 IC が、テーブル 11 に示すいずれかの異常を検出した場合、検出した異常が存在する限り、EF ピンを Low に引き下げます。異常

が解除されるか、ラッチ リセット信号を受信した後、EF ピンは再び開放されます。

異常	注
DC バス過電圧	デバイスは、SM ピンに流入する電流が I_{OV} スレッシュホールドを超えるとフラグを立て、異常が解除された後 (電流が $I_{OV} - I_{OV(HYST)}$ を下回ると)、再び開放します。
ラッチタイプまたは自動復帰タイプ過熱保護	デバイスは、ローサイド FREDFET 温度がシャットダウン スレッシュホールド T_{SD} に達すると、その異常に対するフラグを立てます。EF バスでラッチ リセット信号 (立ち上がりエッジ) を受信するか、起動後、または SLP ピンを介して自動復帰タイプ過熱保護に構成されているデバイスで温度が再起動温度 T_{RES} を下回った後に、再び開放します。
持続可能過電流	SLP ピンを介して持続可能な過電流シャットダウン保護をラッチするように構成されている場合、異常に対してフラグを立てます (テーブル 6 と「スリープモードとプログラミング」のセクションを参照)。EF バスでラッチ リセット信号を受信した後か起動後に、再び開放します。

テーブル 11. エラー フラグの対象となる異常

電圧レベルがエラー フラグ電圧低スレッシュホールド $VEFL$ を下回っている限り、遅延時間 $t_{D(EF)}$ の後、ERROR FLAG バスに接続されているその他すべてのデバイスは、INL 及び /INH 制御入力にステータスに関係なく、スイッチングを抑制します (図 25 を参照)。BridgeSwitch-2 IC は、EF デバイス間通信バスの電圧がエラー フラグ電圧高スレッシュホールド V_{EFH} を超えると、スイッチングを再度有効化します。また、EF バスの立ち上がりエッジも、ラッチ停止保護で構成されたデバイスのラッチ リセットをトリガします (テーブル 6 を参照)。

また、外部信号により D_{RES} 及び R_{RES} を介して EF バスをハイにプルアップすることによりラッチをリセットすることが可能です (図 24 を参照)。抵抗 R_{RES} は、EF ピンに流入する電流を制限する一方で、デバイス内部のエラーフラグ出力のシンク電流 I_{EFS} よりも大きいプルアップ電流を供給します。 3.3 V または 5 V の外部ラッチ リセット信号の標準的な抵抗値は、 $3.3\text{ k}\Omega$ です。

デバイスには、EF ピンがフローティングのままである場合でも定常動作を確保するための、内部プルアップ電流 I_{EPU} があります。

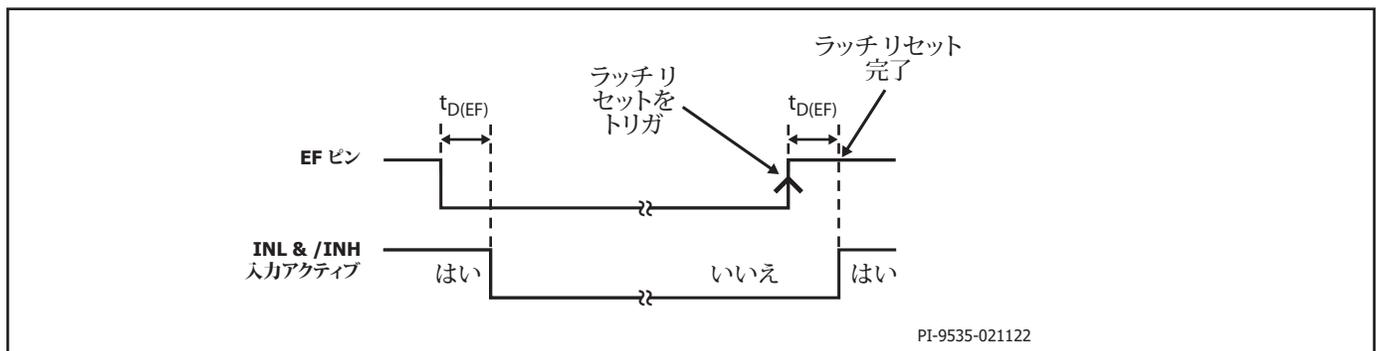


図 25. エラー フラグのタイミングとラッチ リセット

応用例

高効率、150 W、3 相インバータ

図 26 に示す回路図は、3 つの BRD2463C デバイスを使用した 3 相インバータで、整流された AC 入力電圧から高電圧 3 相ブラシレス DC (BLDC) モーターを駆動するために使用されます。このインバータは、外部ヒートシンクなしで、340 VDC 入力電圧、750 mA rms 相電流、10 kHz PWM スウィッチング周波数で最大 150 W の連続インバータ出力電力を供給できます。

スリープ モードをオンにすると、3 つすべての BridgeSwitch デバイスは 10 mW を消費し、優れた待機時電力効率を実現します。この設計は、利用可能なマイクロコントローラ インターフェイスを介したさまざまなモ-

ター制御スキームに対応できます。外部電源構成を使用すると、幅広い負荷範囲で高効率が可能になります。また、外部電源部品が不要な自己バイアス モードを使用して、部品点数を削減することもできます。

この基板では、2 つの電流フィードバック モード (シャント抵抗と IPH フィードバック) が利用可能です。前者は、ローサイド電流シャント抵抗をオペアンプの信号調整回路に接続することで、従来の電流検出手法を実現します。部品点数をさらに削減したい場合は、IPH 信号をフィードバックとして使用することもできます。

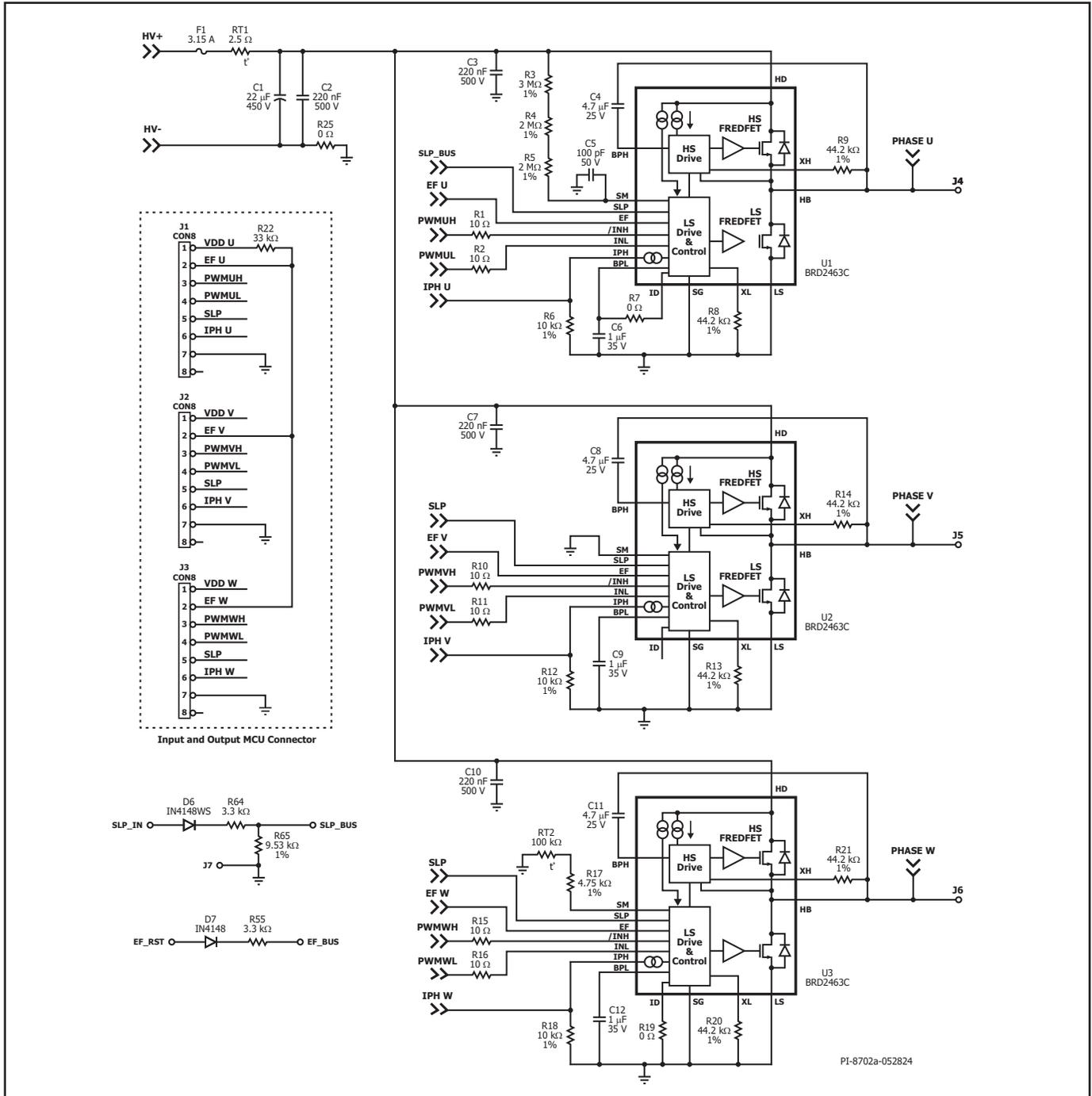


図 26. BRD2265C を使用した 3 相インバータの例

BridgeSwitch-2 デバイスは、新しいエラー フラグ (EF) ピンを介して内蔵回路保護を提供しています。これにより、持続可能ローサイド過電流 (OC)、過熱 (OT)、及び過電圧 (OV) 条件などの重大な異常が発生した場合でも、MCU の介入なしにインバータのスイッチングを抑制できます。システム監視 (SM) ピンによって提供される追加の保護スキームには、高電圧 DC バス検出及びシステム温度監視が含まれます。

入力段

入力部は、ヒューズ F1、NTC RT1、及びコンデンサ C1 と C2 で構成されています。これらの部品の定格は、計算された入力電流と、最大 DC バス電圧に基づいて決める必要があります。入力電圧は、AC 電源から直接、または力率改善 (PFC) フロントエンド回路からのいずれかにすることができます。

BridgeSwitch-2 3 相インバータ

BridgeSwitch-2 デバイス U1、U2、U3 により三相インバータを構成します。インバータの出力は、コネクタ J1、J2、及び J3 を介して高電圧 3 相 BLDC モーターに接続されます。コンデンサ C3、C7、及び C10 は、各 BridgeSwitch-2 デバイスに DC バス電圧のローカルな高周波デカップリングを行います。

バイアス回路

コンデンサ C6、C9、及び C12 は、BridgeSwitch-2 内蔵のローサイド コントローラ及びゲート ドライバに、安定した電圧を供給します。コンデンサ C4、C8、及び C11 は、内蔵のハイサイド コントローラ及びゲート ドライバに、安定電圧供給を提供します。これらのコンデンサには、BridgeSwitch-2 の適切な動作が必要です。

PWM 入力

入力信号 PWMUH、PWMUL、PWMVH、PWMVL、PWMWH、及び PWMWL は、内蔵のハイサイド及びローサイド パワー FREDFET のスイッチング状態を制御します。MCU と BridgeSwitch-2 の INL ピン及び /INH ピンの間に配置された抵抗 R1、R2、R10、R11、R15、及び R16 は、MCU からの制御信号の品位を改善します。BridgeSwitch-2 は、/INH ピンをアクティブ LOW ではなくアクティブ HIGH にすることができるトリムオプションを提供し、さまざまなモーター制御方式に柔軟に対応します。

カレント リミット プログラミング

抵抗 R8、R13、及び R20 は、内蔵ローサイド FREDFET のサイクルバイサイクル カレント リミット レベルを設定します。R9、R14、及び R21 は、内蔵ハイサイド パワー FREDFET のサイクルバイサイクル カレント リミット レベルを設定します。選択した抵抗値 42.2 kΩ は、カレント リミットをデフォルト値の 100% (BRD2463C の場合は 2.5 A) に設定します (カレント リミット選択の詳細については、テーブル 4 を参照)。

電流位相情報

各 BridgeSwitch-2 デバイスは、IPH ピンを介して瞬時相電流情報を提供します。抵抗 R6、R12、及び R18 は、このピンのスケールリングした電流出力を、MCU ADC ピンに直接接続できる、利用可能な電圧信号に変換します。R6、R12、及び R18 を 10 kΩ に設定し、BRD2463C の IPH ゲインを 75 µA/A とすると、ローサイド FREDFET の相電流 1 A は、0.75 V の電流フィードバック信号に変換されます。

過電流 (OCP) / 過熱 (OTP) プログラミング

SLP ピンのプログラミング抵抗 R65 により、3 種類の過電流及び過熱異常処理を選択できます。起動中、デバイスは、選択された異常処理の実装をロックします (SLP ピン OCP/OTP 異常処理プログラミング オプションについてはテーブル 6 を参照)。このアプリケーションでは、SLP ピンに接続された 9.53 kΩ の抵抗 R65 により、OCP 異常処理はサイクルバイサイクルに、OTP 異常処理は自動復帰に設定されます。

スリープ モードのインターフェイス

スリープモードでは、HD に接続されている内部高電圧電流源を無効にすることにより、LS ドライバの全機能を無効にします。定常動作中、SLP ピンの内部プルダウン抵抗によって、その電圧がスリープモードスレッシュホールド電圧 $V_{SLP(TH)}$ 未満に維持されます。スリープモードを有効にするには、スリープモード制御信号 SLP がダイオード D6 に印加され、その電圧レベルを $V_{SLP(TH)}$ (最小 2.5V) よりも高くします。制御信号が解放されると、SLP ピンの内部プルダウン抵抗によって電圧が $V_{SLP(TH)}$ 未満に引き下げられ、BridgeSwitch-2 デバイスは通常の起動サイクルを開始し、通常動作を再開します。図 26 に示す設計では、各 BridgeSwitch-2 デバイスの SLP ピンが相互に接続されているため、1 つのスリープモード制御信号のみを使用して同時にスリープモードを有効にできます。SLP ピンに流入する電流は抵抗 R64 によって制限され、5V の制御信号振幅に対する推奨値は 3.3kΩ です。

エラー フラグ

このアプリケーションは、BridgeSwitch-2 の新しいエラーフラグ機能を使用します。この機能は、あるデバイスが重大な異常を検出した場合に、シンプルなデバイス間通信を実現します。BridgeSwitch-2 が、テーブル 11 のリストに記載されているいずれかの異常を検出した場合、EF ピンは、検出された異常が存在する限りローレベルになり、全デバイスのスイッチングが抑制されます。異常が解除されるか、ラッチ リセット信号 EF_RST を受信すると、EF ピンは解放され、BridgeSwitch-2 はスイッチングを再開できるようにになります。

図 26 の設計では、U1、U2、及び U3 の EF ピンは EF_BUS 接続され、抵抗 R22 (33 kΩ) によって補助電源電圧 (5 V) にプルアップされています。D7 及び R55 (3.3 kΩ) を介して入力される外部信号により、EF_BUS を一時的にハイレベルにすることでラッチリセット信号が適用されます。EF バスの立ち上がりエッジは、ラッチ停止回路で構成されているデバイスに対してラッチ リセットをトリガします (テーブル 6 を参照)。

過電圧 (OV) 検出

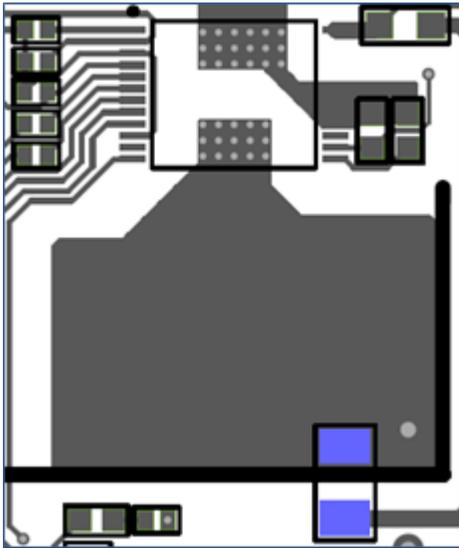
BridgeSwitch-2 U1 は、抵抗 R3、R4、及び R5 を介して DC バス電圧を監視します。R3、R4、及び R5 の合成抵抗によって、テーブル 5 に示すように、低電圧スレッシュホールド及び過電圧スレッシュホールドが設定されます。ノイズの多い環境では、オプションのコンデンサ C5 により、SM ピンの高周波ノイズをデカップリングします。推奨される最大値は 100pF です。

EF バス フラグは、DC バス過電圧状態を検出します。BridgeSwitch-2 の EF バリエーション (BRD236X/BRD246X) の場合、EF ピンは、過電圧状態の間のみプルダウンされ、DC バスが自動復帰リセット電圧スレッシュホールドを下回ると自動的にプルアップされます。

システムレベルの温度監視

デバイス レベルの過熱保護に加えて、U3 は、SM ピンに接続されたサーミスタ RT2 を介してシステム温度を監視します。抵抗 R17 は、システムレベルの異常温度のスレッシュホールドを目的のレベル (この用途では 90°C) に調整します。

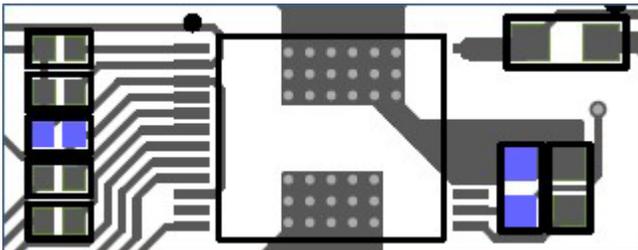
基板設計のガイドライン



DC バス デカップリング コンデンサ

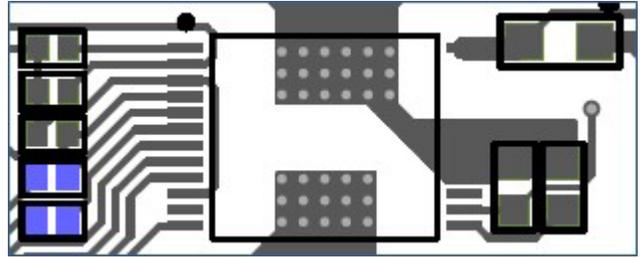
HD ピン デカップリング コンデンサは、BridgeSwitch-2 に対する DC バス電圧のローカルな高周波デカップリングを行います。このコンデンサは、DC バス (HD) をデバイス ピンに接続する前に配置し、必要な沿面距離と空間距離を考慮した上で IC の近くに配置します。

上記の例の場合、デカップリング コンデンサは、整流コンデンサのプラス端子のすぐ横に配置されています。これにより、DC バス信号は、HD パッドに接続される前にフィルタリングされます。



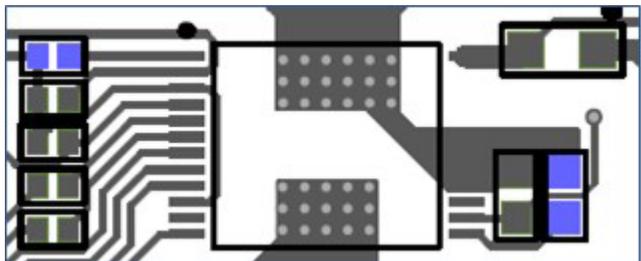
BPL 及び BPH コンデンサ

ノイズ耐性を最大化し、デバイス に安定した電力を供給できるように、BPH/BPL デカップリング コンデンサは、対応する各ピンのできるだけ近くに配置します。BPL コンデンサのリターンは SG ピンに、BPH デカップリングコンデンサのリターンは HB ピンに直接接続します。



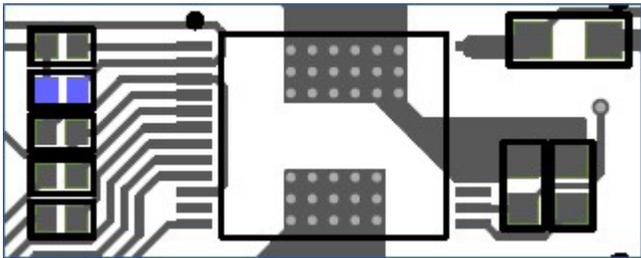
INL 及び /INH 入力抵抗

INL 抵抗及び INH 抵抗は、PWM 信号のフィルタとして機能するため、対応する各ピンのできるだけ近くに配置します。信号を正確に伝送するには、MCU から BridgeSwitch-2 入力ピンへの PWM 信号配線を最短にする必要があります。



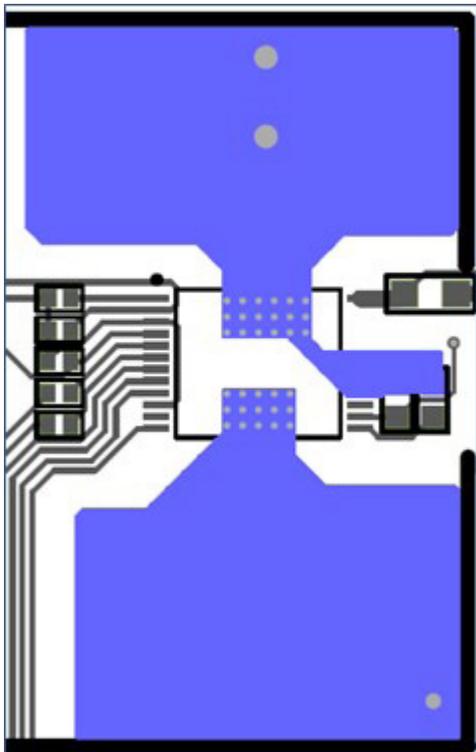
XL 及び XH 抵抗

XL 抵抗は XL ピンの近くに配置し、そのリターンを SG ピンに接続します。XH 抵抗は XH ピンの近くに配置し、そのリターンを XH ピンの基準になる HB ピンに最小のループ エリアになるように接続します。これにより、ローサイドとハイサイドの両方の FREDFET に適切なカレント リミットが確実に設定されます。



IPH 抵抗

IPH 抵抗の配置は、対応する各ピンの近くにする必要があります、SG を基準とします。ノイズの混入を避け、信号の正確さを維持するために、BridgeSwitch-2 デバイスから MCU への IPH 信号配線の長さは、最短にする必要があります。



基板放熱最大化のための HD 及び HB プレーン

BridgeSwitch-2 の HD 及び HB の 露出パッドのレイアウトは、放熱のために必要な銅箔部が確保されるように設定します。

BridgeSwitch-2

絶対最大定格^{1,2}

HD ピン電圧 ² :	-1.3 V ~ 600 V	ジャンクション温度 ⁷ : FREDFET	-40 °C ~ 160 °C
HB ピン電圧:	-15 V ~ 600 V	ドライバ	-40 °C ~ 150 °C
DC 出力電流 ^{6,7} :	BRD2x60	保存温度	-65 °C ~ 150 °C
	BRD2x61	リード温度 ⁴	260 °C
	BRD2x63	注:	
	BRD2x65	1. 仕様の最大定格は、一度に 1 回のみであれば製品に回復不能な損傷を	
	BRD2x67	与えることなく印加できます。絶対最大定格の状態を長時間続けると、	
BPH ピン電圧 ³	-0.3 V ~ 16.5 V	製品の信頼性に悪影響を与えるおそれがあります。	
BPL/ID ピン電圧	-0.3 V ~ 16.5 V	2. 特に記載されている場合は除き、ローサイド ソース LS と信号グランド	
BYPASS ピン電流	15 mA	SG を基準とするすべての電圧 ($T_A = 25 °C$)。	
XH ピン ³ 電圧	-0.3 V ~ 5.3 V	3. ハーフブリッジ接続 HB に対する電圧 ($T_A = 25 °C$)。	
XL ピン電圧	-0.3 V ~ 5.3 V	4. ケースから 1/16 インチの点で 5 秒間。	
EF/SLP/FAULT/INL/INH ピン電圧	-0.3 V ~ 5.3 V	5. LS ピンと直列に接続された外付け電流センス抵抗を使用。	
SM ピン電圧	-0.3 V ~ 5.3 V	$T_J = -20 °C ~ 125 °C$ 。	
SM ピン電流	2 mA	6. 25 °C のケース温度及び 125 °C のジャンクション温度で計算された各	
IPH ピン電圧	-0.3 V ~ 5.3 V	FREDFET の連続 DC 出力電流。	
IPH ピン電流	2 mA	7. 通常は内部回路によって制限されます。	
LS ピンと SG ピンの間の電圧 ⁵	±0.3 V		

熱抵抗

熱抵抗 (θ_{JA}) ³ :	InSOP-24C パッケージ	注:
	BRD2x60C	1. 0.36 平方インチメートル(232 mm ²)、2 オンス(610 g/m ²) の銅箔部に
	BRD2x61C	半田付けされた露出パッド。
	BRD2x63C	2. 1.0 平方インチメートル(645 mm ²)、2 オンス(610 g/m ²) の銅箔部に
	BRD2x65C	半田付けされた露出パッド。
	BRD2x67C	3. それぞれ合計電力の半分を消費する両方のパワースイッチ。
(θ_{JC}) ⁴ : InSOP-24C パッケージ		4. ケース温度は、パッケージ本体の底部の露出パッド上で測定。
	BRD2x60C	
	BRD2x61C	
	BRD2x63C	
	BRD2x65C	
	BRD2x67C	

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_J = -20 °C ~ 125 °C$ (特に指定がない場合)	最小	標準	最大	単位
バイパス供給機能						
バイパス電圧	V_{BPL} V_{BPH}	$T_J = 25 °C$ 注 D を参照	12.1	12.8	13.4	V
BYPASS シャント レギュ レータ電圧	$V_{BPL(SHUNT)}$ $V_{BPH(SHUNT)}$	$I_{BPL} = I_{BPH} = 6 mA$ $T_J = 25 °C$ 注 D を参照	12.6	13.3	14.0	V
BYPASS 電圧ヒステリシス	$V_{BPL(HYST)}$ $V_{BPH(HYST)}$	$T_J = 25 °C$	1.9	2.4	2.9	V
BYPASS ローサイド供給 電流	$I_{BPL(S1)}$	$V_{BPL} = 12.8 V$ 注 A を参照	$V_{INL} < V_{IL}, V_{/INH} > V_{IH}$		0.37	0.45
	$I_{BPL(S2)}$		$V_{INL} > V_{IL}, V_{/INH} < V_{IH}$		0.53	0.8
BYPASS High-Side 供給電流	$I_{BPH(S1)}$	$V_{BPH} = 12.8 V$ 注 A を参照	$V_{INL} < V_{IL}, V_{/INH} > V_{IH}$		0.33	0.42
	$I_{BPH(S2)}$		$V_{INL} > V_{IL}, V_{/INH} < V_{IH}$		0.51	0.67
			BRD2x60 BRD2x61 BRD2x63 BRD2x65 BRD2x67		0.70	0.94
			BRD2x60 BRD2x61 BRD2x63 BRD2x65 BRD2x67		0.68	0.75

BridgeSwitch-2

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_J = -20\text{ }^\circ\text{C} \sim 125\text{ }^\circ\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
バイパス供給機能 (続き)						
BYPASS ローサイド 充電電流	$I_{CH1(LS)}$	$T_J = 25\text{ }^\circ\text{C}$	$V_{BPL} = 0$ $V_{HD\text{-}to\text{-}LS} = 50\text{ V}$	3.0		mA
	$I_{CH2(LS)}$		$V_{BPL} = 12.8\text{ V}$ $V_{HD\text{-}to\text{-}LS} \geq 100\text{ V}$ 注 C 参照	1.7		
BYPASS ハイサイド 充電電流	$I_{CH1(HS)}$	$V_{HB} = V_{LS}$ $T_J = 25\text{ }^\circ\text{C}$	$V_{BPH\text{-}to\text{-}HB} = 0$ $V_{HD\text{-}to\text{-}HB} = 50\text{ V}$	1.8		mA
	$I_{CH2(HS)}$		$V_{BPH\text{-}to\text{-}HB} = 12.8\text{ V}$ $V_{HD\text{-}to\text{-}HB} \geq 100\text{ V}$ 注 C 参照	10		
ハイサイド及びローサイド FREDFET 制御						
INL ブルダウン電流	I_{INL}	$V_{INL} = 2.5\text{ V}$	0	1	1.1	μA
/INH ブルアップ電流	I_{INH}	$V_{INH} = 2.5\text{ V}$	-1.1	-1	0	
High 入力電圧	V_{IH}		2.5			V
Low 入力電圧	V_{IL}				0.8	V
デッド タイム (ローサイド オフからハイサイド オン まで)	t_{DLH}	$V_{BPL} = V_{BPH} = 12.8\text{ V}$, $V_{DS} = 325\text{ V}$, $I_D = 0.1\text{ A}$ 図 14 及び 27 を参照 注 B を参照	470	588	705	ns
デッド タイム (ハイサイド オフからローサイド オン まで)	t_{DHL}	$V_{BPL} = V_{BPH} = 12.8\text{ V}$, $V_{DS} = 325\text{ V}$, $I_D = 0.1\text{ A}$ 図 13 を参照	470	588	705	ns
スイッチング時間 FREDFET ターンオン	t_{ON}	$V_{BPL} = V_{BPH} = 12.8\text{ V}$, $V_{DS} = 325\text{ V}$, $I_D = 0.1\text{ A}$ /INH > V_{IH} , 図 26 の注 C を参照		0.7		μs
スイッチング時間 FREDFET ターンオフ	t_{OFF}	$V_{BPL} = V_{BPH} = 12.8\text{ V}$, $V_{DS} = 325\text{ V}$, $I_D = 0.1\text{ A}$ /INH > V_{IH} , 図 26 の注 C を参照		0.4		μs
SLP スレッシュホールド 電圧	$V_{SLP(TH)}$	$T_J = 25\text{ }^\circ\text{C}$	2.5			V

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_j = -20\text{ °C} \sim 125\text{ °C}$ (特に指定がない場合)	最小	標準	最大	単位	
デバイス保護とシステム レベル監視							
FREDFET ジャンクション警告温度	T_{WA}	注 C を参照	118	125	132	°C	
FREDFET ジャンクションシャットダウン温度	T_{SD}	注 C 参照	143	150	157	°C	
FREDFET ジャンクションリセット温度	T_{RES}	$R_{SLP} = 3.3\text{ k}\Omega$ 注 C 参照		100		°C	
カレント リミット スレッシュホールド	$I_{LIM(DEF)}$	$R_{XL} = R_{XH} = 42.2\text{ k}\Omega$ $T_j = 25\text{ °C}$ $di/dt = 100\text{ mA}/\mu\text{s}$	BRD2x60	0.855	0.90	0.945	A
			BRD2x61	1.425	1.50	1.575	
			BRD2x63	2.375	2.50	2.625	
			BRD2x65	3.135	3.30	4.465	
			BRD2x67	4.180	4.40	4.620	
	$I_{LIM(RED)}$	$R_{XL} = R_{XH} = \text{Open}$ $T_j = 25\text{ °C}$ $di/dt = 100\text{ mA}/\mu\text{s}$	BRD2x60	0.372	0.40	0.428	
			BRD2x61	0.605	0.65	0.696	
			BRD2x63	0.995	1.07	1.145	
			BRD2x65	1.302	1.40	1.498	
			BRD2x67	1.721	1.85	1.980	
カレント リミット遅延時間	t_{ILD}	注 B を参照		150		ns	
リーディング エッジ ブランキング時間	t_{LEB}	注 B を参照	300			ns	
相電流出力ゲイン	g_{IPH}	$R_{XL} = R_{XH} = 42.2\text{ k}\Omega$ $T_j = 25\text{ °C}$ $I_{D(LS)} = 0.75 \times I_{LIM(DEF)}$ ON-time $\geq 2\text{ }\mu\text{s}$	BRD2260/BRD2460	174.6	180	185.4	$\mu\text{A}/\text{A}$
			BRD2261/BRD2461	116.4	120	123.6	
			BRD2263/BRD2463	72.7	75	77.3	
			BRD2265/BRD2465	58.2	60	61.8	
			BRD2267/BRD2467	43.6	45	46.4	
相電流出力遅延時間	t_{IPH}	$R_{XL} = R_{XH} = 42.2\text{ k}\Omega$, $T_j = 25\text{ °C}$ $I_{D(LS)} = 0.75 \times I_{LIM(DEF)}$, $di/dt = 100\text{ mA}/\mu\text{s}$ ON 時間 $\geq 2\text{ }\mu\text{s}$, 注 B、I を参照		500		ns	

BridgeSwitch-2

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_j = -20\text{ °C} \sim 125\text{ °C}$ (特に指定がない場合)	最小	標準	最大	単位
デバイス保護とシステム レベル監視 (続き)						
XL/XH ピン電圧	V_{XL} V_{XH}	$V_{BPL} = V_{BPH} = 12.8\text{ V}$ $R_{XL} = R_{XH} \geq 42.2\text{ k}\Omega$ $T_j = 25\text{ °C}$	2.09	2.25	2.41	V
SM ピン電圧	V_{SM}	バス電圧センスとして設定された SM ピン $I_{SM} = 35\text{ }\mu\text{A}$		1.6	1.9	V
高電圧バス UV55 スレッシュホールド電流	I_{UV55}	$T_j = 25\text{ °C}$ 注 C 参照	18	20	22	μA
高電圧バス UV70 スレッシュホールド電流	I_{UV70}	$T_j = 25\text{ °C}$ 注 C 参照	23	25	27	μA
高電圧バス UV85 スレッシュホールド電流	I_{UV85}	$T_j = 25\text{ °C}$ 注 C 参照	28	30	32	μA
高電圧バス UV100 スレッシュホールド電流	I_{UV100}	$T_j = 25\text{ °C}$	33	35	37	μA
高電圧バス UV 遅延時間	$t_{D(UV)}$	$I_{SM} = I_{UV100}$ 注 B を参照		40		ms
高電圧バス OV スレッシュホールド電流	I_{OV}	$T_j = 25\text{ °C}$	57	60	63	μA
高電圧バス OV 遅延時間	$t_{D(OV)}$	注 B を参照		80		μs
高電圧バス OV ターンオフ ヒステリシス	$I_{OV(HYST)}$			4		μA
システム過熱スレッシュ ホールド	$V_{TM(TH)}$	外付け温度センスとして 設定された SM ピン 図 18 を参照	1.10	1.17	1.23	V
過熱遅延時間	$t_{D(TM)}$	注 B を参照		1		ms
温度監視出力電流	I_{TM}			100		μA
温度監視電流の ON 時間	$t_{ON(TM)}$	注 C 参照		10		ms
温度監視電流のデュー ティ比	D_{ITM}	注 B 及び C を参照		1		%
システム通信バス						
内部通信の INL High 期間	$t_{INLH(COM)}$	$/INH > V_{IH}$ for $\geq t_{DHL}$ 注 G 及び図 28 を参照	2			μs
FAULT ピン High 電圧	V_{FAH}	$R_{UP} = 267\text{ }\Omega$, $V_{UP} = 3.3\text{ V}$	2.5			V
FAULT ピン Low 電圧	V_{FAL}	$R_{UP} = 267\text{ }\Omega$, $V_{UP} = 3.3\text{ V}$			0.8	V
FAULT ピン吸い込み電流	I_{FAS}	$R_{UP} = 267\text{ }\Omega$, $V_{UP} = 3.3\text{ V}$, 注 F を参照	3			mA

BridgeSwitch-2

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_j = -20\text{ °C} \sim 125\text{ °C}$ (特に指定がない場合)	最小	標準	最大	単位	
システム通信バス (続き)							
デバイス ID 期間	t_{ID}	$V_{FAULT} < V_{FAL}$ $T_j = 25\text{ °C}$	$V_{ID} = V_{BPL}$	38	40	42	μs
			$V_{ID} = \text{フロート状態}$	57	60	63	μs
			$V_{ID} = V_{SD}$	76	80	84	μs
定常状態期間	t_{SS}	$V_{FAULT} > V_{FAH}$ 注 B を参照		80		μs	
論理ビット 0 の期間	t_{BIT0}	$T_j = 25\text{ °C}$	9.5	10	10.5	μs	
論理ビット 1 の期間	t_{BIT1}	$T_j = 25\text{ °C}$	38	40	42	μs	
Low 期間	t_{LO}	$T_j = 25\text{ °C}$	9.5	10	10.5	μs	
アイドル期間	t_{IDLE}	注 C 参照		$2x t_{SS}$		μs	
システム制御 ID 期間	t_{SYSID}	$V_{FAULT} < V_{FAL}$ 注 C 参照		160		μs	
異常ラッチ リセット時間	t_{LARES}	$V_{FAULT} < V_{FAL}$ 注 C 参照		$2x t_{SYSID}$		μs	
エラー フラグ							
EF ピン High 電圧	V_{EFH}	$R_{UP} = 43\text{ k}\Omega, V_{UP} = 3.3\text{ V}$	2.5			V	
EF ピン Low 電圧	V_{EFL}	$R_{UP} = 43\text{ k}\Omega, V_{UP} = 3.3\text{ V}$			0.8	V	
EF ピン出力シンク電流	I_{EFS}	$V_{EF} = 0.8\text{ V}$ $T_j = 25\text{ °C} \sim 125\text{ °C}$	112		320	μA	
エラー フラグ遅延時間	$t_{D(EF)}$	$R_{UP} = 43\text{ k}\Omega, V_{UP} = 3.3\text{ V}$ 注 C 参照		15		μs	

BridgeSwitch-2

パラメータ	記号	条件 ローサイド SOURCE = 0 V $T_J = -20\text{ }^\circ\text{C} \sim 125\text{ }^\circ\text{C}$ (特に指定がない場合)	最小	標準	最大	単位	
パワー FREDFET のチャネル及びダイオード							
DRAIN – SOURCE 間の ブレークダウン電圧	BV_{DSS}	$I_D = 250\text{ }\mu\text{A}, T_J = 25\text{ }^\circ\text{C}$	600			V	
ハイサイド DRAIN 供給電圧	$V_{HD(START)}$		50			V	
オフ状態の DRAIN 漏れ電流	I_{DSS1}	$V_{DS} = 540\text{ V}$ $T_J = 100\text{ }^\circ\text{C}$			65	μA	
オン状態の DRAIN – SOURCE 間抵抗	$R_{DS(ON)}$	BRD2x60 $V_{BPH} = V_{BPL} = 12.8\text{ V}$ $I_D = 0.1 \times I_{LIM(DEF)}$	$T_J = 25\text{ }^\circ\text{C}$		6.84	8.21	Ω
			$T_J = 100\text{ }^\circ\text{C}$		9.65	11.58	
		BRD2x61 $V_{BPH} = V_{BPL} = 12.8\text{ V}$ $I_D = 0.1 \times I_{LIM(DEF)}$	$T_J = 25\text{ }^\circ\text{C}$		2.95	3.54	
			$T_J = 100\text{ }^\circ\text{C}$		4.28	5.14	
		BRD2x63 $V_{BPH} = V_{BPL} = 12.8\text{ V}$ $I_D = 0.1 \times I_{LIM(DEF)}$	$T_J = 25\text{ }^\circ\text{C}$		1.53	1.84	
			$T_J = 100\text{ }^\circ\text{C}$		2.11	2.53	
		BRD2x65 $V_{BPH} = V_{BPL} = 12.8\text{ V}$ $I_D = 0.1 \times I_{LIM(DEF)}$	$T_J = 25\text{ }^\circ\text{C}$		0.83	0.99	
			$T_J = 100\text{ }^\circ\text{C}$		1.13	1.35	
		BRD2x67 $V_{BPH} = V_{BPL} = 12.8\text{ V}$ $I_D = 0.1 \times I_{LIM(DEF)}$	$T_J = 25\text{ }^\circ\text{C}$		0.47	0.56	
			$T_J = 100\text{ }^\circ\text{C}$		0.61	0.73	
DRAIN 電圧立ち下がり時間	t_{VF}	$V_{HVBUS} = 325\text{ V}$ 図 26 を参照 注 C 及び E を参照			115	ns	
DRAIN 電圧立ち上がり時間	t_{VR}	$V_{HVBUS} = 325\text{ V}$ 図 26 を参照 注 C 及び E を参照			95	ns	
スリープモード時の DRAIN 漏れ電流	$I_{D(SLP)}$	$V_{DS} = 325\text{ V}$ $T_J = 75\text{ }^\circ\text{C}$ $V_{SLP} > 2.5\text{ V}$ 注 C 参照			10	μA	

パラメータ	記号	条件			最小	標準	最大	単位		
		ローサイド SOURCE = 0 V T _J = -20 °C ~ 125 °C (特に指定がない場合)								
パワー FREDFET のチャネル及びダイオード (続き)										
ダイオード順方向電圧	V _{SD}	BRD2x60, I _S = 0.5 A 注 C 参照	T _J = 25 °C		1.60		V			
			T _J = 100 °C		1.42					
		BRD2x61, I _S = 0.7 A 注 C 参照	T _J = 25 °C		1.49					
			T _J = 100 °C		1.22					
		BRD2x63, I _S = 1 A 注 C 参照	T _J = 25 °C		1.46					
			T _J = 100 °C		1.13					
		BRD2x65, I _S = 1 A 注 C 参照	T _J = 25 °C		1.09					
			T _J = 100 °C		0.91					
		BRD2x67, I _S = 1 A 注 C 参照	T _J = 25 °C		0.91					
			T _J = 100 °C		0.80					
		ダイオード逆回復時間	t _{RR}	V _R = 400 V T _J = 125 °C 注 C 参照	BRD2x60, I _S = 0.5 A di/dt = 50 A/μs			120		ns
					BRD2x61, I _S = 0.75 A di/dt = 50 A/μs			100		
BRD2x63, I _S = 1 A di/dt = 50 A/μs					130					
BRD2x65, I _S = 1 A di/dt = 75 A/μs					120					
BRD2x67, I _S = 1 A di/dt = 75 A/μs					130					

注:

- 総電流消費は、両方の FREDFET がオフの場合は I_{BPL(S1)} または I_{BPH(S1)} と I_{DSS} の合計になり、FREDFET がスイッチング中の場合は I_{BPL(S2)} または I_{BPH(S2)} と I_{DSS} の合計になります (最大整流周波数は 20 kHz であると想定)。
- 標準値を参照して設計してください。製造時にはテストされません。
- 特性を使用して規定されています。製造時にはテストされません。
- バイパス シャント レギュレータ電圧は、設計によって規定されたバイパス電圧を上回ります。
- 標準 3 相インバータ アプリケーション回路で試験されます。通常は内部回路によって制限されます。
- デバイス タイミングの試験時に間接的に測定されます。
- アイドル期間 t_{IDLE} > t_{DHL} の間、制御入力 /INH は High と想定します。t_{IDLE} < t_{DHL} の場合、内部通信に必要な最小 INL High 期間は t_{DHL} - t_{IDLE} だけ増加します (図 28 を参照)。
- FREDFET がオフ状態の場合、コントローラ BYPASS ピンの電圧です (V_{BPL} + 0.1 V または V_{BPH} + 0.1 V)。
- 8 kΩ、7 pF の直列 RC ネットワークと並列に配置された、10 kΩ の抵抗に接続された IPH 出力です。

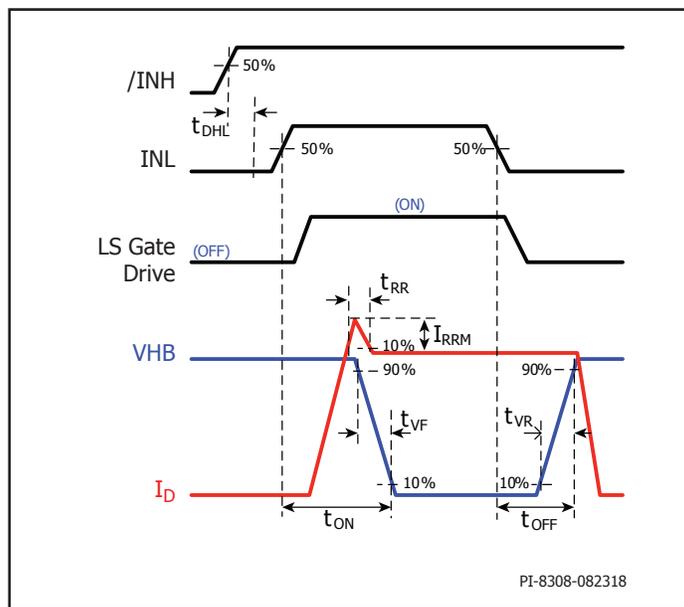


図 27. ローサイド FREDFET のスイッチングのタイミング

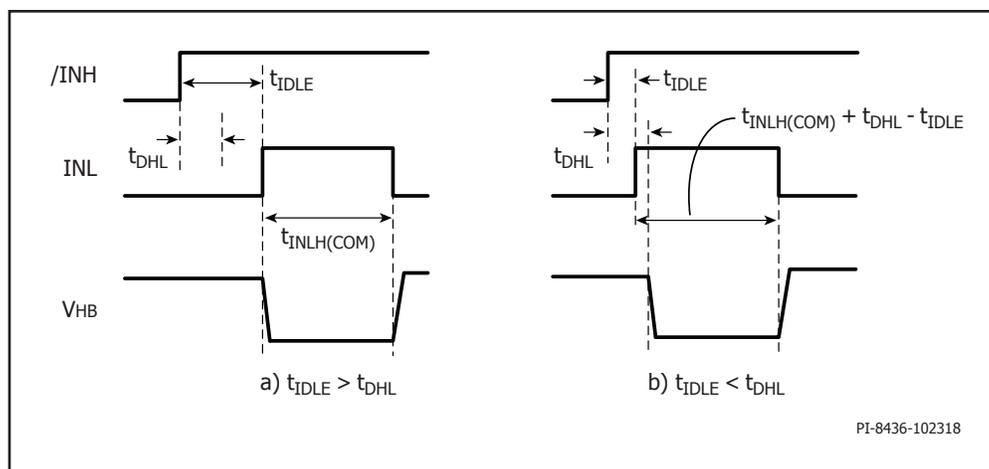


図 28. a) $t_{IDLE} > t_{DHL}$ 、b) $t_{IDLE} < t_{DHL}$ における、デバイス内部のハイサイド ステータス アップデートに必要な最小の INL High 期間

標準性能特性

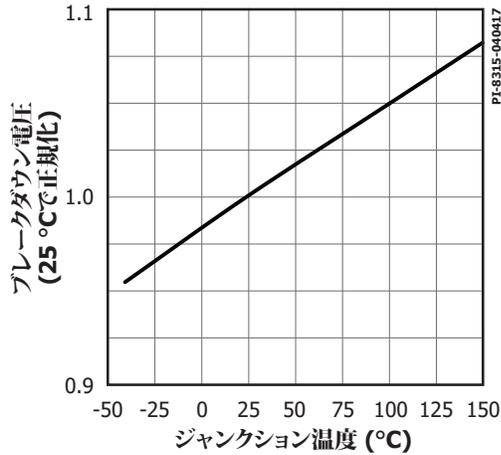


図 29. パワー FREDFET ブレイクダウン対温度

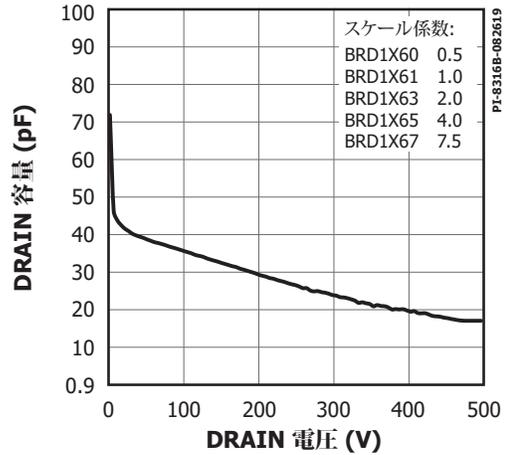


図 30. パワー FREDFET C_{oss} 対電圧

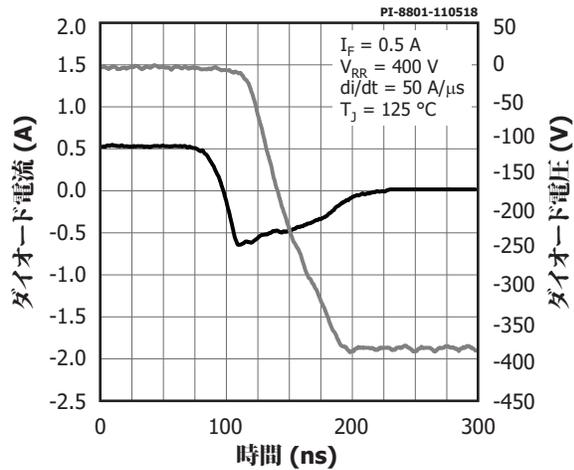


図 31. 標準ダイオードの逆回復 (BRD2X60)

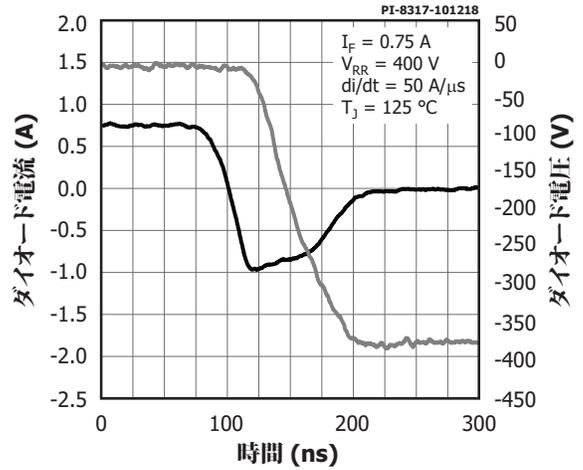


図 32. 標準ダイオードの逆回復 (BRD2X61)

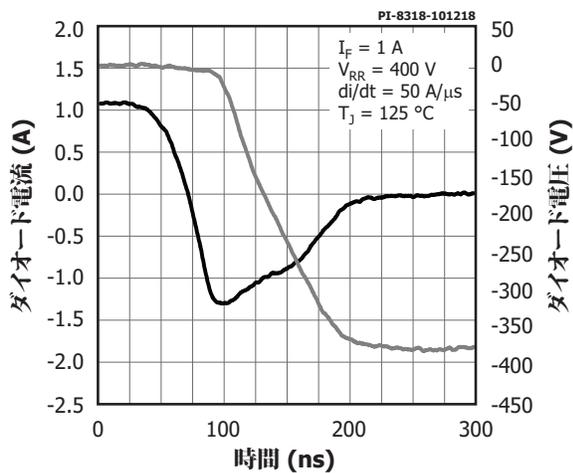


図 33. 標準ダイオードの逆回復 (BRD2X63)

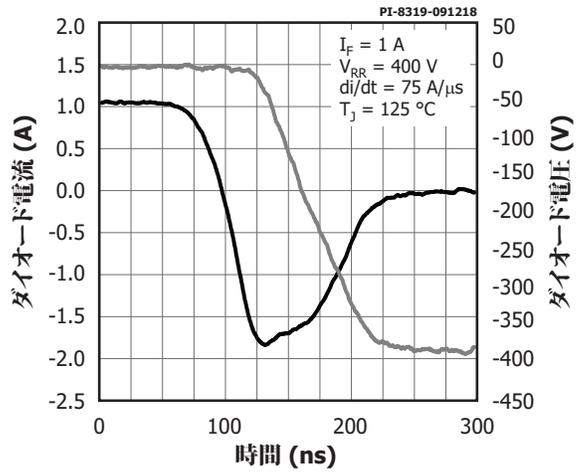


図 34. 標準ダイオードの逆回復 (BRD2X65)

標準性能特性 (続き)

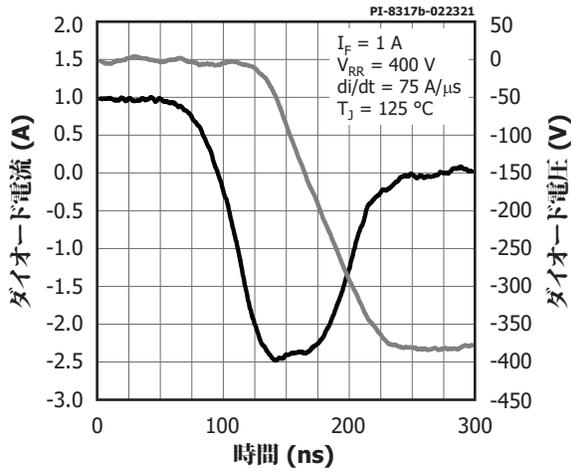


図 35. 標準ダイオードの逆回復 (BRD2X67)

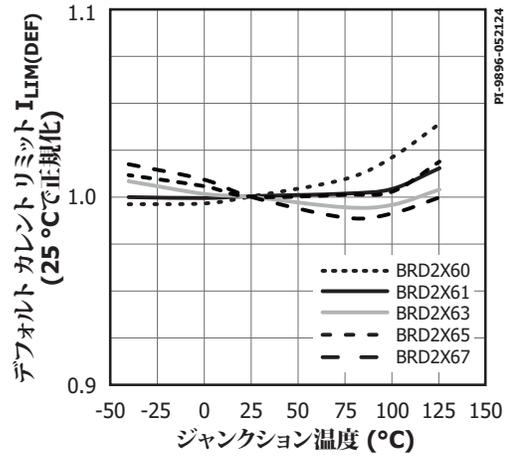


図 36. 標準カレントリミット対温度

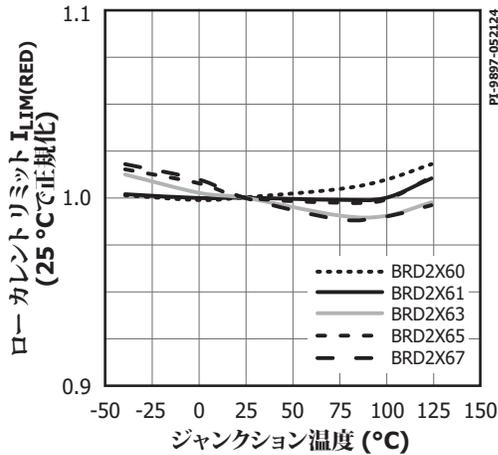


図 37. ローカレントリミット対温度

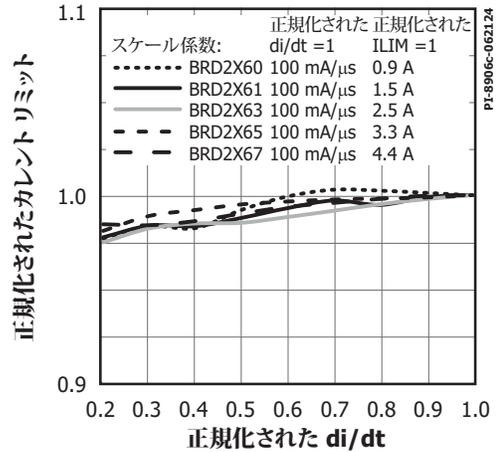


図 38. 標準カレントリミット対 di/dt

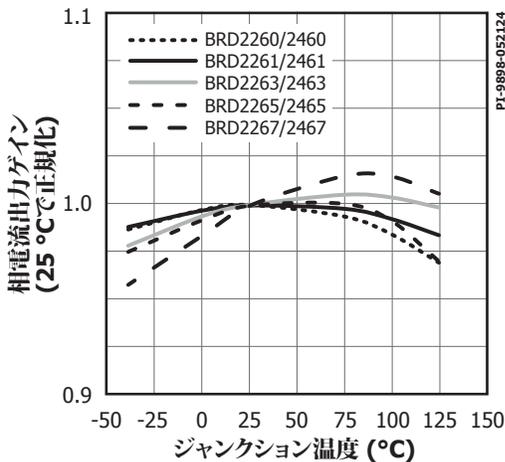


図 39. 相電流出力ゲイン対温度

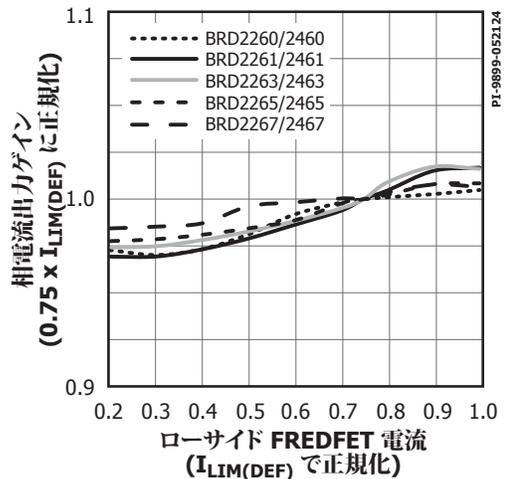


図 40. 相電流出力ゲイン対ローサイド FREDFET 電流

標準性能特性 (続き)

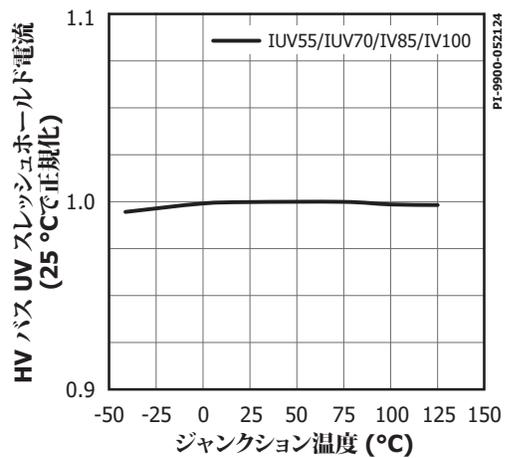


図 41. HV バス UV スレッシュホールド電流対温度

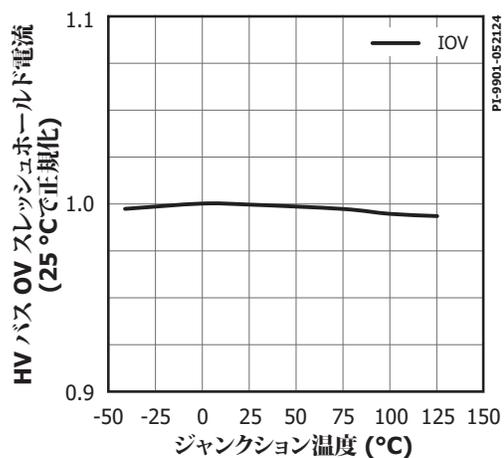
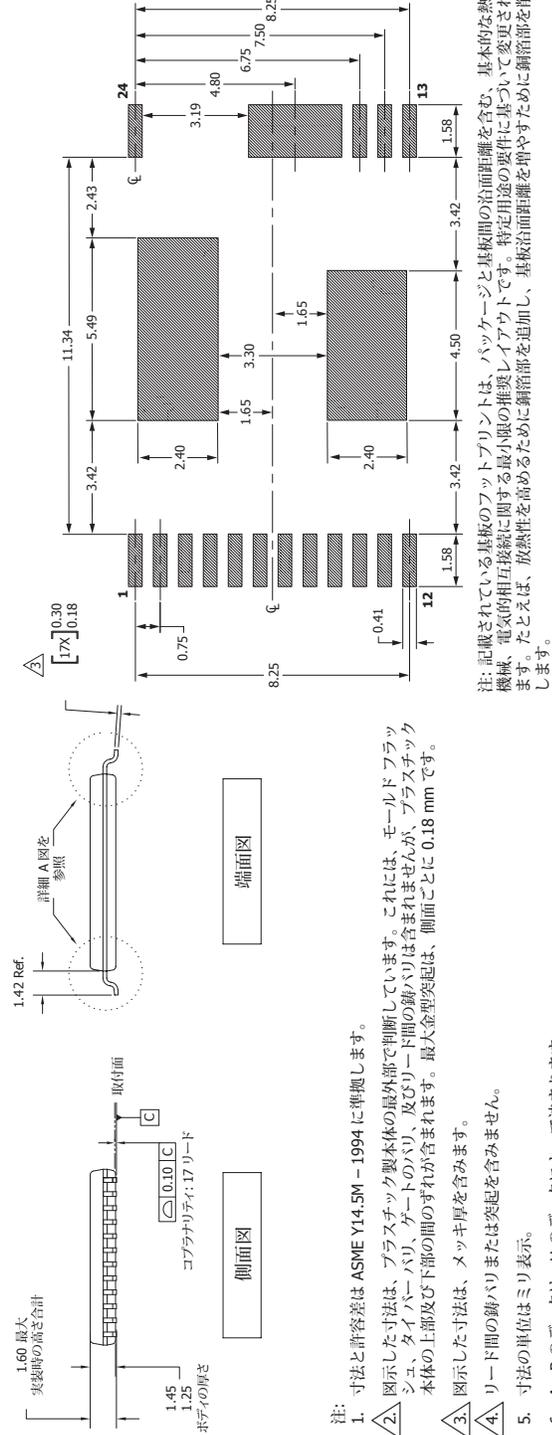
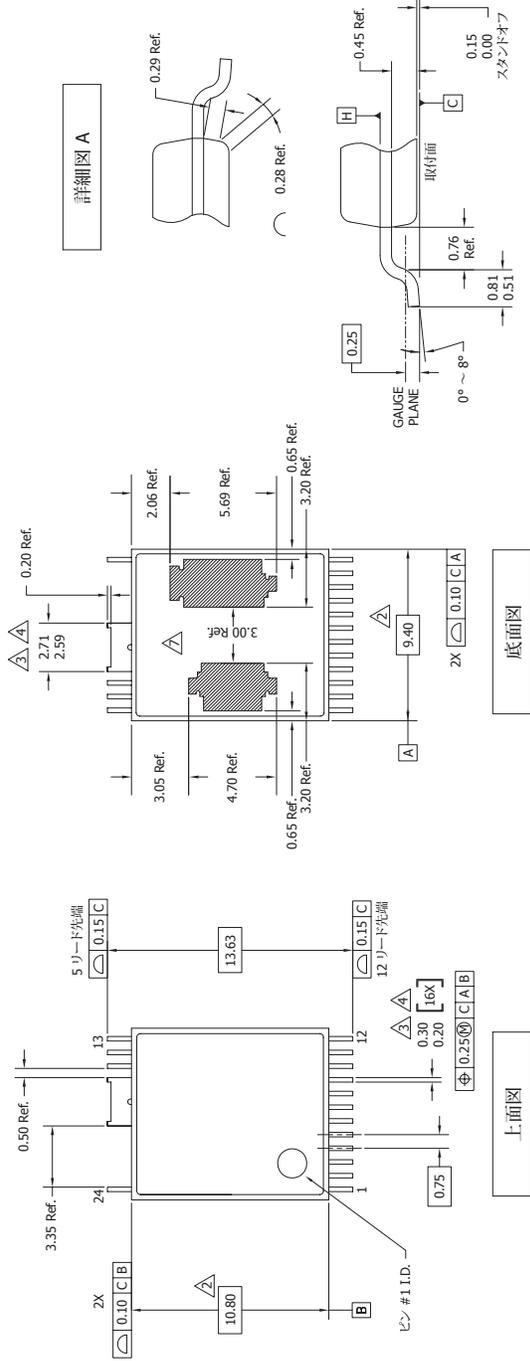


図 42. HV バス OV スレッシュホールド電流対温度

InSOP-24C

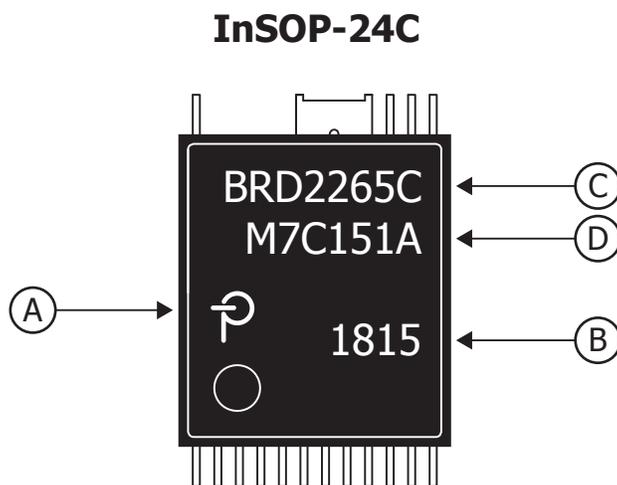


注: 記載されている基板のフットプリントは、パッケージと基板間の治面距離を含む、基本的な熱、機械、電気的相互接続に関する最小限の推奨レイアウトです。特定用途の要件に基づいて変更されます。たとえば、放熱性を高めるために銅箔部を増やし、基板治面距離を増やすために銅箔部を削減します。

- 注:
1. 寸法と許容差は ASME Y14.5M - 1994 に準拠します。
 2. 図示した寸法は、プラスチック製本体の最外部で判断していただきます。これには、モールドフラックシユ、タイナーバリ、ゲートの跡バリ、及びリード間隙の跡バリは含まれません。最大金型突起は、側面ごとに 0.18 mm です。
 3. 図示した寸法は、メッキ厚を含みます。
 4. リード間の跡バリまたは突起を含みません。
 5. 寸法の単位はミリ表示。
 6. A、B のデータは、H のデータによって決まります。
 7. 露出パッドのサイズ及び位置の寸法は参考用です。

PCB パッド レイアウト

パッケージのマーク



- A. Power Integrations のロゴ
- B. アセンブリのデートコード (年の下 2 桁、その後に 2 桁の週表示)
- C. 製品 ID (部品番号/パッケージ タイプ)
- D. ロット ID コード

PI-8836e-072522

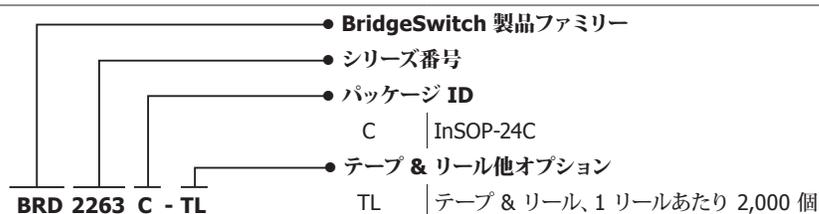
品番コード体系表と MSL テーブル

製品/部品番号	MSL 定格
BRD2160C	3
BRD2161C	3
BRD2163C	3
BRD2165C	3
BRD2167C	3
BRD2260C	3
BRD2261C	3
BRD2263C	3
BRD2265C	3
BRD2267C	3
BRD2360C	3
BRD2361C	3
BRD2363C	3
BRD2365C	3
BRD2367C	3
BRD2460C	3
BRD2461C	3
BRD2463C	3
BRD2465C	3
BRD2467C	3

ESD 及びラッチアップ テーブル

テスト	条件	結果
125 °C でラッチアップ	JESD78D	すべてのピンで > ±100 mA または > 1.5 × V _{MAX}
Charge Device Model ESD	ANSI/ESDA/JEDEC JS-002-2014	すべてのピンで ±500 V

品番コード体系表



改訂	備考	日付
B	導入リリース。	2024年5月
C	テキスト、参照を変更し、図 38 を更新。	2024年7月

最新の情報については、弊社ウェブサイトを参照してください。 www.power.com

Power Integrations は、信頼性や製造性を向上するために、随時製品に対して変更を行う権利を留保します。Power Integrations は、本書に記載された装置または回路の使用に起因するいかなる責任も負わないものとします。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害の黙示保証なども含めて、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション (PI デバイス IC の外付けトランス構造と回路も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations の持つ特許の完全なリストは、www.power.com/ja に掲載される予定です。Power Integrations は、<https://www.power.com/company/intellectual-property-licensing/> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

生命維持に関する方針

Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。本書で使用されるように:

「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。

「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

Power Integrations、Power Integrations ロゴ、CAPZero、ChiPhy、CHY、DPA-Switch、EcoSmart、E-Shield、eSIP、eSOP、HiperLCS、HiperPLC、HiperPFS、HiperTFS、InnoSwitch、Innovation in Power Conversion、InSOP、LinkSwitch、LinkZero、LYTSwitch、SENZero、TinySwitch、TOPSwitch、PI、PI Expert、PowiGaN、SCALE、SCALE-1、SCALE-2、SCALE-3、及び SCALE-iDriver は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。
©2024, Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

本社

5245 Hellyer Avenue
San Jose, CA 95138, USA
代表: +1-408-414-9200
カスタマー サービス:
上記以外の国: +1-65-635-64480
南北アメリカ: +1-408-414-9621
電子メール: usasales@power.com

中国 (上海)

Rm 2410, Charity Plaza, No. 88
North Caoxi Road
Shanghai, PRC 200030
電話: +86-21-6354-6323
電子メール: chinasales@power.com

中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan
8th Road, Nanshan District,
Shenzhen, China, 518057
電話: +86-755-8672-8689
電子メール: chinasales@power.com

ドイツ

(AC-DC/LED/モーター制御の販売)
Einsteinring 37
85609 Dornach/Aschheim
ドイツ
電話: +49-89-5527-39100
電子メール: eurosales@power.com

ドイツ (ゲートドライバ販売)

HellwegForum 3
59469 Ense
ドイツ
電話: +49-2938-64-39990
電子メール:
igbt-driver.sales@power.com

インド

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
電話: +91-80-4113-8020
電子メール: indiasales@power.com

イタリア

Via Milanese 20, 3rd.Fl.
20099 Sesto San Giovanni (MI) Italy
電話: +39-024-550-8701
電子メール: eurosales@power.com

日本

〒222-0033
神奈川県横浜市港北区新横浜 1-7-9
友泉新横浜一丁目ビル
友泉新横浜一丁目ビル
電話: +81-45-471-1021
電子メール: japansales@power.com

韓国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
電話: +82-2-2016-6610
電子メール: koreasales@power.com

シンガポール

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
電話: +65-6358-2160
電子メール:
singaporesales@power.com

台湾

5F, No. 318, Nei Hu Rd., Sec.1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
電話: +886-2-2659-4570
電子メール:
taiwansales@power.com

英国

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
電話: +44 (0) 7823-557484
電子メール: eurosales@power.com