

# 应用指南AN-86

## LinkSwitch-XT2产品系列

### 设计指南

#### 产品特点

LinkSwitch™-XT2 IC产品系列将高压（725V或900V）功率MOSFET开关和开关控制器集成到一个单片IC中，该IC具有完善的故障保护功能。自动重新启动功能可限制过载和输出短路期间的器件和电路功耗，而过温保护功能可在过热故障期间禁止开关操作。温升保护电路中的较大滞回值可保护PCB和周边元件在故障条件下免于遭受过高的平均温度。频率抖动通过调制开关频率来降低EMI。LinkSwitch-XT2产品系列适用于低功率适配器和充电器、家电辅助电源，以及工业系统和电表的电源应用。基于LinkSwitch-XT2的电路极具性价比，适合替代线性充电器中的电路，符合加州能源委员会(CEC)等机构规定的全球待机和效率标准。

LinkSwitch-XT2 IC在输出小于2W（带偏置绕组，最大可达2.5W）时可以省去初级侧钳位电路(Clampless™)，从而显著减少元件数量。作为传统线性和RCC拓扑结构的替代品，基于LinkSwitch-XT2的设计具有多种功能优势。

- 输出过压保护(OVP)
- 输入过压保护(OVL)
- 滞回过温保护(OTP)
- 扩大了漏极与其他引脚间的爬电距离，提高了应用的可靠性
- 集成725V额定耐压的MOSFET，具有出色的抗浪涌性能
- 900V额定耐压的MOSFET系列，可扩大工业输入电压范围或提供额外的安全裕量
- 元件数量极少
- 支持单面PCB板和全部采用贴片元件的设计

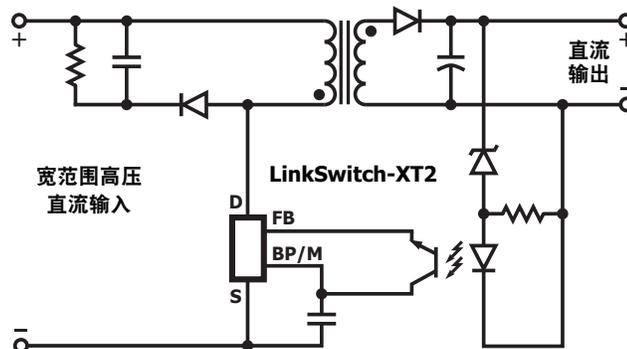


图 1. 在反激式变换器中使用LinkSwitch-XT2的基本电路结构

## 范围

本应用指南介绍了使用LinkSwitch-XT2系列器件设计隔离电源的过程。其目的是为电源工程师提供指导，使他们能够快速构建高性价比的高效反激式变换器。此外还提供设计公式，以利于选择关键元件。为简化术语，本应用指南直接引用了PIXIs设计表格，该设计表格为PI Expert™设计软件包的一部分。LinkSwitch-XT2电源的基本电路结构如图1所示，本应用指南也使用该电路作为参考电路，对其中的元件设计加以讨论。

除本应用指南外，您还会发现LinkSwitch-XT2参考设计套件(RDK)非常有用 – 其中包含一块工程原型样板，可作为完整且功能齐全的电源的范例。更多详情请见：[www.power.com](http://www.power.com)。

## 快速入门

熟悉电源设计和Power Integrations设计软件的读者可以选择跳过详细设计方法（随后的这部分内容），使用以下信息快速设计变压器并为第一个工程样机选择元件。对于此设计方法，只要将如下所述的信息输入PIXIs表格，其它参数就会由PIXIs表格根据典型设计自动选取出来。下面的设计表格适用于LNK3604 XT2衍生品。

- 录入交流输入电压范围VACMIN、VACMAX和最小工频fL
  - 输入Time\_Bridge\_Conduction估计值
    - 导通时间设置为2.66ms，可以通过直接测量进行验证。
  - 录入额定输出电压VOUT
  - 录入连续输出电流IOUT
  - 输入预估效率， $\eta$ 
    - 对于通用输入电压范围(85-265VAC)或单电压100/115VAC (85-132VAC)设计取值0.8；对于单电压230VAC (185-265VAC)设计取值0.85。完成首件工程样机后在最低交流输入电压(VACMIN)、峰值负载条件下测量其效率，再相应地调整表格中估计的效率取值。
  - 输入损耗分配因子
    - 典型应用取值0.5。完成首件工程样板评估后相应地调整该值。
  - 录入输入电容
    - 对于通用输入电压(85-265VAC)或单电压(100/115VAC)输入取值2-3 $\mu$ F/W。
    - 对于单电压230VAC (185-265VAC)输入取值1 $\mu$ F/W
  - 选择反馈电路的类型
    - 为隔离变换器选择光耦器，为非隔离变换器选择偏置绕组。
  - 如果需要偏置绕组，请选择“是”。
  - 选择限流模式的配置
    - 有两个限流点配置可用 – REDUCED（降低）和STANDARD（标准）。
  - 录入所需的反射输出电压，VOR
    - VOR合适的起始值是设置在90V – 110V的范围内。
  - 输入导通状态漏源极电压，VDSON
    - 给出的默认值为10V。如果MOSFET数据手册中没有给出可用值，则导通状态下VDSON的典型设置为10V。
  - 输入初级电感量公差，LPRIMARY\_TOL
    - 给出的默认值为10%。如果供应商没有提供数据，10%的典型设置可确保变压器的可制造性。
  - 录入输出绕组二极管正向电压降，VF\_SECONDARY
    - VF\_SECONDARY通常设置为0.7V。
  - 输入磁芯类型（如果需要）。
    - 如果未输入任何磁芯型号，设计表格会自动选择合适的磁芯
    - AE、LE、AL、BW将根据所选的磁芯类型自动填充。
    - 对于自定义磁芯，输入磁芯参数
  - 输入所需的安全边距，MARGIN
    - 假设次级绕组将使用三层绝缘线，设计表格中的默认边距为0mm。
    - 如果次级绕组未使用三层绝缘线，则应输入的安全边距M值为3.1mm。这是通用输入(85 – 265VAC)设计的典型边距。
  - 输入初级绕组的层数（如果需要），LAYERS\_PRIMARY
    - 设计表格中填充的默认初级绕组层数为3。
  - 输入初级绕组导线规格，AWG\_PRIMARY
    - 建议值基于给定/计算的初级电流。如果需要，可更改其他参数的值，确保不会产生警告。
  - 输入次级绕组圈数，NSECONDARY
    - 如果灰色单元格留空，设计表格将自动计算次级绕组的圈数。
  - 输入所需的偏置绕组圈数，NBIAS
    - 通常情况下，设计表格中的默认值将给出22V偏置绕组电压，因为这可以优化OVP设置的性能。
  - 输入偏置绕组二极管正向电压降，VF\_BIAS
    - 通常设置为0.7V。
- 对于多路输出设计，请在变压器次级设计参数（多路输出）下录入以下要求：**
- 1st Output（第1路输出）**  
（如未使用，默认值为单路输出设计的值）
- 录入主输出电压，VOUT1
- 2nd Output（第2路输出）**  
（如未使用，则此部分留空）
- 录入第2路输出电压，VOUT2
  - 录入第2个输出直流电流，IOUT2
  - 录入第2路输出的输出二极管电压降，VD2
- 如果需要，可以添加第3路输出。
- 如果有任何警告显示，请按照设计表格中的以下说明更改设计。**
- 根据“变压器结构”选项卡中的建议构建变压器
  - 选择关键元件
  - 制作原型并根据需要反复调整设计。根据测量的实际结果，输入到设计表格中，对原来假设的参数（比如效率、最低输入电压VMIN）进行验证。请注意，初始效率估计值非常保守。

## 输出功率对照表

型号 <sup>3</sup>	峰值或敞开式 <sup>1,2</sup>	
	725V MOSFET	
	230VAC ±15%	85-265VAC
<b>LNK3604P/G/D</b>	9.2W	6.1W
型号 <sup>3</sup>	900V MOSFET	
	230VAC ±15%	85-265VAC
	<b>LNK3694P/G/D</b>	6W
<b>LNK3696P/G/D</b>	11W	8W

表 1. 输出功率对照表

## 备注:

1. 最大连续输出功率是在典型的无风冷密闭适配器中、环境温度为50°C的条件下测量得到的。
2. 最大的实际连续输出功率是在敞开式设计及有足够的散热、环境温度为50°C的条件下测量得到的。
3. 封装: P: DIP-8C; G: SMD-8C; D: SO-8C

## 详细设计步骤

第1步 – 输入应用变量  $VAC_{MIN}$ 、 $VAC_{MAX}$ 、 $f_L$ 、 $V_O$ 、 $I_O$ 、 $\eta$ 、 $C_{IN}$ 

ENTER APPLICATION VARIABLES					
LINE VOLTAGE RANGE			UNIVERSAL		交流输入电压范围
VACMIN	85.00		85.00	Volts	最小交流输入电压
VACTYP			115.00	Volts	典型交流输入电压
VACMAX	265.00		265.00	Volts	最大交流输入电压
fL	50		50	Hertz	交流电网频率
TIME_BRIDGE_CONDUCTION	2.90		2.90	mseconds	输入整流桥二极管导通时间
LINE RECTIFICATION	F		F		选择“全波整流”或“半波整流”
VOUT	5		5	Volts	输出电压
IOUT	0.5		0.5	Amperes	平均输出电流规格
CC THRESHOLD VOLTAGE	0.00		0.00	Volts	检测电阻的电压降
OUTPUT CABLE RESISTANCE	0.00		0.00	Ohms	录入输出线的电阻（如果使用）
EFFICIENCY	0.70		0.70		到输出端子的估计效率。如果没有合适的数值，取值0.8以下
LOSS ALLOCATION FACTOR	0.50		0.50		MOSFET关断状态下的功率损耗与系统总损耗之比
POUT			2	Watts	连续输出功率
CIN	6.60		6.60	uFarads	输入电容
VMIN			91.16	Volts	整流VACMIN的谷值
VMAX			374.77	Volts	VACMAX的峰值
FEEDBACK	OPTO		OPTO		选择所需的反馈类型
BIAS WINDING	YES		YES		选择是否需要偏置绕组

表 2. LinkSwitch-XT2设计表格中的应用变量部分

## 输入电压

从表3当中确定输入电压范围。

额定输入电压(VAC)	$VAC_{MIN}$	$VAC_{MAX}$
100/115	85	132
230	195	265
通用	85	265

表 3. 标准的全球输入电压范围

工频,  $f_L$ 

对于通用输入电压或单电压100VAC输入取值50Hz，对于单电压115VAC输入取值60Hz。对于单电压230VAC输入取值50Hz。这些值代表典型工频，对大多数应用而言，这些值足以满足总体设计裕量。对于绝对最差情况，假设工频公差为 $\pm 6\%$ 。

输出电压,  $V_{OUT}$  (V)

在连续输出负载情况下，录入电源主输出的额定输出电压。通常，反馈电路都是连接到主输出上。对于CV/CC（恒压/恒流）设计，此输出电压值应为输出曲线上在额定峰值功率点处的典型输出电压。CV（恒压）要求的设计，在此输入规格要求的输出电压。如果输出有输出线连接，此处应输入在负载端要求的电压值。

输出电流,  $I_{OUT}$  (A)

录入电源的输出电流。对于CV/CC（恒压/恒流）设计，此输出电压值应为输出曲线上在最大峰值功率点处的最大输出电流（见图2）。如果仅为CV输出，应为最大输出电流。在多路输出设计中，应增大主输出（通常有反馈电路连接的输出）的输出功率，使得主输出的最大连续输出功率与所有输出的综合输出功率相匹配。

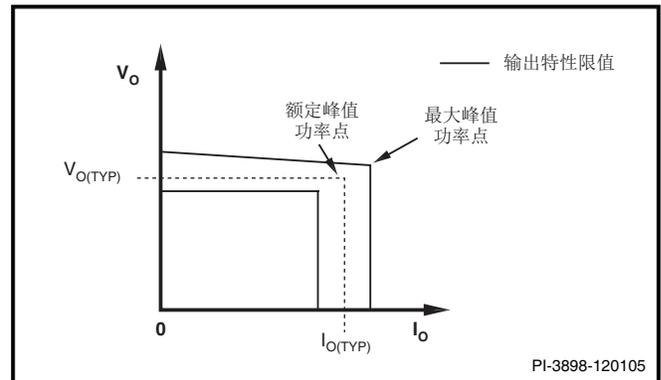


图 2. CV/CC设计中正确的IO和VO取值点

其他各路输出的输出电压及电流应输入在设计表格底部的单元内。

## CC阈值电压(V)

对于仅恒压设计，这不适用；输入0。对于CV/CC设计，这是在额定CC点处电流检测电阻上产生的预期电压。通常，该值在0.3V至1.3V范围内，取决于所使用的具体电路。对于使用双极晶体管的 $V_{BE}$ （约0.65V）作为CC参考电压的设计，为了保持CC控制，光耦器LED必须保持正向偏置。这可能需要在CC检测电阻上串联一个额外的电阻来增加总电压降(>  $\sim 1.1V$ )。这个总电压降应该作为CC阈值输入。有关光耦器LED的确切正向电压降，请查阅生产厂商的数据手册。

**输出线电阻( $\Omega$ )**

录入输出线电阻。如果没有输出线，输入0。此参数用来计算总的输出功率。

**电源效率,  $\eta$** 

这是在负载点测量的完整电源效率，因此包括任何CC检测和输出线损耗。对于额定峰值功率点为5.5V电压和0.5A电流的CV/CC设计，取值0.57。如果没有合适的的数据，对于5.5V的仅CV设计可以取值0.64。或者使用工程样机测量得到的效率值。

**桥式二极管的导通时间,  $t_c$  (ms)**

输入桥式二极管的导通时间。如果没有合适的数值，取值2.66ms。或者使用工程样机测量得到的数值。

**电源损耗分配因子**

该因子表示电源初级和次级之间的损耗比例。如果没有合适的的数据，建议使用如下的取值：

$$Z = \frac{\text{次级损耗}}{\text{总损耗}}$$

- 偏置绕组反馈的设计(CV): 0.5
- 使用光耦器进行CV反馈: 0.5
- 使用光耦器进行CV及CC反馈: 0.75

**总输入电容容量,  $C_{IN}$  ( $\mu\text{F}$ )**

参考表4录入总输入电容容量。输入电容容量用来计算大电容两端的最小及最大直流输入电压。必须使用足够的输入电容保证最小直流输入电压  $V_{\text{MIN}} > 50\text{V}$ ，理想情况下  $V_{\text{MIN}} > 70\text{V}$ 。

交流输入电压(VAC)	每瓦特输出功率应使用的 总输入电容容量( $\mu\text{F}/\text{W}$ )	
	全波整流	半波整流
100/115	2	4-5
230	1	1-2
86-265	2	4-5

表 4. 不同输入电压范围的建议总输入电容容量

**选择反馈、偏置方式及钳位电路**

选择图3所示的偏置绕组反馈（初级侧反馈）方式，或者选择图4所示的光耦器反馈（次级侧反馈）方式。偏置绕组反馈利用初级侧的辅助绕组来设定输出电压。光耦器反馈直接检测输出电压，选择不同的电压参考可以达到不同的稳压精确度。次级侧反馈还具有CV/CC输出特性。参见表5中对不同反馈类型的总结。

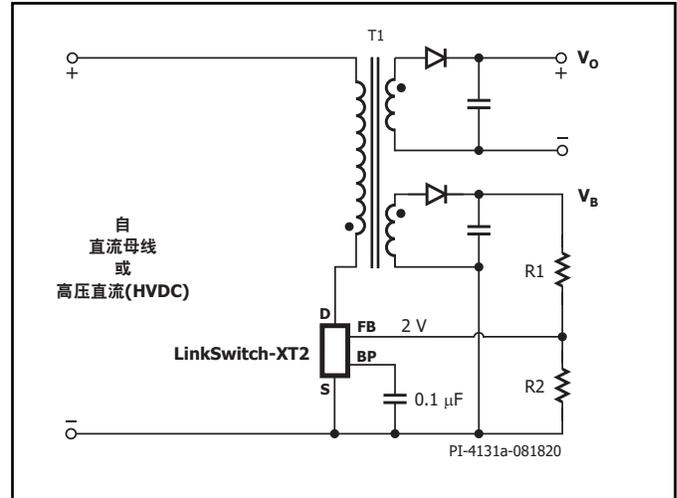


图 3. 仅CV输出设计中使用的初级侧反馈（偏置绕组反馈）电路

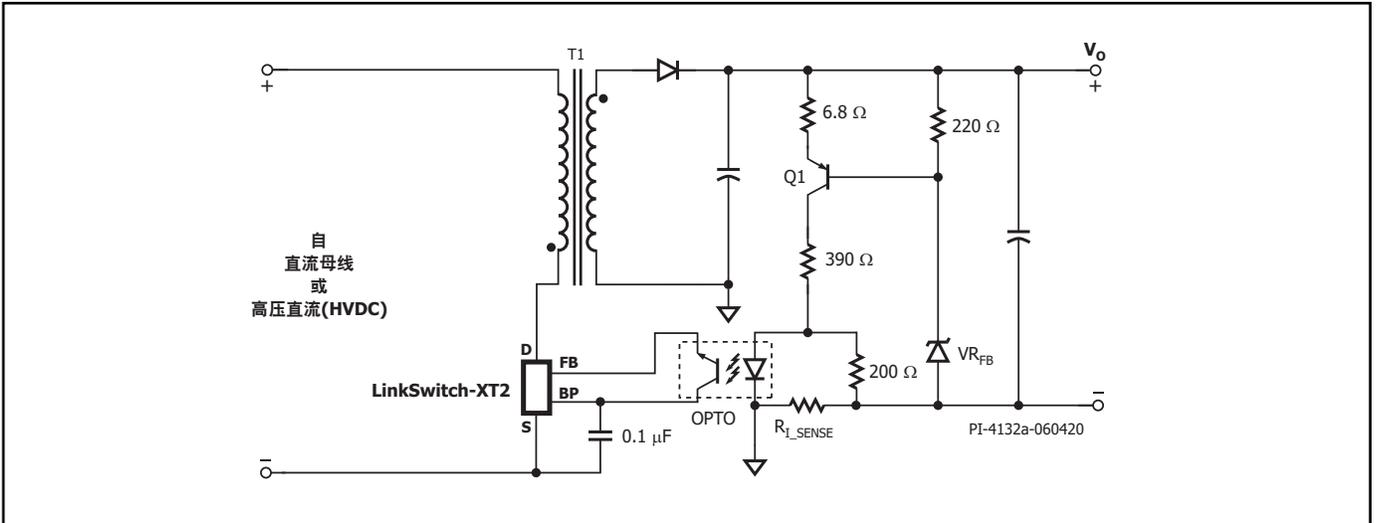


图 4. 具有CV/CC输出特性的次级侧反馈电路

	偏置绕组反馈	光耦器反馈
典型输出特性	<p>PI-4128a-060420</p>	<p>PI-4129a-060420</p>
成本	成本较低	成本较高
元件数目	元件数较少	元件数较多
可能的CV/CC特性	否	是

表 5. 偏置绕组反馈与光耦器反馈的比较总结



如果选择光耦器反馈，用户仍可选择使用偏置绕组。它可用于从外部为LinkSwitch-XT2器件供电，以降低空载功耗。此外，偏置绕组可配置为屏蔽，以降低EMI。

输出功率小于2.5W的设计可以省去初级侧的钳位电路。无钳位电路可以带来成本低、元件数目少的好处，但这样的电路要依赖于特殊的变压器结构技术。请参见“变压器结构部分”的详细介绍。

对于输出功率大于2.5W的设计，不建议采用无钳位电路设计。请参见“钳位电路设计部分”的详细介绍。

如上所述的变量都可以在PI Xls设计软件的LinkSwitch-XT2设计表格中的应用变量输入部分进行输入（见表2）。

## 第2步 – 录入LinkSwitch-XT2变量

要选择正确的LinkSwitch-XT2器件，请参阅LinkSwitch-XT2数据手册中的功率对照表，然后根据设计的输入电压、壳体类型和输出功率进行选择。

LINKSWITCH-XT2 VARIABLES					
CURRENT LIMIT MODE	RED		RED		在RED（降低）或STD（标准）限流工作模式之间进行选择
PACKAGE	SO-8C		SO-8C		器件封装
ENCLOSURE	Adapter		Adapter		选择器件壳体
GENERIC DEVICE			LNK3604		器件系列
DEVICE CODE			LNK3604D		器件物料号
P <sub>MAX</sub>			3.60	Watts	器件最大功率能力
V <sub>OR</sub>	77		77	Volts	MOSFET关断时，初级绕组上的反射电压
V <sub>DS<sub>ON</sub></sub>			10.0	Volts	MOSFET导通时间漏源极电压
V <sub>DS<sub>OFF</sub></sub>			556.5	Volts	MOSFET关断时间漏源极电压估算值
I <sub>LIMIT<sub>MIN</sub></sub>			0.180	Amperes	最小电流限制
I <sub>LIMIT<sub>TYP</sub></sub>			0.205	Amperes	典型限流点
I <sub>LIMIT<sub>MAX</sub></sub>			0.230	Amperes	最大限流点
F <sub>SMIN</sub>			124000	Hertz	最小开关频率
F <sub>STYP</sub>			132000	Hertz	典型开关频率
F <sub>S<sub>MAX</sub></sub>			140000	Hertz	最大开关频率
R <sub>DS<sub>ON</sub></sub>			44.20	Ohms	MOSFET漏源极电阻

表 7. LinkSwitch-XT2变量

### 电流限流点

旁路/多功能引脚电容的值决定了该器件的电流限流点设置。LinkSwitch-XT2允许在两个级别之间选择内部电流限流点，即标准限流点和降低限流点。可以通过在设计表格中录入RED或STD来选择。

选择正确的电流限流点取决于热环境、电路板面积大小或者是否使用了外部散热片，以及平均输出功率值。

选择RED即采用最低的电流限流点，器件的热耗散也最低。这样即使在高环境温度条件下也能最大限度地减少散热需求。例如，在散热量最小的密闭适配器中就会选择RED。

选择STD即采用最高的电流限流点，因而给定器件提供的输出功率也最大。这非常适合敞开式设计，以及将外部散热连接到器件的源极引脚的适配器。

对于大多数应用应选择STD，因为这可以达到平衡热耗散和系统效率的目的。

PRIMARY WAVEFORM PARAMETERS					
MODE OF OPERATION			CCM		工作模式
K <sub>RP</sub> /K <sub>DP</sub>			0.935		衡量连续/断续工作模式
K <sub>P</sub> _TRANSIENT			0.536		瞬态条件下的K <sub>P</sub>
D <sub>MAX</sub>			0.516		最大占空比
T <sub>IME</sub> _ON			4.161	useconds	最小输入电压下的MOSFET导通时间
T <sub>IME</sub> _ON_MIN			0.828	useconds	最大输入电压下的MOSFET导通时间
I <sub>AVG</sub> _PRIMARY			0.049	Amperes	平均输入电流
I <sub>RMS</sub> _PRIMARY			0.077	Amperes	初级电流的有效值（均方根值）
L <sub>PRIMARY</sub> _MIN			1518	uH	最小初级电感
L <sub>PRIMARY</sub> _TYP			1632	uH	典型初级电感
L <sub>PRIMARY</sub> _MAX			1476	uH	最大初级电感
L <sub>PRIMARY</sub> _TOL	7		7		初级电感公差

表 8. 初级波形参数

SECONDARY WAVEFORM PARAMETERS					
I <sub>PEAK</sub> _SECONDARY			3.118	Amperes	峰值次级电流
I <sub>RMS</sub> _SECONDARY			1.295	Amperes	次级电流的有效值（均方根值）
P <sub>IV</sub> _SECONDARY			32.65	Volts	次级二极管上的峰值反向电压，不包括漏感尖峰
V <sub>F</sub> _SECONDARY			0.7	Volts	次级二极管正向电压降

表 9. 次级波形参数

**反射输出电压,  $V_{OR}$  (V)**

该参数是通过变压器的匝数比（在输出二极管导通期间）反射回初级的次级绕组电压。默认值取100V，但也可将此值增加到185V，这样对于选定的LinkSwitch-XT2器件而言可提高其最大输出功率能力。一般来讲，先选取默认值100V进行设计，必要时可以增加该取值，保证KP值高于0.6的下限值。对于无钳位电路的设计，VOR的选择就没有这么大的灵活性。VOR的增加直接会引起峰值漏极电压的增加。因此，对于无钳位电路的设计，应该使用90V的反射电压。当然，如果经测量峰值漏极电压距离击穿电压BV<sub>DSS</sub>还有足够的裕量(< = 90%)，也可将反射电压取值适当地提高。

**LinkSwitch-XT2导通状态漏源极电压,  $V_{DSON}$  (V)**

该参数为LinkSwitch-XT2的漏极和源极引脚间产生的平均导通状态电压。如果灰色单元格内为空，则假设的默认值为10V。如果没有合适的数值，使用默认值即可。

**次级二极管正向电压降,  $V_{F(SECONDARY)}$  (V)**

录入（主）输出二极管的平均正向电压降。如果没有合适的数值选择，对肖特基二极管取值0.5，对超快速二极管取值1V。假定的默认值为0.7V。

**计算得出的纹波电流与峰值电流的比率,  $K_p$** 

该值低于1时，表示连续导通模式。

此时， $K_p$ 为纹波电流与峰值初级电流的比率( $K_{Rp}$ )。当 $K_p$ 值大于1时表示断续导通工作方式， $K_p$ 为初级MOSFET关断时间与次级二极管导通时间的比率( $K_{Dp}$ )。 $K_p$ 取值应在0.6到6之间。如果取值超出这个范围，相应的建议会在该单元中给出。该值大于1时，115VAC下机器工作于断续模式，此模式下EMI的噪声更低。

第2步中涉及到的变量都可以在设计表格中“LinkSwitch-XT2变量、初级波形参数和次级波形参数”部分找到（参见表7至表9）。

**第三步 – 变压器结构参数****磁芯等效截面积,  $A_e$  (mm<sup>2</sup>)****磁芯等效路径长度,  $L_e$  (mm)****磁芯无气隙等效电感量,  $AL$  (nH/turns<sup>2</sup>)****磁芯体积,  $V_e$  (mm<sup>3</sup>)****骨架窗口面积,  $AW$  (mm)****骨架宽度, (mm)****骨架平均每圈长度,  $MLT$  (mm)**

TRANSFORMER CONSTRUCTION PARAMETERS					
Core selection					
CORE	EE13		EE13		选择变压器磁芯
BOBBIN			B-EE13-H		骨架名称
AE	17		17	mm <sup>2</sup>	磁芯的截面积
LE			30.2	mm	磁芯的等效磁路长度
AL			1130.0	nH/(turns <sup>2</sup> )	磁芯的无气隙等效电感量
VE			517.0	mm <sup>3</sup>	磁芯体积
AW			21.90	mm <sup>2</sup>	骨架窗口面积
BW	7.9		7.9	mm	骨架宽度
MLT			0.00	mm	骨架平均每圈长度
MARGIN	0.00		0.00	mm	安全挡墙

表 10. 变压器结构参数

在默认情况下，如果磁芯类型单元格为空，设计表格会自动选用EE13磁芯。用户可以更改这一选择，根据输出功率选用其他容易得到的常用磁芯（见表10）。对这些值的更改将改变给定磁芯尺寸的功率能力，因此表11应仅供参考。

设计表格中灰色的单元格内可以直接输入磁芯和骨架的参数。如果使用数据表格中没有的或其他特殊的磁芯和骨架，则可以方便地在这些灰色单元格内输入相应的参数。

**安全边距,  $MARGIN$  (mm)**

在一些要求初次级隔离的设计当中，因未使用三层绝缘线来绕制次级绕组，这样就要在此单元格内输入骨架每一侧的安全边距宽度。一般情况下，对于通用电压输入，总的边距宽度应为6.2mm，因此在数据表中要输入3.1mm。对于垂直式骨架，骨架两端的安全边距可以是不对称的，但是，仍应输入总边距除以2。

由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。如果在设计表格中输入安全边距后，初级绕组的层数(L)要求在4层以上，那么建议或者使用尺寸更大的磁芯，或者将安全边距取值为零而采用三层绝缘线来绕制次级绕组。

磁芯尺寸	建议的功率范围	
	100/115VAC或85-265VAC	仅230VAC
EE8	<1W	<1W
EE10	<2W	<2W
EE13	<4W	<4W
EE16	<5W	<6W
EE19	<5.6W	<7.1W
EE22	<6W	<8W
EE25	<6W	<9W

表 11. 常用磁芯以及这些磁芯可用于典型设计的输出功率水平

PRIMARY WINDING					
NPRIMARY			122		初级绕组圈数
BMAX_TARGET			1500	Gauss	磁通密度目标值
BMAX_ACTUAL			1810	Gauss	磁通密度实际值
BAC			846	Gauss	交流磁通密度
ALG			110	nH/T <sup>2</sup>	带气隙磁芯等效电感量
LG			0.176	mm	磁芯气隙长度
LAYERS_PRIMARY	2		2		初级绕组层数
AWG_PRIMARY			38		初级绕组导线规格(AWG)
OD_PRIMARY_INSULATED			0.125	mm	带绝缘层的初级绕组导线外径
OD_PRIMARY_BARE			0.101	mm	不带绝缘层的初级绕组导线外径
CMA_PRIMARY			204	mil <sup>2</sup> /Amperes	初级绕组导线CMA

表 12. 初级绕组参数

**实际最大工作磁通密度, BMAX\_ACTUAL (高斯)**

LinkSwitch-XT2跳周期工作方式会使变压器产生音频分量的噪声。为抑制噪声, 应将变压器的峰值磁芯磁通密度设计在低于1500高斯(150mT)之下。按照这一指南, 并采用标准的变压器生产浸漆工艺, 就可以基本消除音频噪声。不要对变压器采用真空浸渍方式, 这会造成较高的初级分布电容, 因而导致更大损耗

也可采用更高的磁通密度, 但在定型设计前, 必须使用变压器生产样品来进行细致的噪声评估。使用诸如Z5U等电介质的陶瓷电容可能会产生音频噪声; 在钳位电路中使用, 也可能产生音频噪声。这时, 可尝试将其更换为采用其他不同电介质的电容, 例如薄膜电容。不建议采用高于3000高斯(300mT)的磁通密度。

**初级绕组层数, Layers\_Primary**

如果灰色的层数单元格内为空, 则默认取值为3。初级绕组的层数应在1层到4层之间。一般来讲, 应使用最少的层数, 从而保证初级绕组的电流密度达到200Cmils/Amp (CMA)。大于4层的设计也是可行的, 但要考虑到漏感的增加及绕线窗口高度的限制。

对于无偏置绕组的无钳位设计, 必须采用两层初级绕组的结构。这是为了保证有足够的初级分布电容对峰值漏极电压加以限制, 使其低于内部MOSFET的击穿电压额定值BVDS。

SECONDARY WINDING					
NSECONDARY	9		9		次级绕组圈数
AWG_SECONDARY			26		次级绕组导线CMA
OD_SECONDARY_INSULATED			0.76	mm	带绝缘层的次级绕组导线外径
OD_SECONDARY_BARE			0.455	mm	不带绝缘层的次级绕组导线外径
CMA_SECONDARY			247	mil <sup>2</sup> /Amperes	次级绕组CMA

表 13. 次级绕组参数

**次级绕组圈数, N<sub>SECONDARY</sub>**

如果灰色的层数单元格内为空, 则次级圈数的默认值为最少的次级绕组圈数, 此圈数会使变压器工作的最大工作磁通密度BM低于建议的最高磁通密度值。一般来说, 没有必要在该单元格内输入其他的圈数值, 除

非允许设计工作在更高的工作磁通密度上(参见降低音频噪声部分关于BM限制的解释)。

BIAS WINDING					
NBIAS	20		20		偏置绕组圈数
VF_BIAS	0.50		0.50	Volts	偏置二极管正向电压降
VBIAS			12.67	Volts	偏置绕组电压
PIVB			74.10	Volts	偏置二极管的峰值反向电压
CBP			1.0	uF	BP引脚电容

表 14. 偏置绕组参数

**计算偏置绕组圈数及电压,  $N_{BIAS}$ ,  $V_{F, BIAS}$** 

当使用偏置绕组时, 偏置绕组的圈数以及偏置绕组的电压会加以显示。如果选择偏置绕组的圈数相对高一些, 则偏置绕组可以作为一个屏蔽绕组用来降低EMI。如果需要, 可以在灰色的单元格内输入调整后的绕组圈数。

第3步中所涉及到的变量可以在设计表格的“变压器结构参数、初级绕组、次级绕组和偏置绕组”部分中找到(见表10、表12、表13和表14)。

其他在设计表格中计算出来的变压器参数包括:

**NPRIMARY** - 初级绕组圈数

**ALG (nH/T<sup>2</sup>)** - 开气隙后的磁芯等效电感量

**BAC (Gauss)** - 磁芯损耗曲线中的交流磁通密度 (0.5 x 峰峰值)

**AWG** - 初级绕组的导线规格 (如果计算出的线径在两种标准线径之间, 则使用较小线径的导线)

**OD PRIMARY INSULATED (mm)** - 带绝缘层的初级绕组导线外径

**OD PRIMARY BARE (mm)** - 不带绝缘层的初级绕组导线外径

**CMA PRIMARY (mils<sup>2</sup>/Amp)** - 初级绕组电流密度

**第四步 – 反复调整变压器的设计并生成相应的变压器设计结果**

反复调整设计, 确保不显示任何警告。如果有任何参数超出建议值的范围, 右手边相应的建议栏内会给出消除此警告的指导方法。

当所有警告都清除时, 得到的变压器设计参数就可用来制作变压器样品或发给供货商制作样品。

关键的变压器电特性参数包括:

**初级电感量,  $L_{PRIMARY\_TYP}$  ( $\mu$ H)**

这是变压器的目标额定初级电感量。

**初级电感量公差,  $L_{PRIMARY\_TOL}$  (%)**

该参数为假设的初级电感量公差。缺省的默认值为 $\pm 10\%$ 。但是如果变压器供应商可以提供其制作变压器的电感量精度, 则在灰色的单元格内输入相应的信息可以对缺省值加以覆盖。

**第五步 – 选择输入级**

输入级由可熔电阻、输入整流二极管及电源线滤波器网络组成。推荐使用可熔阻燃型电阻, 根据输入差模浪涌测试要求, 可能需要使用绕线类型的电阻。可熔电阻提供保险丝安全、浪涌电流限制和差模噪声衰减。半波整流的设计中在功率返回端增加另外一个二极管可以改善EMI性能。

半波整流的设计中在功率返回端增加另外一个二极管可以改善EMI性能。此二极管相当于一个EMI“选通门”(EMI电流只有在二极管导通时才可以通过), 同时此二极管也使得差模雷击的耐受力增加一倍, 因为两个二极管分担了雷击电压。在使用单个输入电容的设计中, 至少有一个输入二极管应为快速型( $t_{rr} < 200ns$ ), 这样可减少振铃和相关的EMI增加。表15说明了宽电压输入时不同输出功率情况下建议的输入级电路结构。表4说明了在其他输入电压范围内如何选择输入电容的容量。

$P_{OUT}$	$\leq 1W$	$\leq 3W$	
建议的85 – 265VAC输入级			
元件选择指南	$R_{F1}$ : 8.2 $\Omega$ , 1W 可熔断 $R_{F2}$ : 100 $\Omega$ , 0.5W, 阻燃 $C_{IN1}$ 、 $C_{IN2}$ : $\geq 3.3\mu F$ , 每个400V $D_{IN1}$ 、 $D_{IN2}$ : 1N4007, 1A, 1000V	$R_{F1}$ : 8.2W, 1W 可熔断 $L_{IN}$ : 470mH – 22mH, (0.05A - 0.3A) $C_{IN1}$ 、 $C_{IN2}$ : $\geq 4\mu F/W_{OUT}$ , 每个400V $D_{IN1}$ 、 $D_{IN2}$ : 1N4007, 1A, 1000V	$R_{F1}$ : 8.2W, 1W 可熔断 $L_{IN}$ : 470 $\mu$ H - 2.2mH, (0.05A – 0.3A) $C_{IN1}$ 、 $C_{IN2}$ : $\geq 2\mu F/W_{OUT}$ , 每个400V $D_{IN1}$ 、 $D_{IN2}$ 、 $D_{IN3}$ 和 $D_{IN4}$ : 1N4007, 1A, 1000V
备注	**可增大取值以满足差模输入雷击测试	**可增大取值以满足差模输入雷击测试	**可增大取值以满足差模输入雷击测试

表 15. 根据总输出功率建议的输入滤波电路

### 第6步 – LinkSwitch-XT2外围元件的选择

可通过旁路引脚电容（0805型）来选择LinkSwitch-XT2的电流限流点（0.1 $\mu$ F对应标准电流限流点，1 $\mu$ F对应降低电流限流点）。LinkSwitch-XT2 IC在上电时MOSFET开关之前即选择标准电流限流点或降低电流限流点。

### 第7步 – 初级钳位电路的选择

对于输出功率为2.5W或以下并使用LNK3604的情况，可以通过精心设计变压器和偏置绕组来消除外部钳位元件。对于无钳位设计，应使用2层初级绕组。由此产生的绕组内电容的增加会限制关断时的峰值漏极电压。输出功率大于2W时，绕组电容不足以限制漏极峰值电压。因此，

应在变压器上增加一个偏置绕组，并使用标准恢复（整流）二极管进行整流。适用于偏置绕组的二极管包括1N4003-1N4007。增加偏置绕组可起到钳位作用，还能减少漏感振铃，改善EMI。表16总结了无钳位设计和使用外部钳位的设计之间的要求。

对于输出功率大于2.5W的应用，建议要么采用RCD钳位，要么采用稳压管钳位。可以参考表格来选择初始钳位元件。如果选择了RCD钳位，则通常需要根据设计的实际VOR和变压器漏感对数值进行一些经验性调整。一般的原则是降低电容的容量，增大电阻的阻值。对于RCD钳位和稳压管钳位，确认在最高输入电压和峰值（过载）输出功率下，峰值漏极电压不超过725V。

	无钳位		外部钳位
	$\leq 2W$	$2W < P_o < 2.5W$	
必须使用偏置绕组	否	是	否
器件	仅限LNK3604		任意
初级绕组层数	= 2 (无偏置绕组) $\leq 4$ (有偏置绕组)	$\leq 4$	$\leq 4$
推荐的变压器参数	漏感 $< 90\mu H$ 初级分布电容 $\geq 50pF$	无限制	
漏感振荡对EMI的影响	高	中	低

表 16. 选择无钳位电路或外部钳位电路设计时应该考量的因素

## 第8步 – 输出二极管及假负载电阻的选择

MULTIPLE OUTPUT PARAMETERS					
Output 1					
VOUT1			5	Volts	输出电压1
IOUT1			0.500	Amperes	输出电流1
POUT1			2.50	Watts	输出功率1
VD1			0.70	Volts	输出1次级二极管正向电压降
NS1			9		输出1的圈数
ISRMS1			1.295	Amperes	输出1次级电流的有效值（均根方值）
IRIPPLE1			1.194	Amperes	输出1次级波形的电流纹波
PIV1			32.65	Volts	输出1次级二极管的峰值反向电压
DIODE1_RECOMMENDED			SB350		输出1的推荐二极管
PRELOAD			N/A	kohms	假负载电阻，确保第一路输出至少有3mA的负载
CMS1			259.0	Cmils	输出1以Cmil为单位的裸线等效面积
AWGS1			25	AWG	输出1的线径尺寸

表 17. 多路输出参数

$V_R \geq 1.25 \times PIVS$ 。其中PIVS可以从设计表格及变压器次级设计参数的电压应力参数部分得到。

$I_D \geq 2 \times I_O$ 。其中 $I_D$ 为二极管的直流电流额定值， $I_O$ 为输出电流。

此外，表18列出了LinkSwitch-XT2设计中可能会采用的适合的肖特基及超快恢复二极管类型。LinkSwitch-XT2设计表格也是依据以上的方法来建议选择二极管的（见表17）。

序列号	类型	反向耐压范围	$I_F$	封装	生产厂商
		V	A		
1N5817到1N5819	肖特基	20 - 40	1	引脚	Vishay
SB120到SB1100	肖特基	20 - 100	1	引脚	Vishay
1N5820到1N5822	肖特基	20 - 40	3	引脚	Vishay
SS12到SS16	肖特基	20 - 60	1	SMD	Vishay
SS32到SS36	肖特基	20 - 60	3	SMD	Vishay
UF4002到UF4006	超快速	100 - 600	1	引脚	Vishay
MUR110到MUR160	超快速	100 - 600	1	引脚	On Semi
UF5401到UF5408	超快速	100 - 800	3	引脚	Vishay
ES1A到ES1D	超快速	50 - 200	1	SMD	Vishay
ES2A到ES2D	超快速	50 - 200	2	SMD	Vishay

表 18. LinkSwitch-XT2设计中建议使用的二极管列表

选定假负载电阻，使其在规定输出电压情况下消耗3mA的负载电流。请注意，假负载电阻也会增加空载损耗，因此要验证可接受的空载损耗。

## 第9步 – 输出电容的选择

### 纹波电流额定值

所选输出电容的纹波电流额定值必须大于设计表格中计算出来的IRIPPLE电流值。

很多电容生产厂商提供了一个系数，该系数表明电容工作温度低于或纹波频率高于其数据手册中的规定值时，其纹波额定电流的增加比例。这样用户可以利用这些信息，确保没有选用过大的电容尺寸，以免增加成本。可以用两个或两个以上的电容进行并联，使其总的纹波电流额定值等于单个电容纹波额定值之和。

### ESR规格

选择低ESR类型，这样输出开关纹波可以接受。开关纹波电压等于峰值次级电流乘以输出电容的ESR。一般来说，选择具有合适纹波电流额定值的电容也会得到可接受的ESR。

### 电压额定值

选取一个电压额定值，使 $VRATED \geq 1.25 \times V_o$ 。

## 第10步 – 反馈方式及反馈元件的选择

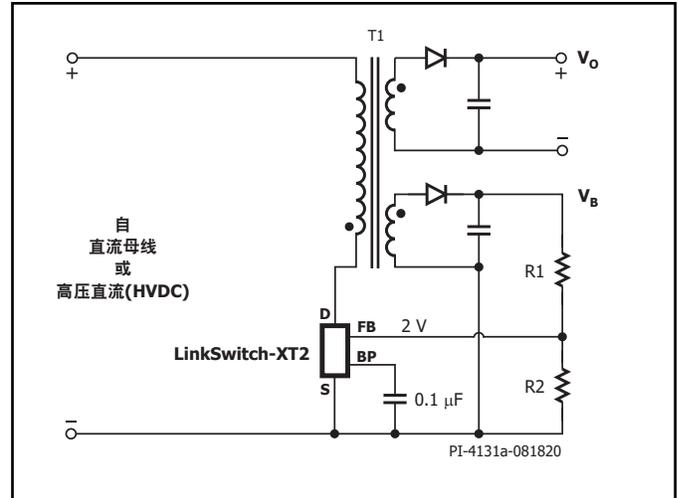


图 5. 仅具有CV输出特性的初级侧反馈（偏置绕组反馈）电路

FEEDBACK PARAMETERS				
DIODE_BIAS			1N4003-4007	推荐使用1N4003二极管。将二极管置于偏置绕组的返回端，以优化EMI性能
RUPPER			500 – 1000	ohms CV/CC电路的CV偏置电阻。参见LinkSwitch-XT2设计指南
RLOWER			200 - 820	ohms 设置CV/CC电路CC线性度的电阻。参见LinkSwitch-XT2设计指南

表 19. 反馈参数

建议LinkSwitch-XT2采用两种不同的反馈方式。第一种是初级侧调整反馈（也称为偏置绕组反馈），如图3所示。该反馈方式依靠偏置绕组来调整输出电压。偏置绕组电压由电阻分压器分压，使得反馈引脚在指定的输出电压下为2V。然后通过次级绕组和偏置绕组的圈数比来调整输出电压。

使用偏置绕组反馈时，偏置绕组可以放置在距离次级绕组比较近的地方，这样耦合比较紧密，从而可以达到较好的稳压精度。或者也可将偏置绕组放置在距离次级绕组比较远的地方使稳压精度变差。偏置绕组反馈（仅具有CV输出特性）如图3中所示，涉及到两个电阻R1和R2的选择。它们构成了一个分压网络来稳定偏置绕组的电压。电阻R1和R2在设计表格（见表19）当中也进行了计算。由于R1和R2也从偏置绕组上消耗电流，因此总的阻值最好选择在8k $\Omega$ ，可在空载功耗和防止漏感导致的峰值充电之间实现良好的折中，从而改善负载调整率。

另一个选择是采用次级侧的光耦器进行反馈。此时输出信号直接经过光耦器（见图6）检测并反馈至LinkSwitch-XT2的反馈引脚。次级侧反馈不需要偏置绕组，相对于初级侧（偏置绕组）反馈其精度更高。不过，与偏置绕组反馈相比，它需要额外的元件，成本也更高。两种反馈方式在表5中都进行了总结。

### 无钳位设计的设计技巧

变压器的绕制结构在无钳位设计中起着十分重要的作用。绕制变压器时要尽可能地降低漏感并增大初级绕组的匝间电容。绕组间电容定义为其它绕组开路的情况下初级绕组两端测量得到的电容。因而初级绕组最好采用如图7所示的两层结构。在初级绕组两层之间通常都会有一层绝缘胶带。但在无钳位电路的设计当中应避免使用此胶带，因为这样会降低初级绕组的绕组间电容。即使绕组间电容有所增大，使用LinkSwitch-XT2的设计也很容易满足小于100mW的空载功耗要求。对于典型的无钳位设计，漏感要求要小于90 $\mu$ H，而绕组间电容至少要达到40pF。

图8显示了在选择变压器绕组结构时需要考虑的因素。

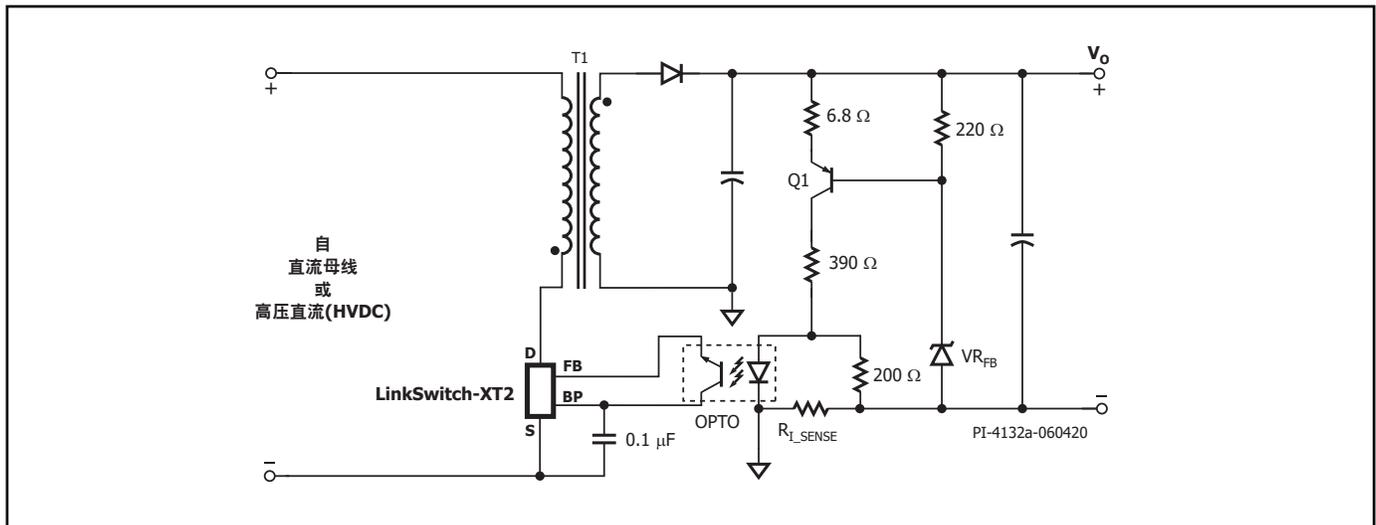


图 6. 具有CV/CC输出特性的次级侧反馈电路

 <p style="text-align: center;">(a)</p>	 <p style="text-align: center;">(b)</p>	 <p style="text-align: center;">(c)</p>
<ul style="list-style-type: none"> <li>• 无偏置绕组</li> <li>• 对于无钳位设计，使用2层初级绕组和LNK3604，仅适用于输出功率 <math>\leq 2W</math> 的应用</li> </ul>	<ul style="list-style-type: none"> <li>• 仅适用于输出功率 <math>\leq 2.5W</math>、采用LNK3604的无钳位设计</li> <li>• 偏置绕组反馈适合需要对输出电压进行宽松调整的设计</li> <li>• 与(a)和(c)相比，由于漏感振铃减少，EMI性能得到改善</li> </ul>	<ul style="list-style-type: none"> <li>• 对于采用LNK3604的无钳位设计，使用2层初级绕组，仅适用于输出功率 <math>\leq 2W</math> 的应用</li> <li>• 通过偏置绕组反馈提供最佳的输出电压调整</li> </ul>

图 7. LinkSwitch-XT2设计中变压器绕组结构图

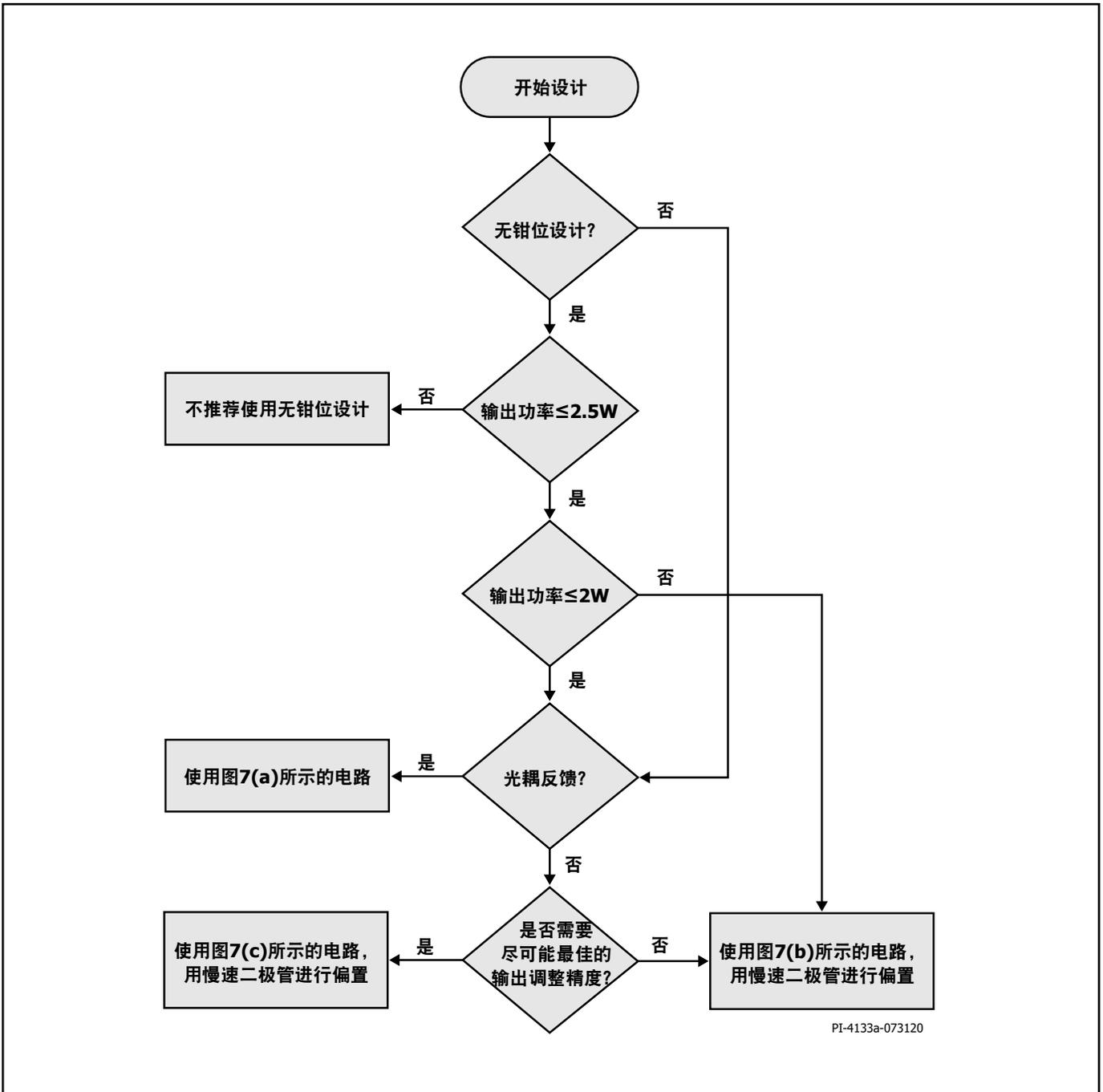


图 8. 选择不同变压器绕组结构的流程图

## 设计要点

### LinkSwitch-XT2设计要点输出功率对照表

数据手册中最大输出功率表（表1）表明了如下假设的条件下可以获得的实际最大连续输出功率：

1. 85VAC输入时，最小DC输入电压为90V或更高，亦或当230VAC输入或115VAC输入并使用倍压整流时，最小DC电压为240V或更高。应使输入电容的值足够大，才能满足AC输入设计的这种要求。
2. 次级为6V输出且采用快速二极管进行整流。
3. 假设效率是70%。
4. 只是恒电压输出（无次级恒流电路）。
5. 初级具有钳位电路（RCD或稳压管钳位）。
6. 器件通过源极引脚焊接到PCB板足够大的铺铜区域上，以使源极引脚温度保持或低于100°C。
7. 敞开式应用的环境温度是50°C，适配器设计的壳体内温度是60°C。

LNK3604推荐采用断续导通模式操作( $KP > 1$ )。当 $KP$ 值小于1时， $KP$ 是初级电流脉动部分与峰值部分的比值。 $KP$ 高于数值1时， $KP$ 是初级功率MOSFET关断时间与次级二极管导通时间的比值。由于有如下所述的对磁通密度的要求，一个典型的LinkSwitch-XT2设计通常是不连续的，优点是可使用快速（而非超快速）输出二极管作为输出整流，同时可以降低EMI。

### 无钳位设计

无钳位设计完全依赖漏极节点电容来控制漏极电感引起的峰值漏极-源极电压。因此，最大AC输入电压、VOR的数值、漏感能量（是漏感与峰值初级电流的函数）以及初级绕组电容决定了峰值漏极电压。在没有任何功率耗散元件作为外部电压钳位的情况下，更长的漏感振荡持续时间会导致EMI升高。

对于一个通用输入的设计或230VAC输入的无钳位设计，请参考如下建议：

1. 无钳位设计仅应在输出功率 $PO \leq 2.5W$ 且使用降低电流限流点模式(CBP = 1  $\mu F$ )和VOR\*\*  $\leq 90V$ 的情况下使用。
2. 对于输出功率 $PO \leq 2W$ 的设计，初级绕组应采用双层绕制的结构以确保初级绕组间电容在25pF到50pF的足够大范围内。
3. 对于 $2 < PO \leq 2.5W$ 的设计，应在变压器中增加一个偏置绕组并使用标准恢复时间的二极管进行整流，起到钳位的作用。从偏置绕组电容连接一个电阻到旁路引脚，可以从外部向器件供电。这样即可禁止内部高压电流源的操作，降低了器件本身功耗及电源空载功耗。
4. 对于输出功率 $PO > 2.5W$ 的设计，无钳位设计不可行，需要在器件外部增加RCD或稳压钳位电路。
5. 必须保证在最差的高输入电压情况下，峰值漏极电压低于内部MOSFET的BVDSS规格，最理想状况是 $< VDSS \times 0.9$ ，从而为设计留有裕量。

对于输入电压仅为110VAC的设计，也可能采用标准电流限流点模式来实现较高功率的无钳位设计。但增强的漏感振荡可能会使EMI性能变差。

\*\*VOR是在次级二极管导通期间输出电压加上二极管正向导通压降，通过变压器的变比反射到初级绕组上的电压。直流总线电压、漏感尖峰电压以及VOR决定了峰值漏极电压。

### 音频噪声

LinkSwitch-XT2 IC的跳周期工作方式会使变压器产生音频分量的噪声。为抑制噪声产生，在设计中应使变压器的峰值磁芯磁通密度低于1500高斯(150mT)。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪声。不要对变压器采用真空浸渍方式，这会造成较高的初级分布电容，因而导致更大损耗。也可采用更高的磁通密度，但在定型设计前，必须使用变压器生产样品来进行细致的噪声评估。

在钳位电路中使用像Z5U介质的陶瓷电容同样会产生噪声。在这种情况下，尝试使用其他不同介质材料或结构的电容，例如薄膜型电容。

### LinkSwitch-XT2 PCB布局要点

有关LinkSwitch-XT2（D、P和G封装）的推荐电路板布局，请参见图9、10、11和12。

### 单点接地

在输入滤波电容与连接源极引脚的铺铜区域使用单接地方式。

### 旁路电容CBP

旁路引脚电容应放置在距离旁路引脚和源极引脚最近的地方。

### 初级环路面积

由输入滤波电容、变压器初级及LinkSwitch-XT2 IC构成的初级环路面积应尽可能小。

### 初级钳位电路

钳位电路用于限制开关在关断时漏极引脚的峰值电压。在初级绕组上使用RCD钳位或一个稳压管( $\sim 200V$ )外加一个二极管钳位均可实现。为改善EMI，从钳位元件至变压器及LinkSwitch-XT2 IC的电路路径应始终保证最小。

### 温升设计要点

LinkSwitch-XT2 IC之下的铺铜区域不仅仅是一个接地点，同时还起到散热片的作用。因它连接到电位稳定的源极节点，可以将这个区域的面积扩大以使LinkSwitch-XT2 IC实现良好的散热。这同样适用于输出二极管阴极的布线情况。

### Y电容

此功率级别的设计通常不使用Y电容。如果使用，应将Y电容直接放置在初级输入滤波电容正极和变压器次级的共地/返回极接脚之间。这样放置可使高幅值的共模浪涌电流远离LinkSwitch-XT2器件。请注意，如果在输入端使用了 $\pi$ 型（C、L和C）EMI滤波器，那么滤波器内的电感应放置在两个输入滤波器电容的负极之间。

### 反馈信号

将晶体管Q2靠近LinkSwitch-XT2 IC放置，以缩短从晶体管到反馈引脚的走线长度。大电流、高电压的漏极及钳位电路的铺铜走线应远离反馈信号走线，以避免反馈信号受噪声干扰。

### 输出二极管

要达到最佳的性能，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铺铜区域应足够大，以便于散热。最好在电位稳定的阴极留有更大的铺铜区域。阳极铺铜区域过大会增加高频辐射EMI。

### 快速设计校验

对于任何使用LinkSwitch-XT2的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大漏极电压 – 校验在最高输入电压和峰值（过载）输出功率时 $V_{DS}$ 没有超过 $BV_{DSS}$ 的90%。给 $BV_{DSS}$ 规格增加10%的裕量，使得在设计变更时留有一定的设计裕量，尤其是在无钳位电路设计中。
2. 最大漏极电流 – 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流波形以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。

3. 温升检查 – 在规定的最大输出功率、最小输入电压及最高环境温度情况下，确认LinkSwitch-XT2 IC、变压器、输出二极管及输出电容的温度没有超标。应有足够的温度裕量以保证LinkSwitch-XT2 IC不会因为元件与元件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于 $R_{DS(ON)}$ 的说明。建议在低压输入及最大输出功率的情况下，LinkSwitch-XT2 IC源极引脚的最高温度不高于100°C，这样就可以适应上述参数的变化。

### 设计工具

有关设计工具的最新信息，请浏览Power Integrations的网站：  
[www.power.com](http://www.power.com)

## 布局要点

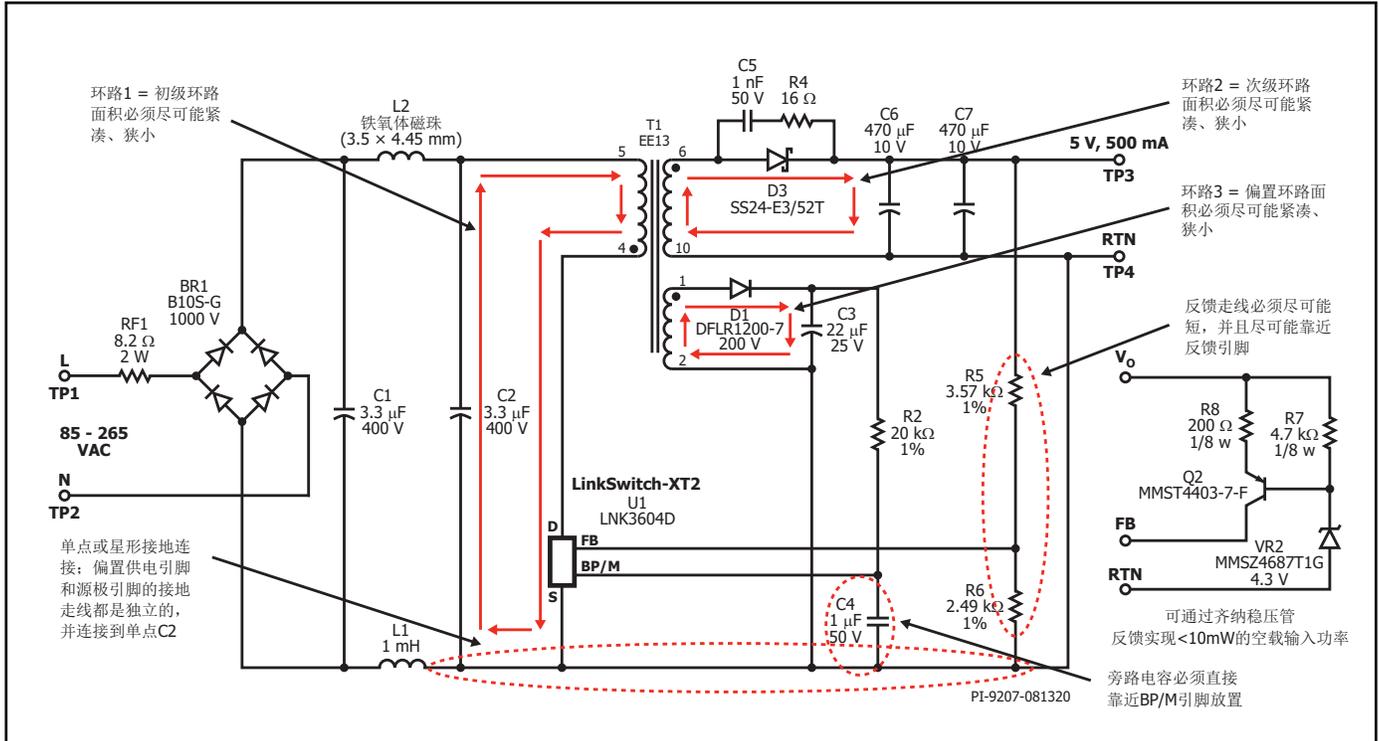


图 9. LinkSwitch XT2的典型电路原理图 - 显示了关键环路区域、关键元件走线和单点或星形接地

## 布局示例

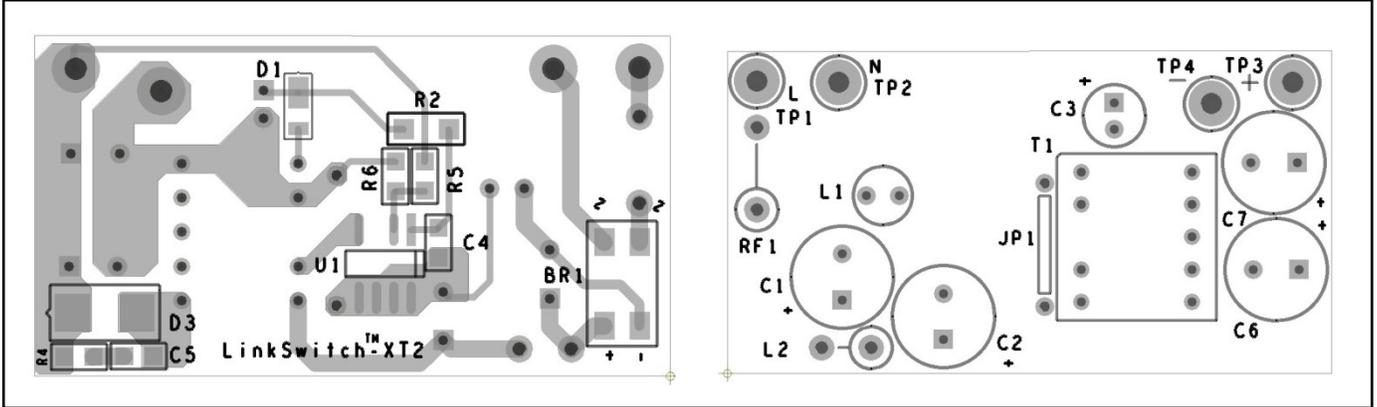


图 10. D封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

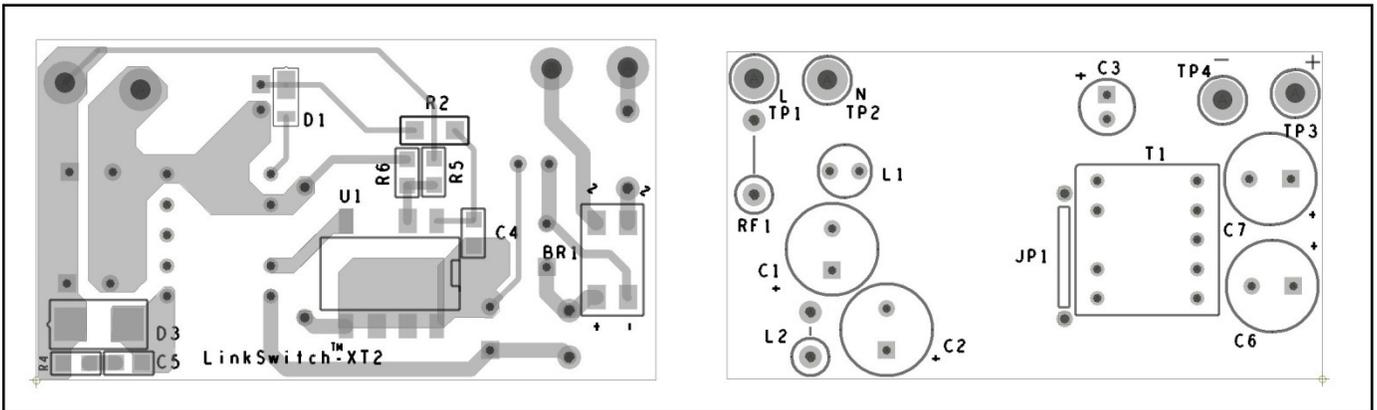


图 11. G封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

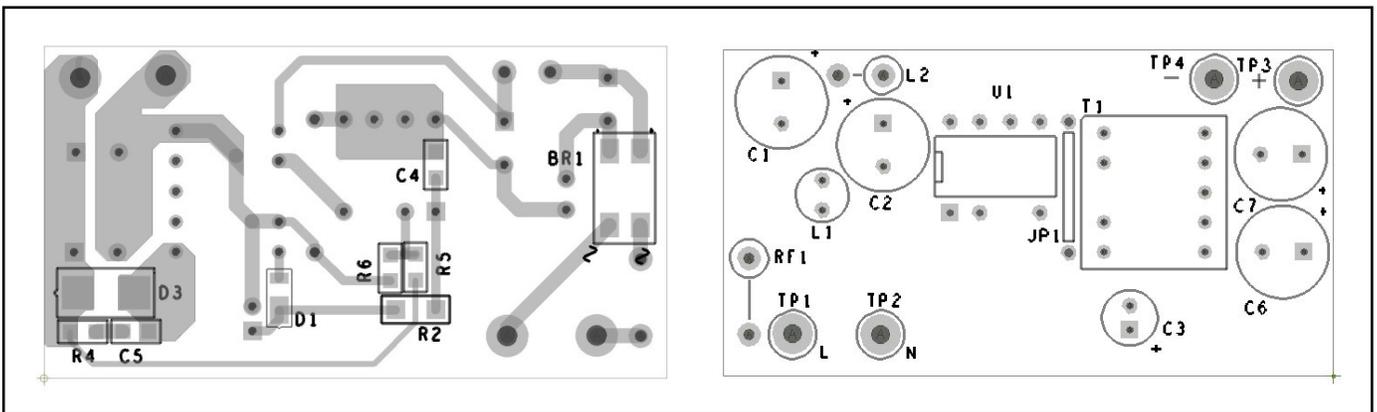


图 12. P封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

## 附录A – 应用范例

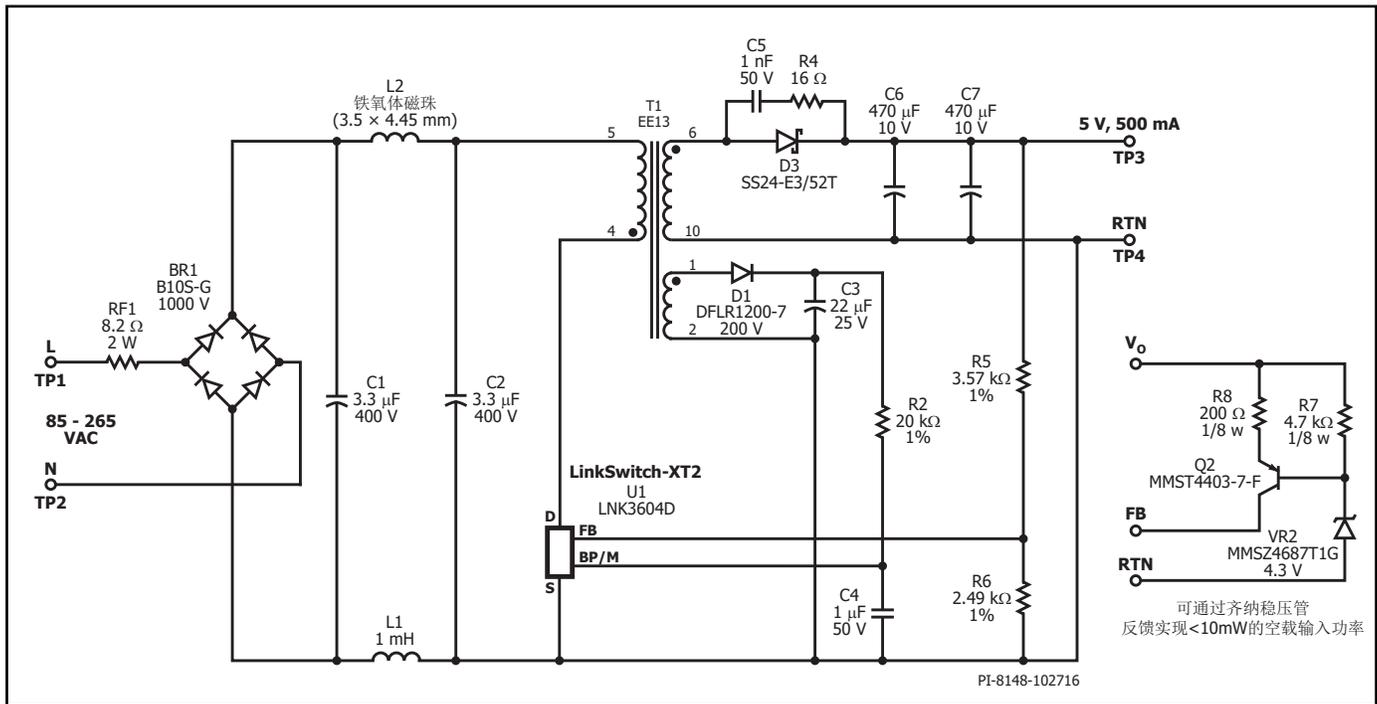


图 13. 5V/500mA (2.5W)设计的电路原理图

**5V/500mA (2.5W)设计**

图13所示为使用LNK3604D的典型的通用输入电压范围、输出电压5V ±5%、输出电流500mA的适配器电路。该电路使用了无钳位技术，无需初级钳位元件，从而简化了电路设计。

拥有EcoSmart特性的LinkSwitch-XT2产品系列使得产品设计轻松满足所有目前及提议中的节能标准，包括加州节能委员会(CEC)对产品平均工作效率所制定的强制性法规。

AC输入由整流桥BR1进行整流并由大电容C1及C2进行滤波。电阻RF1是防火、可熔断、绕线式电阻，起到保险丝及浪涌电流限制器的功能。同时它也连同C1、C2、L1及L2构成的滤波器对差模噪声进行衰减。

使用此简单的输入级电路，加上LinkSwitch-XT2 IC的频率调制和T1内使用的PI E-Shield™绕组，可使设计以≥10dBV的裕量满足两个传导EMI限值。

经整流及滤波的输入电压加在T1的初级绕组上。初级的另一侧由集成在U1内的功率MOSFET驱动。由于LNK3604D IC内部电流限流点的数值较低且具备严格公差，变压器初级绕组电容和功率MOSFET的漏源极电容可以对漏感引起的漏极电压尖峰进行足够的钳位，因此无需使用初级钳位电路。反激式变压器T1的次级由肖特基二极管D3整流，并由低ESR电

容C6和C7滤波。输出电压通过电阻分压器R5和R6进行检测。输出电压稳定时，反馈引脚的电压为2V。为实现<10mW的空载输入功率，也可以使用齐纳稳压管执行反馈检测。VR2、晶体管Q2发射极-基极( $V_{EB(Q2)}$ )和R8上的总电压降决定了输出电压。当输出电压超过这一水平，电流将流经晶体管U2。当电流升高时，流入U1反馈引脚的电流也随之升高，当达到关断阈值电流(~49μA)时，几乎所有的开关周期都将被使能；而在极轻负载时，几乎所有的开关周期都将被禁止开关，使等效工作频率降低，从而实现轻载的高效率及低空载能耗。

电阻R7通过VR2提供约150μA的电流，为齐纳稳压管提供更接近其测试电流的偏置供电。所用的稳压管为低测试电流齐纳稳压管，只需要50μA电流即可导通，此时将提供<10mW的空载输入功率。电阻R8将流经反馈引脚的电流限制到1.2mA以下以提供保护。要达到更高的输出电压精度，可使用一个参考IC（如TL431）来替代齐纳稳压管。

LinkSwitch-XT2 IC完全可以通过漏极引脚实现自供电，此时仅需要将一个小的陶瓷电容C4连接到旁路引脚即可。电阻R2从外部的辅助绕组为旁路引脚供电，可大幅降低空载输入功率和提高所有负载条件下的效率。为实现最低的空载功耗，馈入旁路引脚的电流应稍微大于120μA。为获得最佳满载效率和更低的温升表现，注入旁路引脚的电流应稍微大于257μA。

## 附录B

## 深入信息

“深入信息”一节分为两个部分。第一部分介绍反激式电源的连续导通模式（或CCM）工作。第二部分介绍其断续导通模式（或DCM）工作。第一部分中的其他步骤和设计方程也适用于DCM，在设计电源的DCM工作时应参考这些步骤。

## I. 连续导通模式

**第1步 – 确定系统要求：V<sub>ACMIN</sub>、V<sub>ACMAX</sub>、f<sub>L</sub>、V<sub>O</sub>、P<sub>O</sub>和η**  
以表20作为全球标准输入电压和工频的指南，确定输入电压。

输入(VAC)	V <sub>ACMIN</sub> (VAC)	V <sub>ACMAX</sub> (VAC)
110/115	85	132
230	195	265
通用	85	265

表 20. 输入电压范围

效率η是输出功率与输入功率的比率。由于次级二极管损耗会导致效率随输出电压而发生显著变化，因此最好使用能代表类似电源的数字。开关电源的效率通常在75%和85%之间，前者适用于通过低电压输出（5V或3.3V）提供大部分功率的电源，后者适用于通过较高电压输出（12V及以上）提供大部分功率的电源。如果没有此数据，则80%是一个合理的选择。

## 第2步 – 确定反馈/检测电路

本文档介绍了两种类型的反馈/检测电路。第一种是偏置绕组反馈电路，如图3所示。另一种是采用齐纳稳压管检测电路的光耦器，如图4所示，其精确度相当高，尤其是在输出电压高于5V时。

第3步 – 确定输入电容C<sub>IN</sub>和最小直流输入电压V<sub>MIN</sub>

当全波整流交流输入电压经由输入电容C<sub>IN</sub>（图13中的C<sub>IN1</sub> + C<sub>IN2</sub>）滤波时。由此产生的高压直流母线具有如图14所示的纹波电压。在最低输入电压V<sub>ACMIN</sub>处出现的最小直流电压V<sub>MIN</sub>是电源设计的一个重要参数。选择C<sub>IN</sub>值的经验法则是：对于100/115VAC或通用输入，使用2至3 μF/W的输出功率；对于230VAC，使用1 μF/W的输出功率。在大多数应用中，利用这一法则选取C<sub>IN</sub>值，就代表在系统成本方面是近乎最佳的设计。

精确计算给定C<sub>IN</sub>的V<sub>MIN</sub>值（或反之亦然）是一项非常复杂的任务，需要求解一个没有封闭式解的方程。下面的方程是一个很好的一阶近似值，在大多数情况下都足够精确。

$$V_{MIN} = \sqrt{(2 \times V_{ACMIN}^2) - \frac{2 \times P_O \times \left(\frac{1}{2 \times f_L} - t_c\right)}{\eta \times C_{IN}}}$$

整流桥导通时间t<sub>c</sub>通常设置为3ms，可以通过直接测量进行验证。

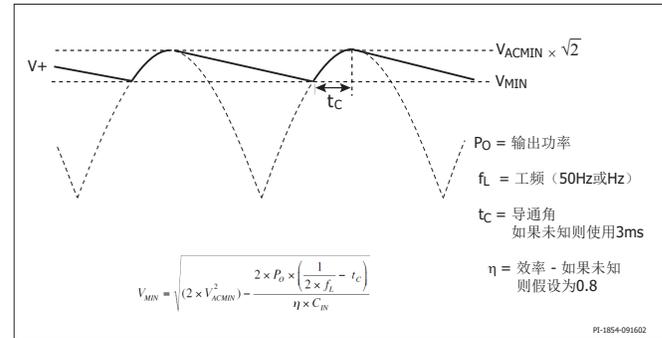


图 14. 输入电压波形

## 第4步 – 选择输出二极管并估算相关效率损失

可根据预期的电源效率和成本选择输出二极管。

- 使用肖特基二极管可满足最高效率要求，尤其是对于3.3V和5V等低输出电压。
- 输出电压高于5V时，可使用超快速二极管。
- 如果效率无关紧要或成本至关重要，可使用快速PN二极管。
- 肖特基和超快速二极管可用于连续工作模式。快速PN二极管只能用于断续工作模式。
- 选择输出二极管类型。
- 输出二极管效率损失是由二极管导致的电源效率降低。表21提供了使用不同类型输出整流二极管时的估计效率损失百分比。
- 最终的二极管电流额定值要在考虑连续短路电流I<sub>OS</sub>后确定。

二极管类型	V <sub>D</sub> (V)	效率损失
肖特基	0.5	(0.5/V <sub>O</sub> ) × 100%
超快速	1.0	(1.0/V <sub>O</sub> ) × 100%
快速	1.0	(1.0/V <sub>O</sub> ) × 100%

表 21. 二极管正向电压和效率损失

### 第五步 – 确定输出二极管峰值反向电压(PIV)。根据 $V_{MAX}$ 、 $V_O$ 、 $V_D$ 和PIV 计算反射输出电压 $V_{OR}$

当集成到LinkSwitch-XT2 IC的功率MOSFET关断且次级导通时，次级上的电压会通过匝数比反射到变压器的初级侧。该反射电压 $V_{OR}$ 会叠加到LinkSwitch-XT2漏极节点的输入直流电压。漏极电压的最差情况发生在直流输入电压达到最大值时的高输入电压下。最大直流输入电压值可按下式计算：

$$V_{MAX} = \sqrt{2} \times V_{ACMAX}$$

从二极管数据手册中查找输出整流二极管反向电压 $V_R$ 。

计算最大反向电压峰值PIV。通常建议的最大PIV为额定反向电压 $V_R$ 的80%。

$$PIV = 0.8 \times V_R$$

计算反射输出电压 $V_{OR}$ ：

$$V_{OR} = \frac{V_{MAX} \times (V_O + V_D)}{PIV - V_O}$$

- $V_{OR}$ 必须小于135V。
- 对于<20W的输出功率，一个好的起始值是将 $V_{OR}$ 设置为等于100V。
- 输出功率高于20W时，将 $V_{OR}$ 设置在100V – 110V之间。

### 第六步 – 根据输入电压范围和输出功率选择LinkSwitch™-XT2器件 根据表22从LinkSwitch-XT2产品系列中选择合适的器件。

输出功率对照表		
产品	峰值或敞开式 <sup>1,2</sup>	
	725V MOSFET	
	230VAC ±15%	85-265VAC ±15%
<b>LNK3604P/G/D</b>	9.2W	6.1W
产品	900V MOSFET	
	230VAC ±15%	85-265VAC ±15%
	<b>LNK3694P/G/D</b>	6W
<b>LNK3696P/G/D</b>	11W	8W

表 22. LinkSwitch-XT2系列器件

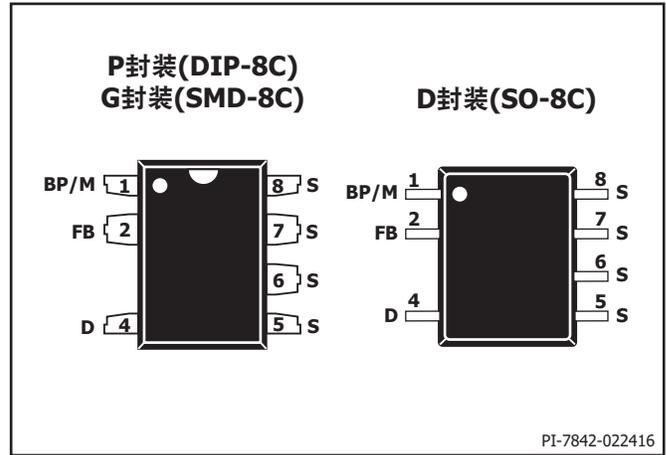


图 15. 引脚布局

### 第七步 – 使用 $V_{OR}$ 和 $V_{MIN}$ 确定低输入电压下的最大占空比 $D_{MAX}$ 对于连续模式工作：

$$D_{MAX} = \frac{V_{OR}}{V_{OR} + (V_{MIN} - V_{DS})}$$

$V_{DS}$ 是LinkSwitch-XT2导通期间的平均漏源极电压。将 $V_{DS}$ 设置为约10V，会使 $D_{MAX}$ 略有增加。

较高的 $V_{MIN}$ 可以直接提高给定LinkSwitch-XT2器件的输出功率能力，而较低的 $V_{MAX}$ 则可以允许选取较大的 $V_{OR}$ ，从而增加 $D_{MAX}$ ，这也会提高给定LinkSwitch-XT2器件的输出功率。

### 第八步 – 根据 $V_{MIN}$ 、 $P_O$ 、 $\eta$ 、 $I_P$ 和 $D_{MAX}$ 计算 $K_{RP}$ $K_{RP}$ 是初级纹波电流 $I_R$ 与初级峰值电流 $I_P$ 之间的比率。

低输入电压下的平均直流电流 $I_{AVG}$ 就是输入功率除以 $V_{MIN}$ ，其中输入功率等于输出功率除以效率。

$$I_{AVG} = \frac{P_{OUT}}{\eta V_{MIN}}$$

通过结合上述 $I_p$ 和 $I_{AVE}$ 方程,  $K_{RP}$ 可以表示为:

$$K_{RP} = \frac{2 \times (I_p \times D_{MAX} \times \eta \times V_{MIN} - P_o)}{I_p \times D_{MAX} \times \eta \times V_{MIN}}$$

可以很容易地推导出初级纹波电流:

$$I_R = I_p \times K_{RP}$$

图16a和16b分别描绘了连续和断续模式下的初级漏极电流波形形状。

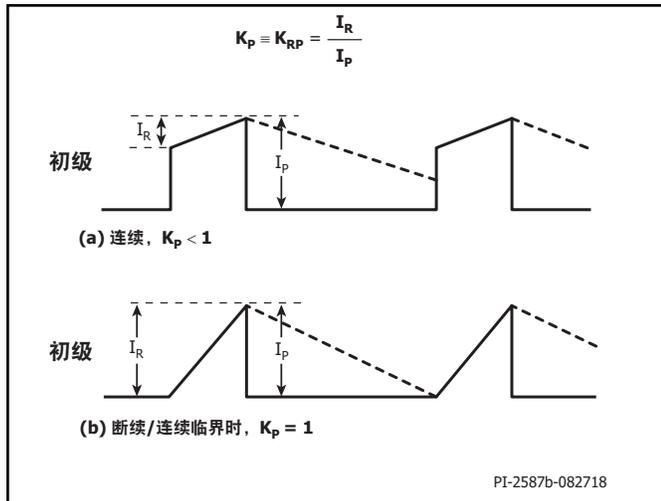


图 16. 初级漏极电流和次级二极管电流波形

### 第9步 - 对照0.6检查 $K_{RP}$

如果 $K_{RP} > 0.6$ , 转至第10步。

如果 $K_{RP} < 0.6$ , 则设置 $K_{RP} = 0.6$ , 然后按以下步骤操作。

- 使用第7步中的方程重新计算 $D_{MAX}$ 。
- 使用第5步中的方程重新计算 $V_{OR}$ 。
- 如果 $V_{OR} < 135V$ , 转至第10步。
- 如果 $V_{OR} > 135V$ , 返回第6步, 选择更高电流的LinkSwitch-XT2器件。

### 第10步 - 计算初级电感量, $L_p$

连续模式:

$$L_p = \frac{10^6 \times P_o}{K_{RP} \times \left(1 - \frac{K_{RP}}{2}\right) \times \frac{1}{0.9} \times I_p^2 \times f_s} \times \frac{Z \times (1 - \eta) + \eta}{\eta}$$

$\eta$ 是效率,  $Z$ 是损耗因子。如果 $Z = 1$ , 说明所有损耗都在次级侧。如果 $Z = 0$ , 说明所有损耗都在初级侧。 $Z$ 只是次级损耗与总损耗比率。如果没有更好的参考信息,  $Z$ 值应设置为0.5。

- $I_p$ 是LinkSwitch-XT2数据手册中的最小 $I_{LIMIT}$ , 如第8步中所述。
- $f_s$ 是LinkSwitch-XT2数据手册中的最小开关频率。

- 请注意 $I_p$ 和 $f_s$ 在温度范围内的变化之间的抵消效应, 这会导致额外的1/0.9项。
- $Z$ 是损耗分配因子。

### 初级电感量( $L_p$ )公差

为了确保变压器设计的可制造性, 设计工程师需要提供所需的初级电感量公差。良好的设计方法通常使用计算出的初级电感量( $L_p$ )的 $\pm 10\%$ 公差。

为确保达到最小初级电感要求, 应在所需的初级电感总量上加上+10%。

### 第11步 - 变压器设计

- 计算圈数比 $N_p/N_s$ :

$$N_p = N_s \times \frac{V_{OR}}{V_o + V_D}$$

- 选择磁芯和骨架。

AN-18的附录A还提供了适合不同功率范围的推荐磁芯类型表。对于单路输出设计, 三层绝缘线次级可简化变压器结构, 并允许在给定输出功率下使用最小尺寸的磁芯和骨架。挡墙绕制适用于单路输出和多路输出次级绕组, 需要更宽的骨架, 因此需要更长/更高的磁芯。如果没有特定的外形尺寸要求, 最好从适合功率水平的最小EE型磁芯开始。EE磁芯通常是成本最低的类型。磁芯类型后面的两位数字表示磁芯尺寸, 单位为mm。对于100kHz工作频率, 磁芯材料的选择并不十分重要。TDK PC40材料是不错的首选。许多生产厂商都提供具有类似特性的其他铁氧体材料, 如飞利浦3C85及其同类产品, 也能在100kHz频率下工作, 如果具有成本优势, 也可以使用。

从目录中选择磁芯后, 可以很容易地确定合适的骨架。

生产厂商指定的磁芯参数 $A_e$ 、 $L_e$ 、 $AL$ 以及骨架参数 $BW$ 通常可以在同一目录中找到。

- 计算初级和次级绕组圈数, 以使峰值磁通密度( $B_p$ )不超过1500高斯。将 $B_p$ 限制在1500高斯, 以实现低音频噪声设计。使用最低的实际 $B_p$ 值, 以最大程度地降低音频噪声。有关音频噪声抑制技术的更多信息, 请参见AN-24。
- 有不同的方法可以确定每个绕组的圈数。一种方法是, 首先通过选择小于3000高斯的磁通密度 $B_p$ 来计算初级绕组圈数( $N_p$ )。根据前面步骤所得知的 $L_p$ 和 $I_p'$ , 我们可以计算 $N_p$ 如下:

$$N_p = 100 \times I_p' \times \frac{L_p}{B_p \times A_E}$$

其中,  $I_p'$ 等于最大 $I_{LIMIT}$ 。

另一种方法是选择设计表格所应用的次级绕组圈数 $N_s$ 。好的做法是先选择次级绕组圈数。对于100/115VAC使用1圈/伏特, 对于230VAC或通用输入使用0.6圈/伏特, 这是一个很好的假设。例如, 对于115VAC和12V输出 $V_o$ 以及0.7的整流管正向压降 $V_D$ , 将使用13圈次级作为初始值。初级绕组圈数 $N_p$ 与次级绕组圈数 $N_s$ 的关系是 $V_{OR}$ 与 $V_o + V_D$ 之间的比值。

- 计算次级绕组圈数 $N_p$ :

$$N_p = N_s \times \frac{V_{OR}}{V_O + V_D}$$

- 同样，偏置绕组的圈数 $N_B$ 可由下式计算得出:

$$N_B = N_s \times \frac{V_B + V_{DB}}{V_O + V_D}$$

$V_B$ 为偏置电压， $V_{DB}$ 为偏置整流管正向压降。

- 然后，确定初级绕组圈数 $N_p$ 后，必须检查的另一个关键参数是磁芯中的最大磁通密度( $B_M$ )。

$$B_M = \frac{100 \times I_p \times L_p}{N_p \times A_E}$$

其中， $A_E$ 是磁芯的等效截面积。初级电感量 $L_p$ 从第10步计算得出。而 $I_p$ 或初级电流已经给出。

- 计算气隙长度 $L_g$ 。气隙长度应大于0.1mm，以确保可制造性。

$$L_g = 40 \times \pi \times A_e \times \left( \frac{N_p^2}{1000 \times L_p} - \frac{1}{A_L} \right)$$

可以从磁芯的数据手册中找到磁芯截面积 $A_e$ 和无气隙的等效电感量 $A_L$ 。 $L_g$ 通常作为气隙地集成到磁芯的中心柱，并且需要至少51 $\mu$ m或2密耳才能实现可制造性。如果 $L_g$ 小于51 $\mu$ m，则必须再次增大磁芯尺寸或 $N_p$ 。

变压器生产厂商始终需要的另一个参数是开气隙后的磁芯等效电感量 $A_{LG}$ ，该参数只有在 $N_p$ 固定后才能确定:

$$A_{LG} = 1000 \times \frac{L_p}{N_p^2}$$

### 第12步 – 计算初级有效值电流 $I_{RMS}$ 、次级峰值电流 $I_p$ 、有效值电流 $I_{SRMS}$ 和输出纹波电流 $I_{RIPPLE}$

连续模式:

- 计算初级有效值电流 $I_{RMS}$

$$I_{RMS} = I_p \times \sqrt{D_{MAX} \times \left( \frac{K_{RP}^2}{3} - K_{RP} + 1 \right)}$$

- 计算次级峰值电流 $I_{SP}$ ，可根据初级峰值电流 $I_p$ 以及初级和次级之间的圈数比 $N_p/N_s$ 得出

$$I_{SP} = I_p \times \frac{N_p}{N_s}$$

- 计算次级有效值电流 $I_{SRMS}$ 。次级的 $K_{RP}$ 始终与初级的 $K_{RP}$ 相同，因为它只是具有占空比(1-D)的初级电流的反射版本。因此，次级有效值电流 $I_{SRMS}$ 可以采用与初级有效值电流类似的方式表示，只是 $D_{MAX}$ 替换为 $(1 - D_{MAX})$ 。

$$I_{SRMS} = I_{SP} \times \sqrt{(1 - D_{MAX}) \times \left( \frac{K_{RP}^2}{3} - K_{RP} + 1 \right)}$$

$I_{RIPPLE}$ 是输出电容的有效值纹波电流，可按下式计算:

$$I_{RIPPLE} = \sqrt{I_{SRMS}^2 - I_O^2}$$

$I_O$ 是电源输出电流，可按下式计算:

$$I_O = \frac{P_O}{V_O}$$

### 第13步 – 确定初级和次级绕组的线规

根据磁芯和骨架的尺寸，可以确定初级导线外径（单位为mm），该外径需要适配一整层或两层层的初级圈数，以便留出适当的裕量。

$$OD = \frac{BW_E}{N_p}$$

$BW_E$ 是等效骨架宽度，它考虑了物理骨架宽度 $BW$ 、挡墙 $M$ （单位均为mm）以及绕组层数 $L$ :

$$BW_E = L \times [BW - (2 \times M)]$$

可以选择小于或等于该直径的最接近的标准漆包线规格。使用线材表中的信息确定该线规的裸线直径 $DIA$ 。下一步是确定导线尺寸是否足以满足最大 $I_{RMS}$ 的要求。漆包线的电流容量以“每安圆密耳数”或 $CMA$ 表示，它是电流密度的倒数:

$$CMA = \frac{1.27 \times DIA^2 \times \frac{\pi}{4}}{I_{RMS}} \times \left( \frac{1000}{25.4} \right)^2$$

如果CMA小于200，则需要更大规格的导线来处理电流。如果只有一个现有层，则可以通过添加第二层和/或使用更大的磁芯/骨架和/或更小的NP来实现。另一方面，如果CMA大于500，则表明可以使用更小的磁芯/骨架和/或更大的NP。

请注意，在AN-17设计表格中，DIA实际上是使用经验方程从OD得出的。实用导线尺寸AWG是根据DIA确定的。然后根据AWG计算出CMA。

根据次级有效值电流ISRMS，可计算出最小次级导线直径DIAS（单位为mm），计算方法如下：

$$DIA_s = \sqrt{\frac{4 \times CMA \times I_{SRMS}}{1.27 \times \pi} \times \frac{25.4}{1000}}$$

如果所需的次级导线直径大于AWG #26线径（相当于100kHz下透入深度的两倍），则应使用等于或小于AWG #26线径的并绕绕组配置，以提供相同的等效截面积。并绕绕组的圈数必须与NS相同。例如，如果上面的方程式表明导线为23 AWG，则由NS圈两股并绕的26 AWG组成的绕组将是一个不错的选择。

请注意，如果次级绕组使用三层绝缘线，则绝缘线直径实际上要比DIAS大出两倍绝缘层厚度。因此，必须计算最大外径ODS（单位为mm）：

$$OD_s = \frac{BW - (2 \times M)}{N_s}$$

应指定三层绝缘线，其导线直径等于或大于DIAS，绝缘外径等于或小于ODS。

从第11步到第13步可以看出，变压器设计本身就是一个高度反复的过程。当NP改变时，NS和NB也会根据已经确定的比例发生变化。同样，磁芯尺寸的任何变化都需要重新计算CMA、BM和Lg，以确保它们在规定的限值内。表23显示了改变层数(L)、次级圈数(NS)和磁芯/骨架时的关系和影响。

		BM	Lg	(CMA)
L	↑	-	-	↑
NS	↑	↓	↑	↓
磁芯尺寸	↑	↓	↑	↑

表 23. L、NS和磁芯在反复优化中关系

#### 第14步 – 确定输出短路电流IOS

- 根据I'p和NP/NS计算最大输出短路电流IOS，其中I'p是LinkSwitch-XT2数据手册中的最大ILIMIT，NP/NS是第11步中的圈数比。

$$I_{OS} = I'_p \times \frac{N_p}{N_s} \times k$$

其中，k是峰值有效值电流转换系数。

- k值是根据经验测量值确定的：肖特基二极管的k = 0.9，PN结二极管的k = 0.8。
- 根据二极管电流额定值ID检查IOS。如有必要，可选择电流更大的二极管。

#### 第15步 – 选择输出电容

ESR是选择输出滤波电容的最重要参数。电容ESR直接决定了电源的输出纹波电压和电容的纹波电流额定值。一般来讲，纹波电流比较高的电容，其ESR也是可以接受的。

$$ESR = \frac{V_{RIPPLE}}{I_{SP}}$$

纹波电流通常是在105°C环境温度下指定的，这比大多数应用所需的环境温度要高得多。因此，电容可以在更高的纹波电流下工作，该电流由电容数据手册中的乘数系数决定。

电容的实际纹波电流可按下式计算：

$$I_{RIPPLE} = \sqrt{I_{SRMS}^2 - I_O^2}$$

其中，ISRMS是次级绕组有效值电流，IO是直流输出电流。

- 选择有效值电流额定值等于或大于输出纹波电流的输出电容。
- 使用额定用于开关电源的低ESR电解电容。
- 例如，UCC的KZH系列、Nichicon的UHD或UHW系列、以及Panasonic的EEU系列。

对于实际输出而言，电容值是次要的。只要电容对纹波的影响可以忽略不计。如果遵循所选的实际电容值，这将成立，如下面的COUT等式所示：

$$C_{OUT} \gg \frac{I_{OUT} \times D_{MAX}}{V_{RIPPLE} \times f_{SW}}$$

其中，

COUT为实际电容值。

IOUT为直流输出电流。

DMAX为最大占空比。

V RIPPLE为所需的输出纹波电压。

fSW为电源的开关工作频率。

**第16步 – 选择输出后级滤波器**

如果输出电容上测得的开关纹波电压高于要求的规格，则建议使用由2.2至4.7μH电感或铁氧体磁珠（仅适用于输出电流<1A的情况）和低ESR电解电容组成的LC后级滤波器。与增加电容值和/或降低主输出滤波电容的ESR相比，这将是一种成本更低的解决方案。

**第17步 – 选择偏置整流管**

偏置整流管的选择与输出整流管的选择类似，不同之处在于偏置绕组承载的电流很小（通常小于10mA）。电流容量和极快速恢复的注意事项不再适用。

偏置整流二极管两端的峰值反向电压由下式给出：

$$PIV_B = V_B + \left( V_{MAX} \times \frac{N_B}{N_P} \right)$$

**第18步 – 根据输入电压 $V_{ACMAX}$ 和输入有效值电流 $I_{ACRMS}$ 选择整流桥**  
在低输入电压下输入整流桥的最大工作电流：

$$I_{ACRMS} = \frac{P_O}{\eta \times V_{ACMIN} \times PF}$$

PF是电源的功率因数。通常，对于具有电容输入滤波器的电源，PF介于0.5至0.7之间。如果没有更好的参考数据，则使用0.5。

选择整流桥，使得：

- $I_D > 2 \times I_{ACRMS}$ ；其中， $I_D$ 是整流桥的额定有效值电流。
- $V_R > 1.25 \times 1.414 \times V_{ACMAX}$ ；其中， $V_R$ 是整流二极管的额定反向电压。

**第19步 – 反激电源连续导通工作模式(CCM)的设计到此完成****II. 断续工作模式**

本节专门介绍实现断续工作模式的详细设计步骤。

**第1步 – 按照“深入信息”第I部分的第1步至第6步进行操作**

**第2步 – 确定初级峰值电流 $I_p$ 。根据 $V_{MIN}$ 、 $P_O$ 和 $I_p$ 计算断续工作模式的最大占空比 $D_{MAX}$**

- 初级峰值电流为所选LinkSwitch-XT2器件的数据手册中最小 $I_{LIMIT}$ 的90%。 $I_p = 0.9 \times I_{LIMIT}$ 最小值。
- 计算断续工作模式的最大占空比 $D_{MAX}$ ，如下所示：

$$D_{MAX} = \frac{2 \times P_O}{\eta \times V_{MIN} \times I_p}$$

**第3步 – 根据 $V_{MIN}$ 、 $V_{OR}$ 和 $D_{MAX}$ 计算 $K_{DP}$**

在断续导通模式或DCM工作模式下，当MOSFET导通时，次级电流为零。图17说明了DCM工作模式下的初级漏极电流和次级整流管电流。

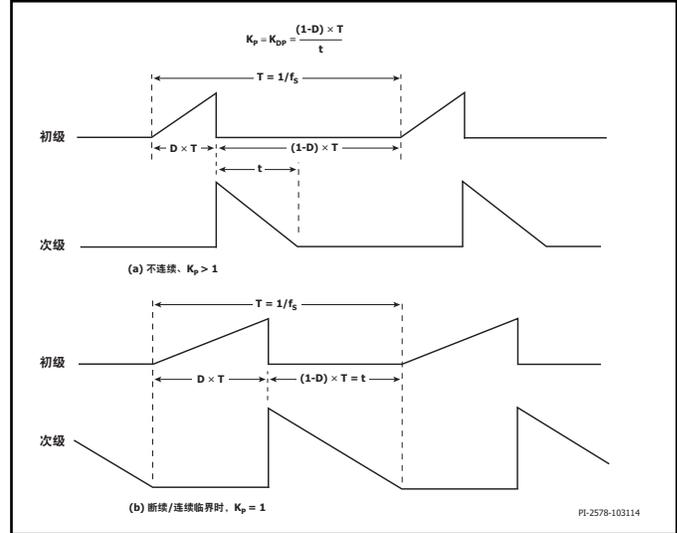


图 17. DCM工作模式下的初级漏极和次级整流管电流

- $K_{DP}$ 是开关的关断时间与磁芯的复位时间的比值：

$$K_{DP} = \frac{V_{OR} \times (1 - D_{MAX})}{V_{MIN} \times D_{MAX}}$$

**第4步 – 检查 $K_{DP}$ 以确保断续工作模式**

采用断续工作模式时，输出滤波器通常较小，使用PN结二极管的输出整流管成本较低，EMI和噪声较低。

在某些应用中，可能需要采用完全断续工作模式（在所有条件下均断续工作），以满足特定要求，如极低的输出纹波电压。使用RC缓冲器和/或PN结二极管作为输出整流管时，也需要采用完全断续工作模式。必要时，可以通过提高VOR来实现这一目标。为使LinkSwitch-XT2器件在最差情况下的漏极电压低于建议的725V水平， $V_{OR}$ 应保持在135V以下。

深度断续工作模式( $K_{DP} > 1$ )是指在大多数情况下设计处于断续工作模式，但偶尔也有可能处于连续工作模式。

连续工作模式( $K_{DP} < 1$ )可提供更高的输出功率。在这种模式下，应使用肖特基输出二极管，以防止二极管反向恢复时间过长，从而可能超过前沿消隐时间( $t_{LEB}$ )。

**第5步：检查是否为完全断续工作**

$K_{DP} > (1 - D_{MAX}) / (0.67 - D_{MAX})$ ：完全断续。

0.67是由各种参数（如LinkSwitch-XT2电流限流点和频率的公差）引起的占空比弛张百分比的倒数。

按下式重新计算VOR:

$$V_{OR} = \frac{K_{DP} \times V_{MIN} \times D_{MAX}}{1 - D_{MAX}}$$

- 如果 $V_{OR} < 135V$ ，转至第6步。
- 如果 $V_{OR} > 135V$ ，返回“深入信息”第5步的第一部分，选择更高电流的LinkSwitch-XT2器件。

#### 第6步 – 计算断续模式的初级电感量 $L_P$

$$L_P = \frac{2 \times P_O \times [Z \times (1 - \eta) + \eta]}{\eta \times f_S \times I_P^2}$$

其中:

$I_P$ 是LinkSwitch-XT2数据手册中的最小 $I_{LIMIT}$ 。

$f_S$ 是LinkSwitch-XT2数据手册中的最小开关频率。

请注意 $I_P$ 和 $f_S$ 的过温变化之间的抵消效应，这会导致额外的1/0.9项。

$Z$ 是损耗分配因子。如果 $Z = 0$ ，说明所有损耗都在初级侧。如果 $Z = 1$ ，说明所有损耗都在次级侧。如果没有参考， $Z = 0.5$ 是一个合理的起始点。

#### 第7步 – 变压器设计

基于连续工作模式进行的变压器设计步骤也适用于DCM。对于第7步，即断续工作模式的变压器设计，将采用第I部分第11步的设计方程和步骤。

#### 第8步 – 计算初级有效值电流 $I_{RMS}$ 和次级有效值电流 $I_{SRMS}$

断续模式:

- 计算初级有效值电流 $I_{RMS}$ 。

$$I_{RMS} = \sqrt{D_{MAX} \times \frac{I_P'^2}{3}}$$

其中， $I_P'$ 等于最大 $I_{LIMIT}$ 。

- 计算次级有效值电流 $I_{SRMS}$ 。

$$I_{SRMS} = I_{SP} \times \sqrt{\frac{1 - D_{MAX}}{3 \times K_{DP}}}$$

其中， $I_{SP} = I_P' \times [N_P/N_S]$ 且 $I_P' = I_{LIMITMAX}$ 。

- 根据 $I_{RMS}$ 和 $I_{SRMS}$ 选择初级和次级绕组的线规。
- 在某些设计中，可能需要使用规格较小（直径较大）的导线，以便在连续短路条件下将变压器温度保持在可接受的范围内。
- 请勿使用细于36 AWG的导线，以防止绕组电容过大并提高可制造性。

#### 第9步 – 确定初级和次级绕组的线规

第I部分中初级和次级绕组步骤的线规计算也适用于断续模式。对于断续模式的第9步，将采用第I部分第12步的设计方程和步骤。

#### 第10步 – 确定输出短路电流 $I_{OS}$ 以及输出电容( $C_{OUT}$ )、输出后级滤波器、偏置整流管和整流桥的选择

其他设计参数的计算和选择，如输出短路( $I_{OS}$ )、输出电容( $C_{OUT}$ )、输出后级滤波器、偏置整流管和整流桥，与第I部分的计算方法相同。对于断续工作模式的第10步，将采用第I部分设计方程和步骤的第14至18步。

#### 第11步 – 反激电源断续导通工作模式(DCM)的设计到此完成

## 附录C – 反激式应用的保护特性

## 滞回输出过压保护

在反激式拓扑结构中，LinkSwitch-XT2 IC提供的输出过压保护采用自动重启方式来实现，由 $>I_{BP(SD)}$ 的电流流入旁路引脚时触发。为了避免误触发这一功能，旁路引脚电容除起到内部滤波作用外，还提供外部滤波。为使旁路电容达到有效的高频滤波，应将电容尽量放置在距器件源极和旁路引脚最近的地方。

在非隔离反激式变换器中，通过将稳压管从输出供电连接到旁路引脚可以实现OVP过压保护功能。图18中的电路示例所示为一种实现输出过压保护的简单方法。此外，也可将一个小电阻（10Ω到47Ω）与OVP过压保护齐纳稳压管串联接入，为OVP检测提供额外滤波。与OVP齐纳稳压管串联在一起的电阻同样可以控制流入旁路引脚的最大电流。流入电流必须限制在16mA以下。

在反馈失效而导致的故障情况下，输出电压将快速上升并超过额定电压。当输出端电压超过连接在输出端和旁路引脚间的齐纳稳压管额定电压与旁路电压的总和时，将导致注入旁路引脚的电流超过 $I_{BP(SD)}$ ，从而触发自动重启，即实现了输出过压保护。

## 输入过压保护

在反激式变换器配置中，在功率MOSFET导通期间，LinkSwitch-XT2 IC可根据监测流入反馈引脚的电流，间接检测直流母线过压情况。图19所示为可能的电路设计。在功率MOSFET导通期间，次级绕组上的电压与初级绕组上的电压成正比。因此，流经晶体管Q3的发射极和基极的电流与VBUS电压直接成正比。

$$V_{PRI} = V_{BUS} - V_{DS} \quad (D1)$$

$V_{DS}$ 比母线电压小很多，因此可忽略不计。

次级绕组的电压与初级绕组的电压成正比。

$$V_{SEC} = \frac{V_{PRI}}{\eta} \quad (D2)$$

$$-V_{BP} + V_{Q3(EB)} + V_{D3} + V_{VR3} + V_{R3} = V_{SEC} \quad (D3)$$

因此，齐纳稳压管VR3的电压取决于VBUS。当输入电压高于其阈值且齐纳稳压管VR3导通时，晶体管Q3导通，电流将从旁路引脚电容经过晶体管Q3流入反馈引脚。当注入电流大于反馈引脚即时关断电流 $I_{FB(SD)}$ 且至少持续2个连续开关周期，将触发输入过压保护，LinkSwitch-XT2 IC将进入自动重启模式。

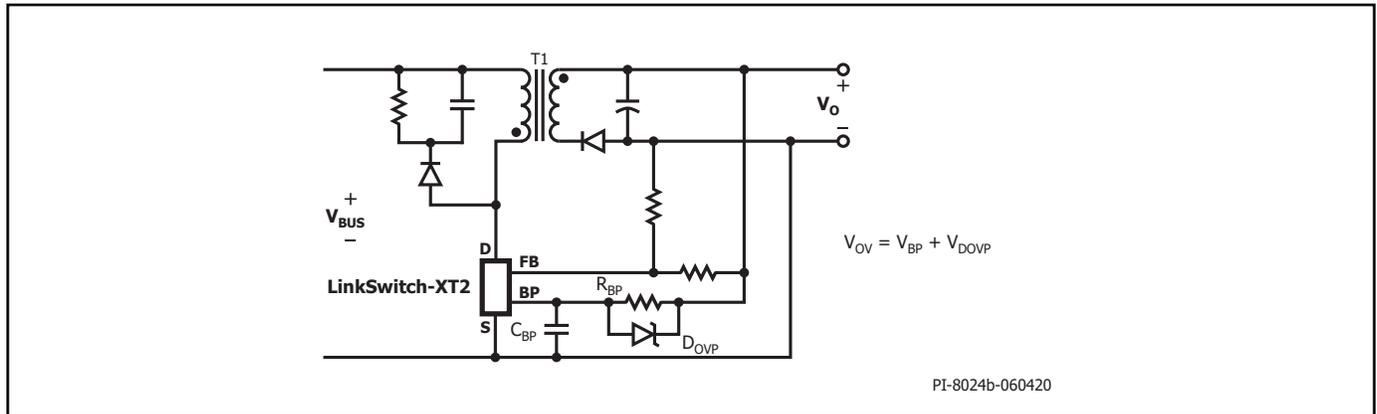


图 18. 具有输出过压保护的 非隔离反激式变换器

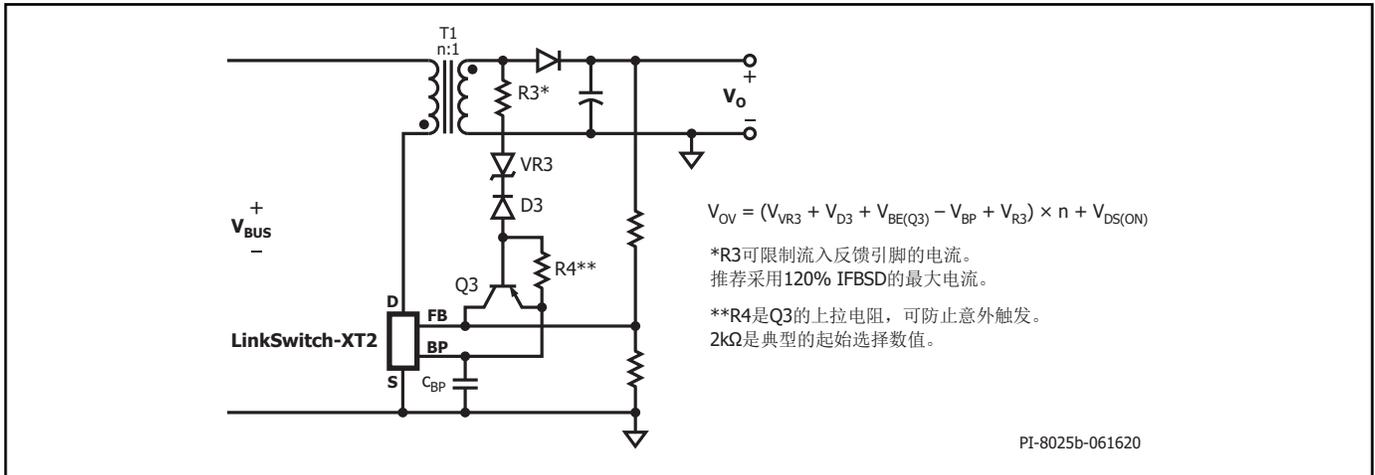


图 19. 通过使用反馈引脚进行输入电压检测，从而提供过压保护

母线过压的阈值为：

$$V_{OV} = (-V_{BP} + V_{Q3(EB)} + V_{D3} + V_{VR3} + V_{R3}) \times \eta + V_{DS} \quad (D4)$$

间接输入电压检测可降低典型初级侧输入过压检测电路中常见的功耗。

电阻R4用作微弱的下拉电阻，有助于防止Q3在正常工作期间发生误导通。R4可采用2kΩ电阻。根据所选择的齐纳稳压管和晶体管，可能需要调整R4的值。

R3用于限制流入反馈引脚的电流。流经R3的电流等于分别流经R4与Q3发射极和基极的电流的总和，可表示为：

$$I_{R3} = I_{Q3(EB)} + I_{R4} \quad (D5)$$

根据公式D4得出：

$$I_{R3} = \frac{V_{R3}}{R3} = \frac{\frac{(V_{BUS} - V_{DS})}{N} + V_{BP} - V_{Q3(EB)} - V_{D3} - V_{VR3}}{R3} \quad (D6)$$

且

$$I_{R4} = \frac{V_{BE(Q3)}}{R4} \quad (D7)$$

根据公式D6和D7得出：

$$I_{Q3(EB)} = \frac{\frac{(V_{BUS} - V_{DS})}{N} + V_{BP} - V_{Q3(EB)} - V_{D3}}{R3} - \frac{V_{BE(Q3)}}{R4} \quad (D8)$$

电流 $I_{Q3(EC)}$ 不得超过 $I_{FB(SD)}$ 的120%，以便限制流入反馈引脚的电流。

$$I_{Q3(EC)} = h_{FE} \times I_{Q3(EB)} = h_{FE} \times \left[ \frac{\frac{(V_{BUS} - V_{DS})}{N} + V_{BP} - V_{Q3(EB)} - V_{D3} - V_{VR3}}{R3} - \frac{V_{BE(Q3)}}{R4} \right] \quad (D9)$$

为了获得精确的输入过压阈值电压以及良好的效率、稳压性能和稳定性，应尽量减小变压器漏感。低漏感将会减弱次级绕组的振铃，并提供精确的输入OVP过压检测。通常在高压功率MOSFET导通280ns后，会对流入反馈引脚的电流进行取样并与 $I_{FB(SD)}$ 进行比较。

在某些设计中，如果次级绕组振铃时间超过280ns，可以在整流二极管两端跨接RC缓冲器来抑制振铃，确保精确检测输入电压。

下面是采用33V齐纳稳压管(VR3) BZX74-C33的示例，阈值为308V。当母线电压高于该阈值时，电源进入自动重新启动。首次检测到故障时，第一个开关关断的持续时间为150ms ( $t_{AR(OFF)}$ )。如果故障持续存在，后续关断时间延长为1500ms（后续 $t_{AR(OFF)}$ 关断期间）。

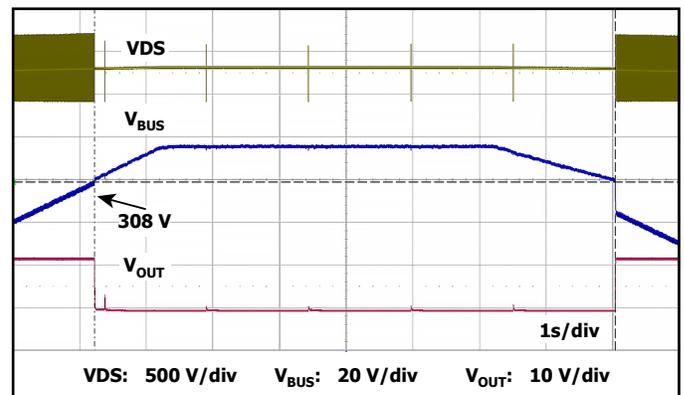


图 20. 间接输入电压检测的过压保护结果

修订版本	注释	日期
A	初始版本。	09/20

### 有关最新产品信息，请访问：[www.power.com](http://www.power.com)

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

### Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at [www.power.com](http://www.power.com). Power Integrations grants its customers a license under certain patent rights as set forth at [www.power.com/ip.htm](http://www.power.com/ip.htm).

### Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2020, Power Integrations, Inc.

### Power Integrations全球销售支持网络

#### 全球总部

5245 Hellyer Avenue  
San Jose, CA 95138, USA  
Main: +1-408-414-9200  
Customer Service:  
Worldwide: +1-65-635-64480  
Americas: +1-408-414-9621  
e-mail: [usasales@power.com](mailto:usasales@power.com)

#### 中国（上海）

徐汇区漕溪北路88号圣爱广场  
1601-1603室  
上海|中国, 200030  
电话: +86-21-6354-6323  
电子邮箱: [chinasales@power.com](mailto:chinasales@power.com)

#### 中国（深圳）

南山区科技南八路二号豪威科技大厦  
17层  
深圳|中国, 518057  
电话: +86-755-8672-8689  
电子邮箱: [chinasales@power.com](mailto:chinasales@power.com)

#### 德国（AC-DC/LED业务销售）

Einsteinring 24  
85609 Dornach/Aschheim  
Germany  
Tel: +49-89-5527-39100  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)

#### 德国（门极驱动器销售）

HellwegForum 1  
59469 Ense  
Germany  
Tel: +49-2938-64-39990  
e-mail: [igbt-driver.sales@power.com](mailto:igbt-driver.sales@power.com)

#### 印度

#1, 14th Main Road  
Vasanthanagar  
Bangalore-560052 India  
Phone: +91-80-4113-8020  
e-mail: [indiasales@power.com](mailto:indiasales@power.com)

#### 意大利

Via Milanese 20, 3rd. Fl.  
20099 Sesto San Giovanni (MI) Italy  
Phone: +39-024-550-8701  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)

#### 日本

Yusen Shin-Yokohama 1-chome Bldg.  
1-7-9, Shin-Yokohama, Kohoku-ku  
Yokohama-shi,  
Kanagawa 222-0033 Japan  
Phone: +81-45-471-1021  
e-mail: [japansales@power.com](mailto:japansales@power.com)

#### 韩国

RM 602, 6FL  
Korea City Air Terminal B/D, 159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728, Korea  
Phone: +82-2-2016-6610  
e-mail: [koreasales@power.com](mailto:koreasales@power.com)

#### 新加坡

51 Newton Road  
#19-01/05 Goldhill Plaza  
Singapore, 308900  
Phone: +65-6358-2160  
e-mail: [singaporesales@power.com](mailto:singaporesales@power.com)

#### 台湾地区

5F, No. 318, Nei Hu Rd., Sec. 1  
Nei Hu Dist.  
Taipei 11493, Taiwan R.O.C.  
Phone: +886-2-2659-4570  
e-mail: [taiwansales@power.com](mailto:taiwansales@power.com)

#### 英国

Building 5, Suite 21  
The Westbrook Centre  
Milton Road  
Cambridge  
CB4 1YG  
Phone: +44 (0) 7823-557484  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)