

应用指南AN-58

LinkSwitch-HP产品系列

设计指南

简介

LinkSwitch™-HP产品系列是设计用于离线式电源的高度集成的单片开关IC。输出调整是通过初级侧检测控制(PSR)实现的，可为高达90W/117W的设计提供高精度输出调整。PSR消除了包括光耦器在内的次级侧元件，同时仍能在电源输出端实现±5%或更高精度的输出调整。其他关键技术性能参数见表1。

控制器采用变频和变流模式相结合的控制方式，使用简单。环路补偿由单个RC网络提供。输入电压、输出过压以及电压失调检测均通过反馈电阻检测网络完成，从而最大限度地减少元件数量，并且无需有损耗的直接高压检测。此外，还可通过单个外围电阻对最大峰值漏极电流进行设定，从而灵活选择器件和变压器磁芯的尺寸，以优化尺寸、成本和效率。

如表2所示，有两种最大MCM（多周期模式）关断时间（与最小开关频率有关）和MOSFET电压额定值可供选择。

最大开关周期关断时间 $T_{MCM(OFF)}$ 决定最小开关频率以及空载输入功率性能和空载至高负载输出动态响应。如需最低空载输入功率，应选择4ms；如需更快的动态响应，应选择0.5ms。650V的MOSFET BV_{DSS} 额定耐压为降额要求不太严格的应用提供了低成本选择。

型号	BV_{DSS}	$T_{MCM(OFF)}$	P_{NC}
LNK677x	725V	4ms	<30mW
LNK676x	650V	4 ms	<30mW
LNK666x	650V	0.5ms	<100mW

x = 器件型号（3、4、5、6、7）

表2. LinkSwitch-HP器件系列选项

功率范围	≤90W (85VAC – 265VAC) ≤117W (195VAC – 265VAC)
低空载输入功率	<30mW (LNK67xx器件) <100mW (LNK66xx器件)
待机时可用输出功率高	输入功率<1W时，输出功率>0.75W 输入功率<0.1W时，输出功率>50mW
满载效率非常高	>86.5% (115VAC, 12V, 30W)
保护功能与可靠性	
输出短路保护	自动重新启动或锁存
输出过压/过流保护	自动重新启动或锁存
开环*	自动重新启动
输出过压保护	自动重新启动或锁存
电压缓升/跌落（输入欠压）	自动重新启动
输入过压保护	关断
精确的过温关断保护	滞回或锁存
器件开路/相邻引脚短路	是

*开环：反馈绕组与反馈分压器网络 R_{FB2} 之间的连接开路，或反馈引脚与反馈分压器网络 R_{FB2} 之间的连接开路。

表1. LinkSwitch-HP产品系列的关键技术性能参数

基本电路结构

图1所示电路是使用LinkSwitch-HP设计的反激式电源的基本配置。由于LinkSwitch-HP具有高集成度，许多电源设计难题都在IC中得到了解决。仅需考虑少量的元件参数设计问题，即可将一个电路结构用到所有应用场合。不同的输出功率只是要求电路中的某些元件具有不同的数值，但电路结构不会改变。输入欠压和过压、外部限流点设定、输入电压前馈和可控的使能/关闭等高级功能只需少量外围元件即可轻松实现，但需

快速入门

希望立即开始设计的读者可以使用如下信息，为第一个工程原型快速设计出一个变压器并选择相应的元器件。只需在PIXIs设计表格中录入以下信息，其他参数将根据典型设计自动选取。

- 录入AC输入电压范围 V_{AC_MIN} 、 V_{AC_MAX} （表5）和工频 f_L 。一般而言，对于通用输入设计，使用50Hz的额定工频可以提供足够的设计裕量。
- 录入额定或主输出电压 V_O 。

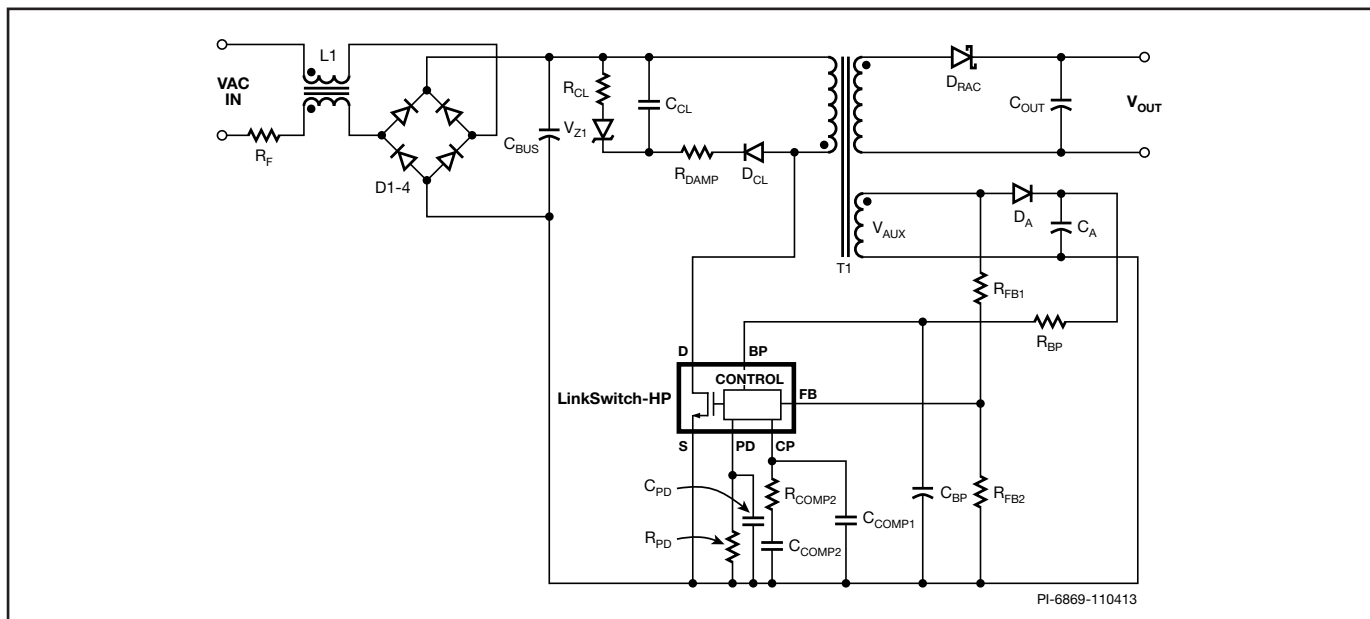


图1. 具有初级检测电压调整功能的典型LinkSwitch-HP单路输出反激式电源

要考虑额外的设计因素。有关这些功能的具体工作细节，请参阅LinkSwitch-HP数据手册。

范围

本应用指南旨在帮助工程师使用LinkSwitch-HP系列器件设计AC-DC隔离反激式开关电源。工程师可以利用本文所述的指导方法快速选择所需的关键元件并完成合适的变压器设计。为方便起见，本文直接参考了PIXIs变压器设计表格，该设计表格为PI Expert™设计软件的一部分。LinkSwitch-HP反激式电源的基本电路结构如图1所示，本应用指南也使用该电路作为参考电路，对其中的元件设计加以讨论。

除了本应用指南之外，您还会发现LinkSwitch-HP参考设计套件（RDK，其中包括工程原型样板和器件样品）非常有用，可作为一个工作电源范例使用。有关PI Expert软件下载、如何获取RDK及本文档更新方面的详细信息，请访问www.powerint.com。

- 录入输出功率 P_O 。如果有峰值功率要求，则录入该值。
- 参考表3录入预估效率 η 。

输入电压 (VAC)	输出电压 (V)	预估效率 (%)
85-265或85-132	3.3	77
	5	82
	≥12	86
190-265	3.3	77.5
	5	82.5
	≥12	87

表3. 预估效率相对于输入和输出电压的变化

完成首件工程原型后在最低交流输入电压(V_{AC_MIN})、最大负载条件下测量其效率，再相应地调整表格中估计的效率取值。

- 输入损耗分配因子Z
对于典型的应用取值0.5。
- 录入 C_{IN} 输入电容
对于通用输入(85-265VAC)或单电压输入(100/115VAC)取值
 $2\mu F/W \sim 3\mu F/W$ 。
对于单电压输入(185-265 VAC)取值 $1\mu F/W$ 。
- 从下拉列表中选择LinkSwitch-HP，或保留为Auto（自动）。Auto（自动）可根据输出功率和输入电压来选择器件。

根据输出功率和输入电压从表4中选择器件。

- 从下拉菜单中选择磁芯类型（如果需要）。如果无任何磁芯型号录入，设计表格会自动选择合适的磁芯。

输出功率对照表1

型号 ⁴	散热片	230VAC $\pm 15\%$		85-265VAC	
		适配器	敞开式	适配器	敞开式
LNK67x3K/V	PCB-W ¹	15W	25W	9W	15W
LNK67x3K	PCB-R ²	21W	35W	12W	21W
LNK67x3E	金属	21W	35W	13W	27W
LNK67x4K/V	PCB-W ¹	16W	28W	11W	20W
LNK67x4K	PCB-R ²	22W	39W	15W	28W
LNK67x4E	金属	30W	47W	20W	36W
LNK67x5K/V	PCB-W ¹	19W	30W	13W	22W
LNK67x5K	PCB-R ²	26W	42W	18W	31W
LNK67x5E	金属	40W	59 ³ W	26W	45W
LNK67x6K/V	PCB-W ¹	21W	34W	15W	26W
LNK67x6K	PCB-R ²	30W	48W	22W	37W
LNK67x6E	金属	60W	88 ³ W	40W	68 ³ W
LNK67x7K/V	PCB-W ¹	25W	41W	19W	30W
LNK67x7K	PCB-R ²	36W	59W	27W	43W
LNK67x7E	金属	85 ³ W	117 ³ W	55W	90 ³ W

表4. 输出功率对照表

备注：

1. PCB散热片采用波峰焊方式焊接。
2. PCB散热片采用红外回流焊（裸焊盘热连接至PCB）。
3. 此处注明的最大功率是基于正确的散热方式/散热片尺寸。
4. 封装：E：eSIP-7C，K：eSOP-12B，V：eDIP-12B。请参阅表2了解所有的器件选项。

如果出现任何警告，请按照设计表格第6列（最右侧）中的说明更改设计。

- 制作变压器
- 选择关键元件
- 制作原型并根据需要反复调整设计。根据测量的实际结果，输入到设计表格中，对原来假设的参数（比如效率、最低输入电压 V_{MIN} ）进行修正。

详细设计步骤

简介

使用本设计流程可以设计出具有或不具有峰值输出功率要求的电源。当使用没有安装散热片的V封装并使用PCB作为散热片时，这一点尤其重要。这就导致设计受到温升限制，而不是器件功率能力限制。这样，电源产品的峰值持续功率值和时间由LinkSwitch-HP和其它功率器件的温升所决定。可设定关断延迟功能（通过编程设定(PD)引脚）可设定在指定持续时间后触发关断，适用于在峰值功率工作期间可以接受输出电压下降的应用。

随着平均功率的增加，根据实测的变压器、器件和输出二极管温度，可能需要选择更大的变压器，以增加绕组的铜面积，并增加器件数量以及二极管散热片大小。

输出功率对照表（表4）中列出了在密闭适配器和敞开式温升性能条件中可得到的峰值功率与连续（平均）功率的参考数据。对于eSIP (E)封装，在安装了散热片的条件下，输出功率主要受到器件限流点限制。对于eDIP (V)和eSOP (K)封装，假定仅使用PCB进行散热，器件受到温升限制。由于不同封装的限流点值相同，因此可以通过改进散热，例如在封装顶部的裸焊盘上安装散热片，将V和K封装的连续输出功率值提高到E封装的连续输出功率值。

使用设计表格时，只要输入单元格发生变化，输出计算结果的任何变化都会以黄色高亮显示。这有助于理解参数之间的依赖关系。

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Select Core Size	Auto	EF25		
Core		EF25		所选磁芯
Custom Core				如果适用, 请输入自定义磁芯的名称
AE		0.518	cm ²	磁芯等效截面积
LE		5.78	cm	磁芯等效路径长度
AL		2000	nH/T ²	无气隙磁芯等效电感量
BW		15.6	mm	骨架绕组宽度
M		0.00	mm	安全挡墙宽度 (初级至次级爬电距离的一半)
L		2		初级绕组层数
NS		10		次级绕组圈数
DC INPUT VOLTAGE PARAMETERS				
VMIN		93	V	最小直流输入电压
VMAX		375	V	最大直流输入电压
CURRENT WAVEFORM SHAPE PARAMETERS				
DMAX		0.55		最大占空比
IAVG		0.40	A	
IP		1.05	A	峰值初级电流
IR		0.63	A	初级纹波电流
IRMS		0.56	A	初级有效值电流
TRANSFORMER PRIMARY DESIGN PARAMETERS				
LP_TYP		670	uH	典型初级电感量
LP_TOL		10	%	初级电感公差
NP		87		初级绕组圈数
NB		8		偏置绕组圈数
ALG		89	nH/T ²	开气隙后的磁芯等效电感量
BM		1571	Gauss	在PO、VMIN下的最大磁通密度(BM<3100)
BP		3422	Gauss	峰值磁通密度(BP<3700)
BAC		471	Gauss	磁芯损耗曲线中的AC磁通密度 (0.5 X 峰值-峰值)
ur		1776		无气隙磁芯的相对磁导率
LG		0.70	mm	气隙长度(Lg > 0.1 mm)
BWE		31.2	mm	等效骨架宽度
OD		0.36	mm	初级绕组最大线径 (包括绝缘层)
INS		0.06	mm	估计的总绝缘层厚度 (= 2 * 膜厚度)
DIA		0.30	mm	裸线直径
AWG		29	AWG	初级绕组的导线规格 (如果计算出的线径在两种标准线径之间, 则使用较小线规的导线)
CM		128	Cmils	以Cmil为单位的裸线等效面积
CMA		228	Cmils/Amp	初级绕组电流容量(200 < CMA < 500)

图2. 高亮显示计算结果的变化, 在本例中, NS输入发生变化, 导致输出变化以黄色高亮显示

额定输入电压(VAC)	VAC _{MIN}	VAC _{MAX}
100/115	85	132
230	195	265
通用	85	265

表5. 标准的全球输入电压范围

第1步 – 输入应用变量 V_{ACMIN} 、 V_{ACMAX} 、 f_L 、 V_O 、 $P_{O(AVE)}$ 、 $P_{O(PEAK)}$ 、 η 、 Z 、 V_B 、 t_C 、 C_{IN}

ENTER APPLICATION VARIABLES				客户
VACMIN		85 V		最小AC输入电压
VACMAX		265 V		最大交流输入电压
f_L		50 Hz		AC电网频率
V_O		12 V		输出电压（主）
P_O		30 W		指定输出功率
η		0.80		预估效率
Z		0.50		损耗分配因子
V_B		10 V		偏置电压
t_C		3 ms		整流桥导通时间估计值
C_{IN}		90 μ F		输入滤波电容

图3. 应用变量输入

输入电压, V_{ACMIN} 、 V_{ACMAX}

从表3当中确定输入电压范围。对于直流输入应用，例如电源由PFC产生的直流母线供电，并在较大的系统中提供内部管理/辅助电源，可直接输入 V_{MIN} 和 V_{MAX} 的值。

工频, f_L

对于通用输入电压或单电压100VAC输入取值50Hz；对于单电压115VAC输入取值60Hz。对于单电压230VAC输入取值50Hz。这些值表示典型的工频，而不是最小频率。

的典型效率数据。对于多路输出，计算较低电压(<12V)和较高电压(≥12V)下的输出功率比例，并按比例在5V和12V之间选择预估效率。

电源损耗分配因子, Z

该因子表示电源初级和次级之间的损耗比例。 Z 因子和效率参数决定了功率级要处理的实际功率。例如，功率级（通过变压器传输）不会处理在输入级（EMI滤波器、整流电路等）的损耗，因此尽管输入级的损耗降低了效率，但这并不会影响变压器的设计。

DC INPUT VOLTAGE PARAMETERS				
VMIN		93 V		最小直流输入电压
VMAX		375 V		最大直流输入电压

图4. 直流输入电压参数

对于大多数应用，这都预留了足够的整体设计裕量。在绝对最差情况下或根据产品规格，可以将这些数值降低6%（使用47Hz或56Hz）。如果是半波整流，可以使用 $f_L/2$ 。 f_L 的值用于计算 V_{MIN} 的值。

额定输出电压, V_O (V)

在连续输出负载情况下，录入电源主输出的额定输出电压。通常，主输出是输出功率最高的输出。

输出功率, P_O (W)

输入电源的平均输出功率。如果电源是多路输出电源，录入所有输出的功率总和。

电源效率, η

输入整个电源的预估效率，是在满载及最差的输入电压（一般为最低输入电压）条件下由输出端测得的效率。表3提供了5V或12V单路输出设计

初级侧损耗的例子包括输入整流器损耗、EMI滤波器损耗、MOSFET导通损耗以及初级侧绕组损耗。次级侧损耗的例子包括次级二极管损耗、次级绕组和磁芯损耗，以及与初级钳位电路和偏置绕组相关的损耗。如果设计没有峰值功率要求，则建议该参数取值0.5。如果设计有峰值功率要求，则取值0.65。当输入级元件（共模扼流圈、差分电感、热敏电阻、桥式二极管）的尺寸是根据平均功率而不是峰值功率来确定时，这种差异会导致峰值功率负载下输入级损耗的增加。

偏置绕组输出电压(V_B)

录入偏置绕组输出的输出电压，建议采用10V的起始值。电压较高时会提高空载输入功率，不建议取低于9V的值，因为在轻载时可能没有足够的电压来偏置控制器，从而导致空载功率增大。随着输出负载的增加，IC开关频率也增加，导致偏置电压升高。这很有用，因为它可以补偿由于MOSFET驱动随频率增加而导致的IC功耗的增加。

桥式二极管的导通时间, t_C (ms)

如果无法确定（来自测量数据），将录入3ms的桥式二极管的导通时间。

总输入电容容量, C_{IN} (μF)

表6给出了适用于在不同交流输入电压范围内计算输入电容容量的建议倍增系数。选择下一个最大的标准值（或使用两个输入电容时的组合）。使用较小的数值会导致电容电压降低，从而提高初级有效值电流，这将增加损耗、器件功耗并降低效率。

交流输入电压(VAC)	每瓦特输出功率应使用的总输入电容容量(μF/W)，全波整流
100/115	2-3
230	1
85-265	2-3

表6. 不同的输入电压范围建议的总输入电容容量

第2步 – 输入LinkSwitch-HP变量：器件、电流限流点、 V_{OR} 、 V_{DS} 、 V_D ，选择合适的LinkSwitch-HP器件

选择器件型号

首先，请参考LinkSwitch-HP输出功率对照表（表4）。如果是封闭式设计，则将连续输出功率与适配器列对应的数值进行比较；如果电源是敞开式设计，则将连续输出功率与敞开式列对应的数值进行比较。如果该列数值小于连续输出功率，则选择下一个更大的器件或选择不同的器件封装类型。同样，如果连续输出功率接近功率对照表中所列的适配器功率数值，则需要根据实际工程原型的温升测量结果来确定是否需要选择更大型号的器件。通常，器件的温升性能决定了适配器（封闭式）设计的最大连续输出功率和敞开式设计的器件电流限流点。

输出功率对照表¹

型号 ⁴	散热片	230VAC ±15%		85-265VAC	
		适配器	敞开式	适配器	敞开式
LNK67x3K/V	PCB-W ¹	15W	25W	9W	15W
LNK67x3K	PCB-R ²	21W	35W	12W	21W
LNK67x3E	金属	21W	35W	13W	27W
LNK67x4K/V	PCB-W ¹	16W	28W	11W	20W
LNK67x4K	PCB-R ²	22W	39W	15W	28W
LNK67x4E	金属	30W	47W	20W	36W
LNK67x5K/V	PCB-W ¹	19W	30W	13W	22W
LNK67x5K	PCB-R ²	26W	42W	18W	31W
LNK67x5E	金属	40W	59 ³ W	26W	45W
LNK67x6K/V	PCB-W ¹	21W	34W	15W	26W
LNK67x6K	PCB-R ²	30W	48W	22W	37W
LNK67x6E	金属	60W	88 ³ W	40W	68 ³ W
LNK67x7K/V	PCB-W ¹	25W	41W	19W	30W
LNK67x7K	PCB-R ²	36W	59W	27W	43W
LNK67x7E	金属	85 ³ W	117 ³ W	55W	90 ³ W

表7. 输出功率对照表

备注：

1. PCB散热片采用波峰焊方式焊接。
2. PCB散热片采用红外回流焊（裸焊盘热连接至PCB）。
3. 此处注明的最大功率是基于正确的散热方式/散热片尺寸。
4. 封装：E：eSIP-7C，K：eSOP-12B，V：eDIP-12B。请参阅表2了解所有的器件选项。

ENTER LinkSwitch-HP VARIABLES				
LinkSwitch-HP	Auto	LNK6766E		所选LinkSwitch-HP
ILIMITMIN		1.814 A		最小限流点
ILIMITMAX		2.087 A		最大限流点
ILIMITMIN_EXT		1.814 A		外部最小限流点
ILIMITMAX_EXT		2.087 A		外部最大限流点
KI	Auto	1.000 A		流限降低系数
Rpd		124.00 k-ohm		设定延迟电阻
Cpd		33.00 nF		设定延迟电容
Total programmed delay		0.86 sec		总设定延迟
fS		132 kHz		LinkSwitch-HP开关频率：在132kHz和66kHz之间选择
fSmin		124 kHz		LinkSwitch-HP最小开关频率
fSmax		140 kHz		LinkSwitch-HP最大开关频率
KP		0.60		纹波电流与峰值电流的比率(0.4 < KP < 6.0)
VOR		108.40 V		反射输出电压
Voltage Sense				
VUVON		102.11 V		欠压导通
VUVOFF		43.19 V		欠压关断
VOV		462.09 V		过压阈值
FMAX_FULL_LOAD		135.55 kHz		满载时的最大开关频率
FMIN_FULL_LOAD		120.06 kHz		满载时的最小开关频率
TSAMPLE_FULL_LOAD		3.23 us		满载时的最小可用二极管导通时间。该值应始终大于2.7us
TSAMPLE_LIGHT_LOAD		2.52 us		轻载时的最小可用二极管导通时间。该值应始终大于1.4us
VDS		3.29 V		LinkSwitch-HP导通状态漏-源极电压
VD		0.50 V		输出绕组二极管正向电压降
VDB		0.70 V		偏置绕组二极管正向电压降

图5. 设计表格中的LinkSwitch-HP变量部分

外部流限降低系数, KI

用户输入的系数KI表示将选择哪个器件限流点。在40%至100% (=默认值) 之间有7个分立电流限流点设置, 以10%为增量递增。如表8所示, 每个电阻值通过外部设定电阻 R_{PD} (单元格[A35]) 的值进行设置。在韩国等一些国家, 1%标准电阻值与E96标准值不同。为方便用户选择电阻, 表9提供了调整后的外部设定电阻 R_{PD} , 符合韩国的1%标准电阻值。该值在启动时测量, 并在内部锁存, 直到IC在断电时复位。在大多数情况下, 限流点应设置为略高于(15%)功率输出所需的最小峰值电流(I_P)。在过载和启动时, 初级和MOSFET电流将达到限流点, 此时可限制峰值磁通密度(BP), 从而优化变压器设计。

I_{PD} (μA)	R_{PD} (k Ω)	I_{LIMIT_NORM} (%)	I_{PD} (μA)	R_{PD} (k Ω)	I_{LIMIT_NORM} (%)
10	124	100	54	23.2	60
16	78.7	90	83	15	50
24	52.3	80	125	10	40
36	34.8	70			

表8. 流限降低与 R_{PD} 值的对应关系

I_{PD} (μA)	R_{PD} (k Ω)	I_{LIMIT_NORM} (%)	I_{PD} (μA)	R_{PD} (k Ω)	I_{LIMIT_NORM} (%)
9.5	130	100	51.6	24	60
16.5	75	90	82.7	15	50
24.3	51	80	125	10	40
37.5	33	70			

表9. 流限降低与 R_{PD} 值的对应关系。调整为符合韩国1%标准电阻值

为提高效率和改善温升性能, 还可以通过减小KI来选用比所需输出功率更大的LinkSwitch-HP器件, 从而使较大器件的限流点仍略高于 I_{PK} 的计算值。

将限流点设置得比所需输出功率的 I_{PK} 值高出很多 (例如50%), 可以提高效率, 特别是对于仅有单路交流高压输入(190~265VAC)的设计。在高输入电压下, 开关损耗 (相对于导通损耗而言) 占主导地位, 并与开关频率成正比。将限流点设置为比输出功率所需值高出50%可降低器件的开关频率。这是由于LinkSwitch-HP器件的控制行为所致, 当初级峰值电流降低到设定限流点的50%以下时, 器件的开关频率会降低。(注意, 电源的最大输出功率也会相应增大)。

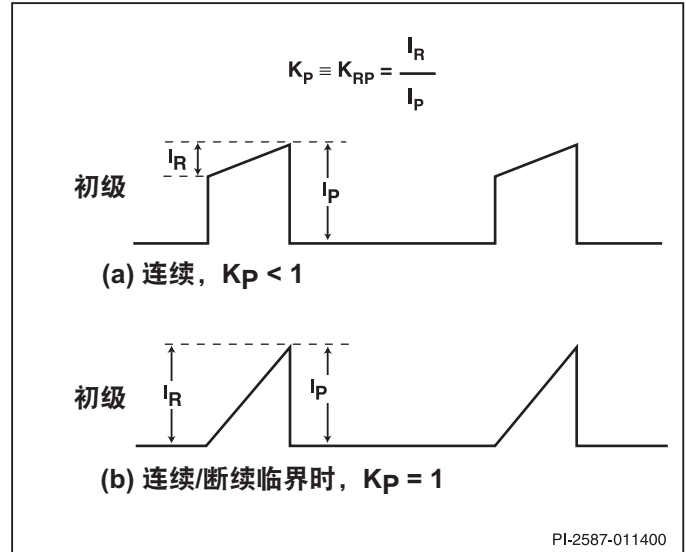


图6. CCM和DCM工作波形

开关频率

典型的开关频率为132kHz。(有关多模式工作的说明, 请参阅LinkSwitch-HP数据手册中的图5)。

纹波电流与峰值电流的比率, K_p

K_p 是纹波电流与峰值初级电流的比率。通常, $K_p > 1$ 对应于DCM (断续导通模式) 工作, $K_p < 1$ 对应于CCM (连续导通模式) 工作, 并且与初级电流波形有关。

DCM工作不适合基于LinkSwitch-HP的设计, 因为输出电压的反馈采样需要在二极管还在续流期间完成。因此存在 K_p 限制, 建议对于通用输入电压, K_p 值保持在0.5到0.6范围内。

K_p 值越低, 初级电感值(L_p)越大。这会导致圈数增加, 从而增大漏感并减少填充骨架窗口的铜的允许横截面。 K_p 值越高, 意味着次级二极管导通时间越短, 可以接近1.2 μs , 这是器件在空载时保持调整的最小采样时间要求。对于可靠耐用的设计, K_p 需要处于推荐的范围内。单元格D34和D33分别显示针对所选 K_p 和 V_{OR} 在轻载/空载和满载条件下计算出的最小次级二极管导通时间。

反射输出电压, V_{OR} (V)

反射电压为输出二极管导通期间次级绕组电压以变压器圈数比的比例反射到初级绕组上而形成的电压。

对于基于LinkSwitch-HP的设计, V_{OR} 值受到次级二极管导通时间和最大占空比的限制。推荐的 V_{OR} 值范围为80V至125V。

为达到设计优化的目的，应综合考虑如下因素：

1. 较高的 V_{OR} 允许在最低电压 V_{MIN} 时获得更高的输出功率，这会降低输入电容值和提高给定LinkSwitch-HP器件的输出功率。
2. 较高的 V_{OR} 会降低输出二极管上的电压应力，在某些情况下可使用较低的正向电压降肖特二极管，从而实现效率的提高。
3. 较高的 V_{OR} 会增加漏感和提高钳位损耗，从而降低电源的效率并降低多路输出设计中的交叉稳压性能。
4. 较高的 V_{OR} 会增大次级侧的峰值电流及有效值电流，从而增加次级侧的铜损和二极管损耗。

选择最佳的 V_{OR} 值取决于具体应用，并且需要综合考虑上述各因素。

对于较低电压输出（约5V或多路输出设计），建议使用约100V - 110V的较低 V_{OR} 。对于较高电压输出（12V或更高），建议使用约110V和120V的较高 V_{OR} 。

通常不建议选择低于80V的值。低 V_{OR} 可能会导致在启动期间过度触发MOSFET自我保护功能，尤其是在高输出电压(>12V)设计中，导致输出电压升高不均匀。

问题	建议措施	备注
D34（轻载/空载时的最小二极管导通时间）<1.4 μ s	减小 K_p ，直至D34 >1.4 μ s	最好从1.2 μ s开始留出500ns的裕量。因而D34 $\geq$ 1.7 μ s
D33（满载时的最小二极管导通时间）<2.7 μ s	减小 V_{OR} ，直至D33 >2.7 μ s	最好从2.5 μ s开始留出500ns的裕量。因而D33 $\geq$ 3.0 μ s

表10. K_p 和 V_{OR} 值的建议措施

输入电压检测 (V_{UV_ON} , V_{UV_OFF})

V_{UV_ON} （欠压导通）是LinkSwitch-HP在电压缓升期间开始开关时所需的输入电压(DC)。该参数由偏置绕组NB与初级绕组 N_p 的圈数比以及电阻值 R_{FB1} （图8）决定，该电阻是偏置绕组（也是反馈检测绕组）的反馈电阻分压器的上方电阻。通用输入范围的推荐值通常为100V。

通过选择所需的 V_{UV_ON} 阈值，设计表格将计算出 R_{FB1} 的适当值。仅 V_{UV_ON} 阈值可选。 V_{UV_OFF} 和 V_{OV} 将根据 V_{UV_ON} 阈值的选择进行定位。

Voltage Sense				
VUVON			102.11 V	欠压开启点
VUVOFF			43.19 V	欠压关机点
VOV			462.09 V	过压阈值

图7. 设计表格中的输入电压检测部分

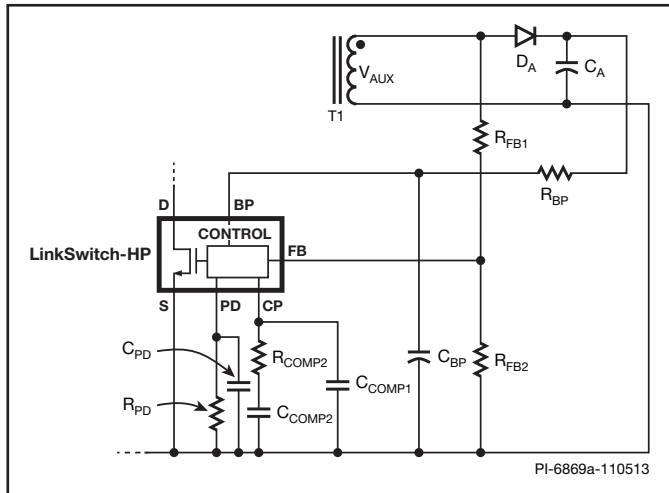


图8. 典型初级配置。

V_{UV_OFF} （欠压关断）是电压跌落阈值，低于该阈值时LinkSwitch-HP会停止开关。这是与 V_{UV_ON} 的固定比率。

VOV（过压关断）确定输入过压阈值，超过该阈值时器件停止开关。

轻载和重载条件下的最小采样时间

这些单元格显示轻载和满载条件下的反激导通时间（输出二极管导通的时间）。如图10所示，采样时间随着负载的降低而缩短。如果任一情况下的导通时间过短，就会显示警告。空载或轻载时的典型采样时间为1.2 μ s，满载时为2.5 μ s。TSAMPLE_LIGHT_LOAD调整为1.4 μ s，TSAMPLE_FULL_LOAD调整为2.7 μ s，以覆盖可能的变化范围。有关这些参数的理想值，请参见表10。

关断延迟电容(C_{PD})

通过为所选限流电阻(R_{PD})选择延迟电容(C_{PD})值，可以对所需的关断延迟时间（除标准的35ms之外）进行设定。选择KI系数时会自动选择电阻 R_{PD} 。总设定延迟在单元格[E37]中显示。 C_{PD} 还可用作编程设定引脚的噪声滤波电容，建议使用1nF的电容值来通过6kV的浪涌测试。

FEEDBACK SENSING SECTION				
RFB1			35.70 k-ohms	反馈分压器上端电阻
RFB2			9.09 k-ohms	反馈分压器下端电阻

图9. 设计表格中的反馈检测电阻值部分

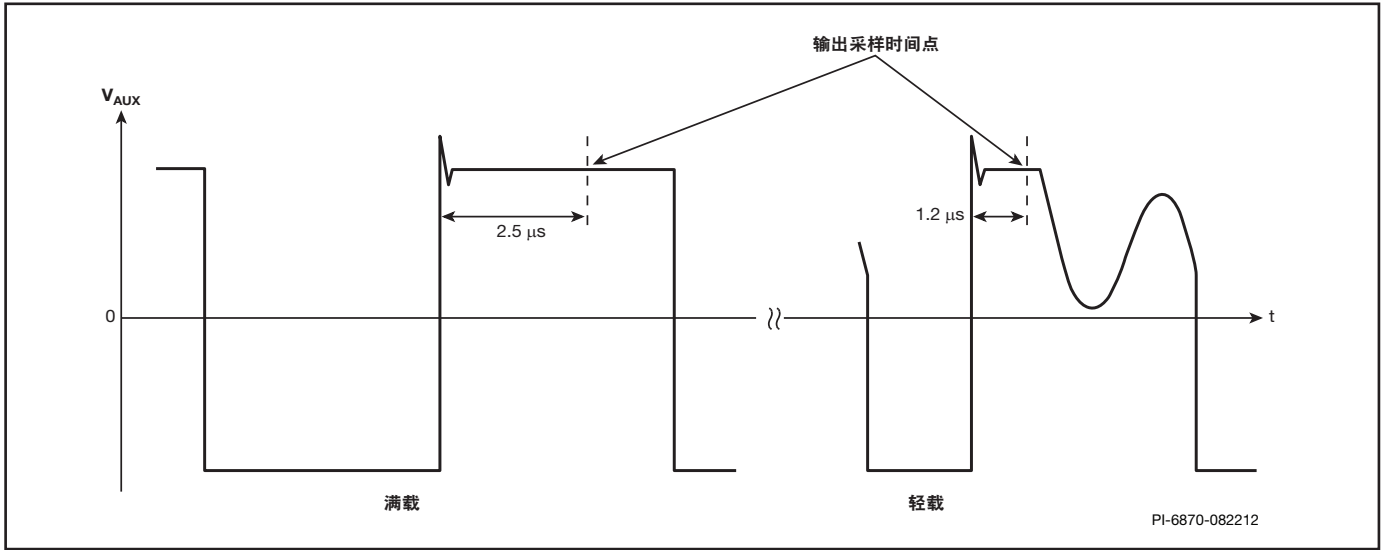


图10. 采样时间

ENTER LinkSwitch-HP VARIABLES				
LinkSwitch-HP	Auto	LNK6766E		所选LinkSwitch-HP
ILIMITMIN		1.814 A		最小限流点
ILIMITMAX		2.087 A		最大限流点
ILIMITMIN_EXT		1.814 A		外部最小限流点
ILIMITMAX_EXT		2.087 A		外部最大限流点
KI	Auto	1.000 A		流限降低系数
Rpd		124.00 k-ohm		设定延迟电阻
Cpd		33.00 nF		设定延迟电容
Total programmed delay		0.86 sec		总设定延迟

图11. 设计表格中的关断延迟部分

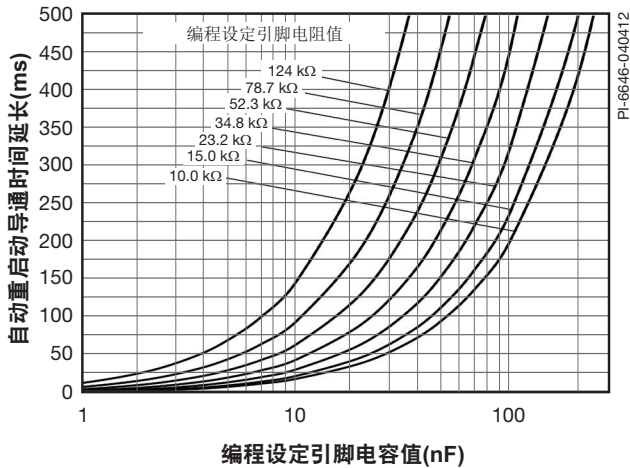


图12. 关断时间延长设定

LinkSwitch-HP导通状态漏源极电压, V_{DS} (V)

该参数为LinkSwitch-HP的漏极和源极引脚间产生的平均导通状态电压。如果该灰色单元为空, 假定的默认电压值为4V。如果没有合适的数值, 使用默认值即可。

输出二极管正向电压降, V_D (V)

录入(主)输出二极管的平均正向电压降。如果没有合适的数值选择, 对肖特基二极管取值0.5, 对PN结二极管取值0.7V。假定的默认值为0.5V。

偏置绕组二极管正向电压降, V_{DB} (V)

录入偏置绕组输出二极管的平均正向电压降。PN结二极管取值0.7V。

反馈电阻网络

上方电阻 R_{FB1} 的值已由上述UV和OV功能确定。设计表格计算反馈电阻分压器 R_{FB2} 下方电阻的值, 以缩放来自偏置绕组的反激反馈信号, 从而提供所需的输出电压调整。

MOSFET导通时, 基于-250μA (典型值) 的输入欠压导通阈值选择 R_{FB1}

$$V_{AUX} = -\frac{N_A \times (V_{BUS} - V_{DS})}{N_P}; R_{FB1} = \frac{V_{AUX}}{-250 \mu A}$$

MOSFET关断时, 基于 $V_{REF} = 2.0V$ 和 V_{AUX} 计算 R_{FB2}

$$V_{AUX} = \frac{N_A \times (V_{SEC})}{N_S}; V_{REF} = \frac{V_{AUX} \times (R_{FB2})}{(R_{FB1} + R_{FB2})}$$

PI-6945-012213

图13. R_{FB1} 和 R_{FB2} 的计算公式

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Select Core Size	Auto		EF25	
Core			EF25	所选磁芯
Custom Core				如果适用, 请输入自定义磁芯的名称
AE			0.518	cm ² 磁芯等效截面积
LE			5.78	cm 磁芯等效路径长度
AL			2000	nH/T ² 无气隙磁芯等效电感量
BW			15.6	mm 骨架绕组宽度
M			0.00	mm 安全挡墙宽度 (初级至次级爬电距离的一半)
L			2	初级绕组层数
NS			10	次级绕组圈数

图14. 设计表格中的变压器结构部分

如前文所述, 断开上方反馈电阻 R_{FB1} 会导致开环保护, 器件进入自动重启模式。在断开反馈电阻分压器 R_{FB2} 的情况下, 反馈引脚通过上方反馈电阻 R_{FB1} 连接到偏置绕组, 在这种情况下, 环路并没有真正开路。由于器件现在将绕组电压调整为与跨导放大器的参考电压相同, 因此缺少分压器将导致输出电压远低于稳压输出。根据负载情况, 它还可能将电源进入故障状态, 然后电源将进入自动重启或仍然锁存状态, 具体取决于电路配置。

第三步 – 根据输出功率选择磁芯和骨架, 并录入 A_E 、 L_E 、 A_L 、 BW 、 M 、 L 、 N_s

磁芯等效截面积, A_E (cm²)

磁芯等效磁路长度, L_E (cm)

磁芯无气隙等效电感量, A_L (nH/turn²)

骨架宽度, BW (mm)

变压器端控胶带宽度 (等于总安全挡墙的一半值), M (mm)

初级层数, L

次级绕组圈数, N_s

磁芯类型

输入为设计选择的磁芯类型。

输出功率	三层绝缘线	挡墙绕制
0 - 10W	EF12.6 EE13 EF16 EE16	EI22 EE19 EI22/19/6 EEL16
10W - 20W	EE19 EI22 EI22/19/6 EF20	EF20 EI25 EEL19
20W - 30W		EI28
30W - 50W	EF25	EEL22
50W - 70W	EI28	EEL25 E30/15/7 EER28

表11. 建议的磁芯尺寸与输出功率的对应关系

设计表格中灰色的单元格内可以直接输入磁芯及骨架的参数。这样当磁芯列表中没有用户使用的磁芯或用户选用特殊的磁芯及骨架参数时, 用户可自行输入相应的参数。

安全挡墙, M (mm)

对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计, 要输入变压器骨架两侧的安全边距宽度 (挡墙宽度)。对于通用电压输入, 总的绕组挡墙宽度为6.2mm, 因此在设计表格中要输入3.1mm。对于垂直骨架, 骨架两端的安全挡墙可以不是对称的。即使在实际制作变压器时只有一边有绝缘间距, 但如果总的挡墙宽度为6.2mm, 还是要输入3.1mm。对于使用三层绝缘线的设计, 为了满足所要求的安全爬电距离, 还是有必要输入一个小的安全挡墙。通常情况下, 对于每个磁芯往往有多种骨架与其相配, 而每种骨架有不同的外形尺寸。请参照骨架的数据手册或咨询安规工程师及变压器供应商以确定所需的安全挡墙宽度。

由于安全挡墙减少了绕组绕制的可利用面积, 因此对于尺寸较小的磁芯并不适合采用上述安全挡墙的变压器结构。如果在设计表格中输入安全挡墙后, 初级绕组的层数(L)要求在3层以上, 那么建议选择尺寸更大的磁芯, 或者考虑使用三层绝缘线、安全挡墙为零的设计。

初级层数, L

初级绕组的层数应在1层到3层之间。一般来讲, 应使用最少的层数, 从而满足初级绕组的电流密度(CMA)限制。在未使用强制风冷的设计中, 小于5W的设计中通常采用200Cmils/Amp的电流密度, 在200W的设计中将线性增加到500Cmils/Amp电流密度。大于三层的设计也是可行的, 但要考虑到漏感的增加及绕线窗口高度的限制。在漏感钳位损耗非常高的设计应用中, 可采用分层初级绕组结构。此方法是将初级绕组绕在次级绕组和偏置绕组的两侧, 以“三明治”的方式绕制。

次级绕组圈数, N_s

如果此单元格为空, 设计表格将计算出最少次级圈数, 此圈数可以保证最大工作磁通密度 B_M 低于建议的最大值3100高斯(310mT)。一般来讲, 没有必要在灰色单元格内输入其它值, 除非需要更低的工作磁通密度 (参见关于 B_M 限制的说明)。

第4步 – 变压器设计的反复调整并完成原始设计

反复调整设计，确保不显示任何警告。如果有任何参数超出建议值的范围，右边相应的建议栏内会给出消除此警告的指导方法。

当所有警告都清除时，变压器的参数就可用来进行样品变压器的制作或发给样品供应商。

关键的变压器电气参数

初级电感量, L_p (μH)

这是变压器的目标额定初级电感量。

初级电感量公差, $L_{p_TOLERANCE}$ (%)

该参数为假设的初级电感量公差。缺省值为10%。但是如果变压器供应商可以提供其制作变压器的电感量精度，则在灰色的单元格内输入相应的信息覆盖缺省值。

初级绕组圈数, N_p

总的初级绕组圈数。为了降低漏感，建议采用初级绕组分开的变压器绕制方法。

开气隙后的磁芯等效电感量, ALG (nH/N^2)

变压器供应商使用该参数来确定磁芯的气隙间距。

最大工作磁通密度, B_M (高斯)

为了限制启动和输出短路时的最大磁通密度，建议最大指定输出功率的最大磁通密度为3100高斯(310mT)。

LinkSwitch-HP采用的多周期调制工作模式(MCM)可以在音频频谱内工作，但由于导通脉冲具有独特模式，可避免从磁芯产生音频噪声，如图

15所示。该技术可避免在5kHz至20kHz区域内产生谐波，而磁芯会在该区域产生明显的音频噪声。在钳位电路中使用像Z5U介质的陶瓷电容同样会产生噪声。这时，可尝试将其更换为采用其它不同电介质的电容，例如金属化薄膜电容。

峰值磁通密度, B_p (高斯)

为了限制启动和输出短路时的最大磁通密度，建议采用3700高斯(370mT)的最大磁通密度。此计算假定采用最差情况下的流限规格和电感值。要确定这一点，需要进行检验，确保在电压失调之前的过载及最高环境温度条件下不会发生磁芯饱和。

初级绕组最大线径, OD (mm)

如果此单元格为空，设计表格会默认为双涂层的绝缘漆包线，线径为标准线径。如果用户使用的不是双涂层的绝缘漆包线，则可以在灰色单元格内直接输入线径。

设计表格可自动计算的其它参数包括：

总绝缘层厚度估算值, INS (mm)

初级绕组线径尺寸, DIA (mm)

初级绕组线规格, AWG

初级绕组层数, L

磁芯中心柱气隙长度估算值, L_g (mm)

次级绕组圈数, N_s

次级绕组线径尺寸, DIA_s (mm)

次级绕组线规格, AWG

在多路输出设计当中，还应使用 NSx 、 $CMSx$ 、 $AWGSx$ （其中x表示不同的输出）来表示不同输出所用的线材。

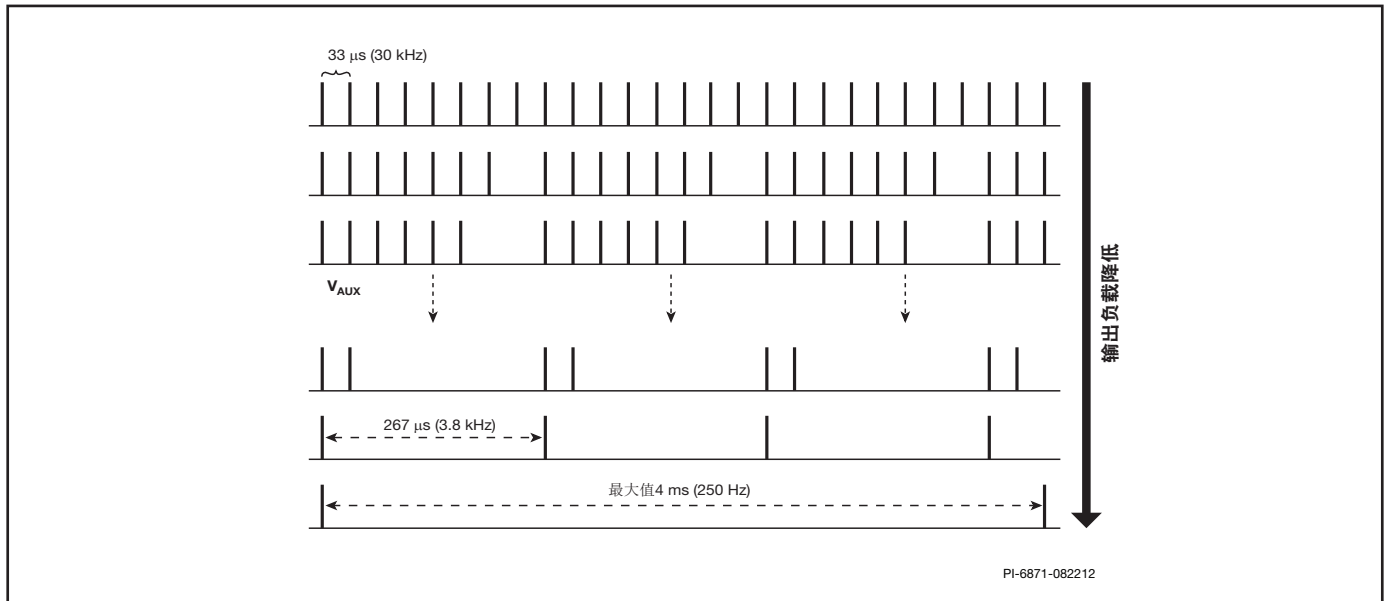


图15. MCM中的轻载开关模式可避免因变压器磁芯磁致伸缩而产生音频噪声(LNK67xx)

TRANSFORMER PRIMARY DESIGN PARAMETERS				
LP_TYP			670 uH	典型初级电感量
LP_TOL			10 %	初级电感公差
NP			87	初级绕组圈数
NB			8	偏置绕组圈数
ALG			89 nH/T ²	开气隙后的磁芯等效电感量
BM			1571 Gauss	在PO、VMIN下的最大磁通密度(BM<3100)
BP			3422 Gauss	峰值磁通密度(BP<3700)
BAC			471 Gauss	磁芯损耗曲线中的AC磁通密度 (0.5 X 峰值-峰值)
ur			1776	无气隙磁芯的相对磁导率
LG			0.70 mm	气隙长度(Lg > 0.1 mm)
BWE			31.2 mm	等效骨架宽度
OD			0.36 mm	初级绕组最大线径 (包括绝缘层)
INS			0.06 mm	估计的总绝缘层厚度 (= 2 * 膜厚度)
DIA			0.30 mm	裸线直径
AWG			29 AWG	初级绕组的导线规格 (如果计算出的线径在两种标准线径之间, 则使用较小线规的导线)
CM			128 Cmil	以Cmil为单位的裸线等效面积
CMA			228 Cmil/Amp	初级绕组电流量(200 < CMA < 500)

图16. 设计表格中的变压器初级绕组设计参数部分

TRANSFORMER SECONDARY DESIGN PARAMETERS (SINGLE OUTPUT EQUIVALENT)				
Lumped parameters				
ISP			9.14 A	峰值次级电流
ISRMS			4.43 A	次级有效值电流
IO			2.50 A	电源输出电流
IRIPPLE			3.66 A	输出电容有效值纹波电流
CMS			886 Cmil	次级绕组裸线最小Cmil数
AWGS			20 AWG	次级导线规格 (舍入到下一个较大的标准AWG值)
DIAS			0.81 mm	次级绕组裸线最小直径
ODS			1.56 mm	三层绝缘线的次级绕组最大外径
INSS			0.37 mm	最大次级绝缘壁厚

图17. 设计表格中的变压器次级绕组设计参数部分 – 汇总到单路输出

设计表格的前面已录入主输出和设计的总输出功率, 这对于单路输出设计来说是足够的。设计多路输出时, 可在此录入必要的附加信息。对于多路输出设计, 具体输出电压和相关输出电流将在下面录入。

第5步 – LinkSwitch-HP外围元件的选择

噪声去耦

图8中的电路原理图显示了设计典型LinkSwitch-HP电源所需的外围元件。旁路引脚电容的物理位置必须尽可能靠近旁路引脚, 并且到源极引脚的走线长度应非常短, 以最大限度地减少噪声干扰。电容C_{COMP1} (通常为100pF) 也应直接放置在补偿引脚和源引脚之间, 以尽量减少噪声干扰, 因为噪声干扰会导致不良的输出纹波和调整效果。

补偿

建议控制环路的R_{COMP2}增益设置为100kΩ, C_{COMP2}设置为100nF。这为跨导误差放大器级提供了约21dB的增益 (反馈输入至补偿引脚输出增益), 并且对于大多数设计而言, 其性能非常出色, 具有良好的稳定性和快速的输出动态响应。不建议将R_{COMP2}的值设为大于200kΩ。下文将详细介绍如何确定该值。

偏置支持

偏置电容C_A通常为10μF至22μF, 在轻载或空载条件下, 当工作频率较低时, 可为旁路引脚提供足够的支持偏置维持。旁路引脚的偏置灌入电流应至少为550μA, 以确保关断LinkSwitch-HP的内部电流源, 从而最大限度地降低空载输入功耗。空载时, C_A两端的偏置电压应约为8V或9V, 以实现最小输入功率。进入旁路引脚的偏置馈电电阻R_{BP}通常为4kΩ至5kΩ。当负载较高时, 需要更大的偏置电流 (参见数据手册中的供电电流参数I_{BPS1}), 检查偏置是否足够的好方法是使用示波器监测旁路引脚从最小负载到最大负载的电压。在整个输出负载范围内, 旁路引脚电压不得低于6.1V。

初级钳位

正确的钳位设计对于LinkSwitch-HPdesign的正确工作至关重要。

强烈建议使用稳压管泄放初级钳位电路 (见图20)。过于简单的吸收电路将导致空载功耗的显著增加 (参见图21的对比曲线), 无输出假负载情况下, 空载和轻载的调整率也会更差。如果缓冲器元件选择不当, RCD钳位也可能在轻载下引起一些振荡。

TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)				
1st output				
VO1			12 V	输出电压
IO1			2.50 A	输出直流电流
PO1			30.00 W	输出功率
VD1			0.5 V	输出二极管正向电压降
NS1			10.00	输出绕组圈数
ISRMS1			4.432 A	输出绕组有效值电流
IRIPPLE1			3.66 A	输出电容有效值纹波电流
PIVS1			55 V	输出整流管最大反向峰值电压
CMS1			886 Cmil	输出绕组裸线最小圆密耳(mil)数
AWGS1			20 AWG	线规 (舍入到下一个较大的标准AWG值)
DIAS1			0.81 mm	裸线最小直径
ODS1			1.56 mm	三层绝缘线的最大外径
2nd output				
VO2			V	输出电压
IO2			A	输出直流电流
PO2			0.00 W	输出功率
VD2			0.7 V	输出二极管正向电压降
NS2			0.56	输出绕组圈数
ISRMS2			0.000 A	输出绕组有效值电流
IRIPPLE2			0.00 A	输出电容有效值纹波电流
PIVS2			2 V	输出整流管最大反向峰值电压
CMS2			0 Cmil	输出绕组裸线最小圆密耳(mil)数
AWGS2		N/A	AWG	线规 (舍入到下一个较大的标准AWG值)
DIAS2		N/A	mm	裸线最小直径
ODS2		N/A	mm	三层绝缘线的最大外径
3rd output				
VO3			V	输出电压
IO3			A	输出直流电流
PO3			0.00 W	输出功率
VD3			0.7 V	输出二极管正向电压降
NS3			0.56	输出绕组圈数
ISRMS3			0.000 A	输出绕组有效值电流
IRIPPLE3			0.00 A	输出电容有效值纹波电流
PIVS3			2 V	输出整流管最大反向峰值电压
CMS3			0 Cmil	输出绕组裸线最小圆密耳(mil)数
AWGS3		N/A	AWG	线规 (舍入到下一个较大的标准AWG值)
DIAS3		N/A	mm	裸线最小直径
ODS3		N/A	mm	三层绝缘线的最大外径
Total power			30 W	多路输出部分的总功率
Negative Output	N/A	N/A		如果存在负输出, 录入输出编号。例如, 如果VO2是负输出, 录入2

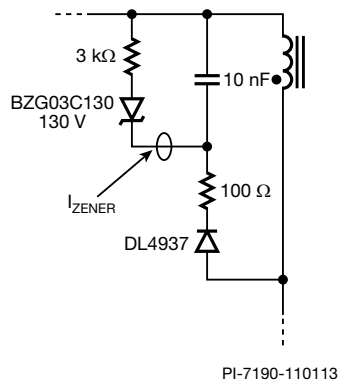
图18. 设计表格中的变压器次级绕组设计参数部分 – 汇总到单路输出

值得指出的是, 稳压管泄放配置与TVS稳压管钳位不同。在TVS稳压管钳位配置中, 没有与TVS稳压管串联的大阻值电阻, 也没有并联电容, 如图19所示。因此, 稳压管会耗散钳位中的所有功率, 并承受接近峰值初级电流的峰值电流。尽管钳位的平均功率耗散较低, 但稳压管的脉冲功率耗散却很高。这种高应力和高功率要求使用P6KE系列的瞬态电压二极管(TVS), 应选择合适的元件并进行足够的降额。与稳压管(TVS)钳位不同, 稳压管泄放电路具有软拐点, 这只会导致钳位电容两端的负载非

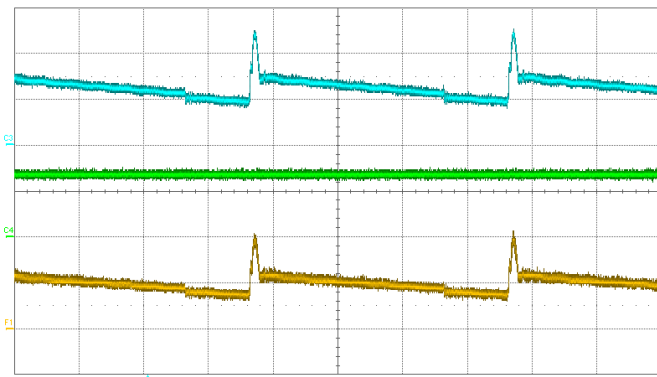
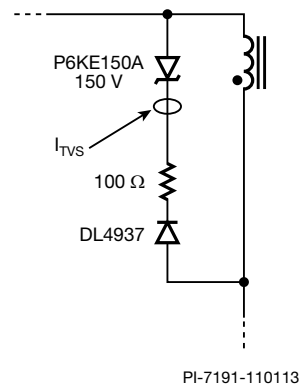
线性增加。这样可以减少稳压管中的峰值电流, 降低稳压管脉冲功率耗散, 从而确保较低的稳压管应力。通常, 在稳压管泄放配置中, 峰值电流被串联电阻限制在几十毫安。稳压管的应力要小得多, 因此可以使用低成本、低额定功率的1W稳压管 (而非TVS钳位管)。此外, 使用稳压管还能够消除可靠性问题。

如图19所示, 稳压管泄放电路中使用的稳压管的功率耗散明显低于稳压管(TVS)钳位型电路中的峰值功率耗散。

RCDZ (稳压管泄放)



TVS稳压管钳位



RCDZ钳位 (300VDC输入, 2.5A负载)

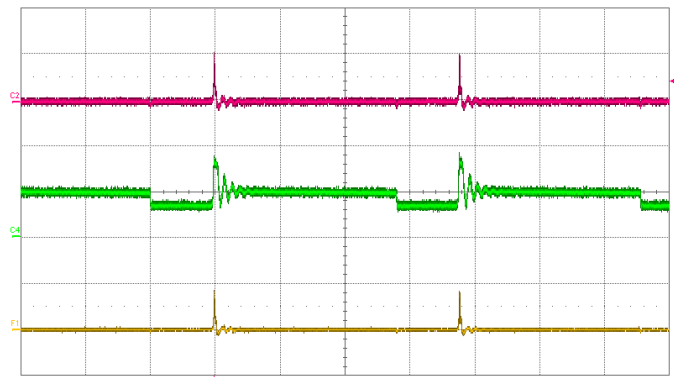
上: I_{ZENER} , 1mA/格, 2μs/格 (3kΩ电阻两端测量的电压波形)

中: V_{ZENER} , 100V/格, 2μs/格

下: 稳压管功耗, 0.17W/格

稳压管: 峰值功耗 = 0.36W

稳压管: 平均功耗 (近似值) = 165mW



TVS稳压管钳位 (300VDC输入, 2.5A负载)

上: I_{TVS} , 500mA/格, 2μs/格

中: V_{TVS} , 100V/格, 2μs/格

下: TVS功耗, 100W/格

TVS: 峰值功耗 = 97W

TVS: 平均功耗 (近似值) = 843mW

图19. RCDZ与TVS稳压管钳位的比较

使用RCD钳位并在轻载或空载下工作时, C_{Cl} 的电压会放电到 V_{OR} 值以下。当下一个反激周期发生时, 初级钳位电路现在作为负载出现, C_{Cl} 的电压必须超过 V_{OR} 的值, 输出二极管和偏置二极管才会导通。

这种负载效应导致通过偏置绕组采样的输出电压显得偏低, 因此控制环路做出响应并导致输出电压上升到正确值以上。由于 C_{Cl} 上的偏置根据工作频率不规则地变化, 该错误也可能会导致脉冲突发。

当负载较高时, RCD钳位允许漏感尖峰幅值明显增大, 从而导致初级和反馈绕组上的振铃增加, 这也可能会因采样电压的变化而引起振荡。与RCD钳位不同, 稳压管泄放电路可确保钳位电容放电到低于稳压管额定电压的水平后, 钳位电容上几乎没有负载。这种非线性特性使PSR变换器具有出色的调整能力, 因为即使在轻载情况下, 它也能使偏置绕组和初级绕组电压跟踪次级输出电压。

对于RCDZ（稳压管泄放），对于10W以下的变换器， C_{C1} 的值通常为1nF，对于10W以上的设计，则为10nF。 R_{C2} 的典型值为2k Ω 至20k Ω ，调整后 C_{C1} 上的电压约为 $V_{OR} \times 1.5$ 。 D_{C2} 的电压额定值应为 $V_{OR} + 10V$ 以上的下一个标准值。

R_{DAMP} 的值必须足够高，以抑制振铃 – 从功率MOSFET初始关断开始1 μ s后，漏极电压波形中不应出现振铃。

从下面的调整图中可以看出，在相同的假负载条件下，RCD缓冲器也会导致输出在轻载时超出调整范围。解决这个问题需要一个更大阻值的假负载电阻，这会进一步增加空载输入功率。

最后，可以对下图所示的RCDZ钳位进行优化，以尽量减少反馈绕组反激脉冲的振铃。阻尼电阻 R_{DAMP} 值对反馈绕组上产生的振铃量有很大影响，如以下两种情况所示。请注意，在MOSFET关断边沿，反馈绕组波形与初级绕组波形的定性关系是多么密切。



图20. 初级钳位布局

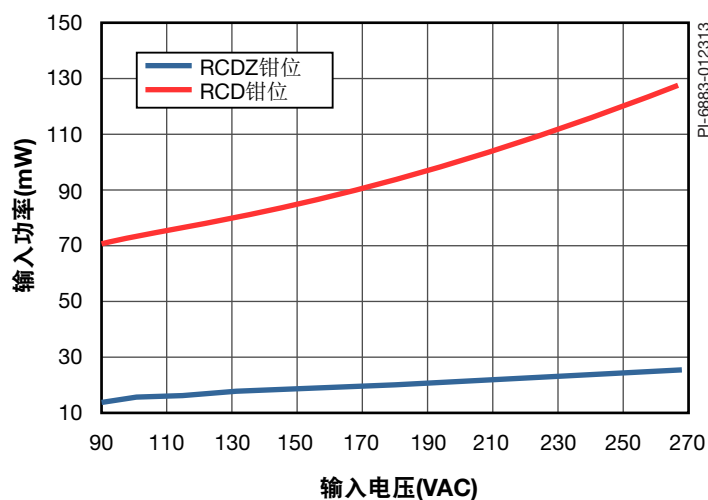


图21. 初级钳位使用RCD与RCDZ的30W适配器的空载输入功率比较

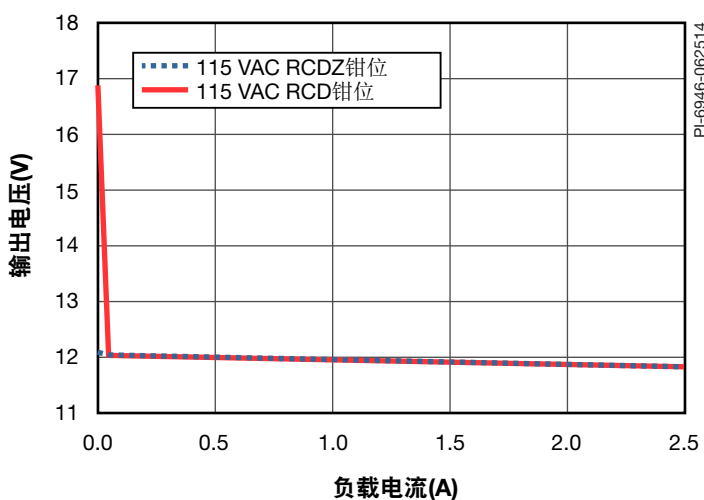


图22. 初级钳位使用RCD与RCDZ的30W适配器的稳压性能比较

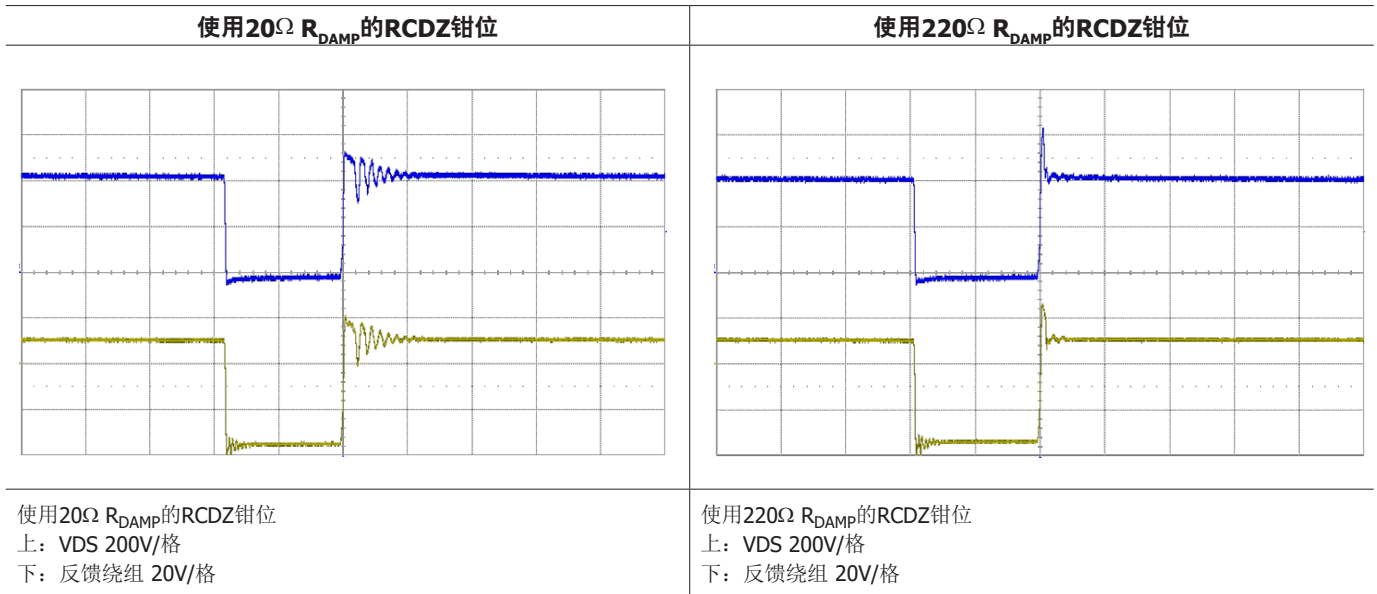


图23. 具有不同 R_{DAMP} 值的反馈绕组振铃比较

也可以使用简单的RCD钳位电路，但要达到令人满意的工作效果则需要仔细选择钳位电路元件。具体来说，必须谨慎选择钳位电容 C_{CL} 、钳位电阻 R_{C2} 和阻尼电阻 R_{DAMP} 的值。当使用RCD钳位缓冲器时，可能需要在电源输出端放置稍高的假负载，以实现稳定工作和最佳的负载调整

率。使用更高的假负载可能会导致空载功耗增加。在中高负载下，RCD钳位令到漏感尖峰幅值明显增大，因此应仔细检查最大输入电压和过载条件下的最大漏极电压。强烈建议与MOSFET击穿电压相比至少留出10%裕量。

变压器结构

漏感和绕组间电容。重要建议 – (1) $L_{LEAK}/L_{PRI} \leq 2\%$, (2) $f_{RES} \geq 200\text{kHz}$

1. $L_{LEAK} / L_{PRI} \leq 2\%$
2. $f_{RES} \geq 200\text{kHz}$

使用LinkSwitch-HP设计变换器时，漏感与初级电感的比率不应大于2%。绕组间电容应保证初级绕组的固有谐振频率不小于200kHz。这两个参数都可以通过LCR仪表轻松测量，并且通常作为规格的一部分提供给磁性元件供应商。对于谐振频率，可通过漏极电压波形上的振铃频率直接测量。

存储在漏感和绕组间电容中的能量将在每个周期内耗散，从而导致效率降低。绕组间电容主要影响轻载时的效率。尽管LinkSwitch-HP可以通过降低较轻负载下的工作频率来减少与绕组间电容相关的损耗，但为了获

得最佳效率和最低空载输入功率，仍必须将电容保持在最低水平。在输出负载较高的情况下，漏感成为主要的损耗因素。更高漏感的变压器设计需要更大的初级钳位来处理增加的功率耗散。对于漏感较高的变压器，关断时的功率MOSFET漏极电压尖峰通常较高，这可能会降低最大漏极电压裕量。

如下图所示，使用LinkSwitch-HP实现优良调整性能还需要低漏感、低电容的变压器设计，以避免反馈绕组上出现过多的振铃，从而影响调整环路的精度和稳定性。对于从最小负载到最大负载的负载变化，反馈引脚的采样延迟时间在1.2μs至2.5μs之间线性变化。如果反馈绕组脉冲在采样范围内出现明显振铃，则在某些负载点很可能出现调整不良和不稳定。由于过度振铃而产生的反馈绕组脉冲的电压波谷和波峰将导致采样延迟以振荡方式来回移动，以响应明显变化的反馈电压。如果设计在特定负载点不稳定，则几乎可以肯定这是由反馈绕组上的振铃引起的，而很少与补偿引脚上的环路补偿值有关。

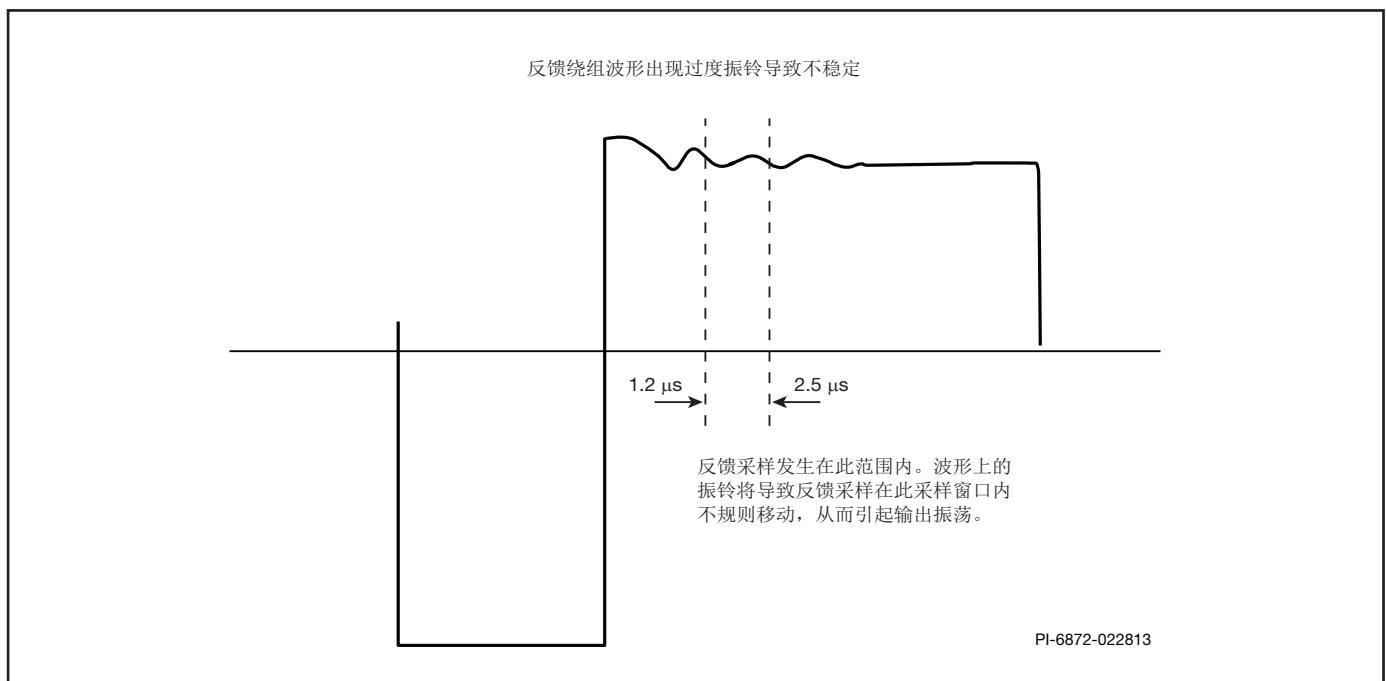


图24. 反馈（漏极）绕组上的振铃可能会导致输出电压振荡

PIXIs将自动优化变压器设计，在不违反3100高斯(310mT)最大磁通密度限制的情况下，为给定的磁芯尺寸提供最少的圈数。对于给定的绕组结构，圈数越少，漏感和绕组间电容就越小。

对于使用LinkSwitch-HP的设计，强烈建议采用分层初级绕组结构，因为这种结构方法是降低漏感的有效方法（图28）。还建议初级绕组分开的两半应具有尽可能少的层数。多层结构会大大增加漏感。如果特定的磁芯尺寸迫使初级绕组层数过多，则可能需要考虑使用绕组长度更长的磁芯或面积 A_e 更大的磁芯，以降低每圈电压。

另一个重要的考虑因素是反馈绕组以及优化其与输出的耦合。反馈绕组通常也用作偏置绕组，应覆盖骨架的整个允许宽度，并直接面向第一输出绕组层。如果设计具有多路输出，那么最关键的输出应该是面向反馈绕组的次级绕组上的第一层。

反馈绕组和调整率

如前所述，反馈绕组反激励脉冲必须真实反映输出绕组，以获得最佳稳定性和调整率。这要求变压器的漏感尽可能低，并且初级钳位电路提供良

好的阻尼。还有一些其他技术可用于绕组反馈电路本身，以提高反馈的稳定性。一种方法是在反馈引脚与源极之间放置一个小电容。该电容用作噪声滤波器，在漏感尖峰衰减周期为 $1\mu\text{s}$ 或超过 $1\mu\text{s}$ 的情况下，它通常可以帮助解决轻载稳定性问题，并且可以与 $1.2\mu\text{s}$ 的最小负载采样时间有关。推荐使用 10pF 或 15pF 电容。该滤波电容允许的最大值为 22pF ，使用 22pF 时需要在空载条件下检查反馈引脚电压，以确保反馈引脚电压在 $1.2\mu\text{s}$ 的采样时间内保持恒定。如果数值高于此值，将开始影响轻载调整，因此不建议使用。如果反馈绕组和偏置绕组是同一个绕组，另一种改善轻载调整的方法是通过添加一个 1 至 5Ω 的串联电阻，为反馈绕组本身增加阻尼。

进一步调查显示，初级钳位电路和偏置绕组中使用的快速恢复二极管可能会在空载或极轻载时产生振荡问题。通常，偏置绕组整流二极管(D_A)采用标准恢复二极管（相较于快速或超快恢复二极管）有助于平滑反馈绕组上的漏感振铃，从而提高电源的稳定性。图25显示了在偏置绕组上使用快速恢复二极管时的偏置绕组电压和反馈引脚电压，而图26显示了在偏置绕组上使用标准二极管时的偏置绕组电压和反馈引脚电压。

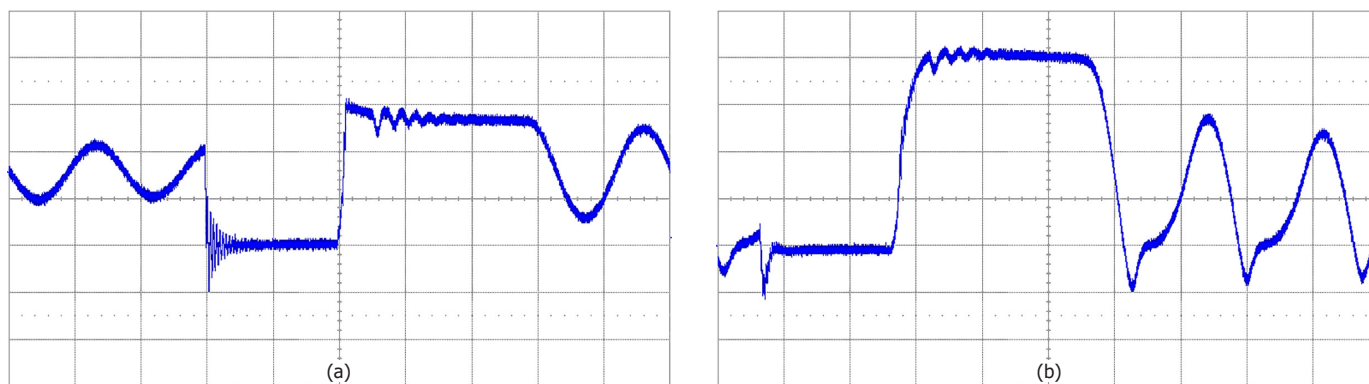


图25. 偏置绕组电压（10V/格）和反馈引脚电压（1V/格），且 $C_{\text{FEEDBACK (FILTER)}} = 10\text{pF}$, $D_A = \text{BAV21}$, $R_{\text{FB(DAMP)}} = 0\Omega$

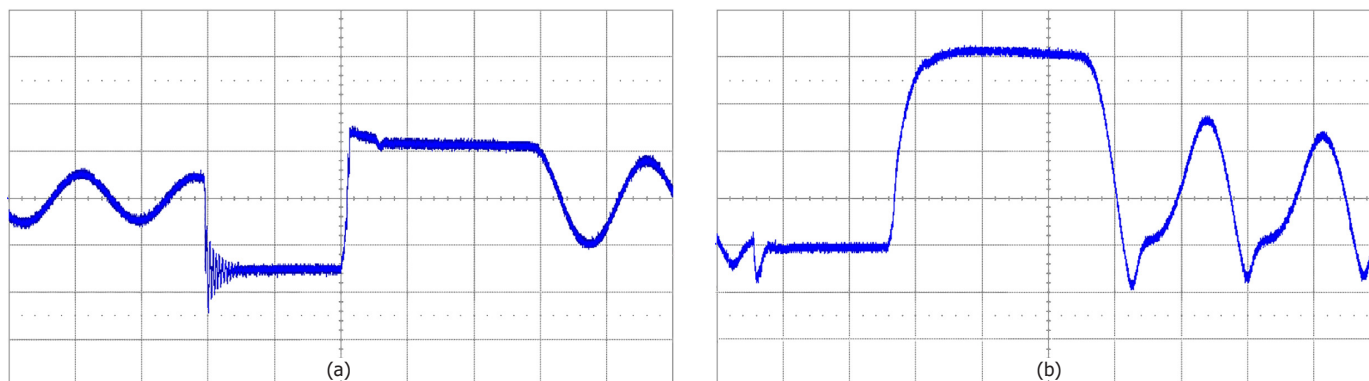


图26. 偏置绕组电压（10V/格）和反馈引脚电压（1V/格），且 $C_{\text{FEEDBACK (FILTER)}} = 15\text{pF}$, $D_A = 1\text{N4003}$, $R_{\text{FB(DAMP)}} = 2\Omega$

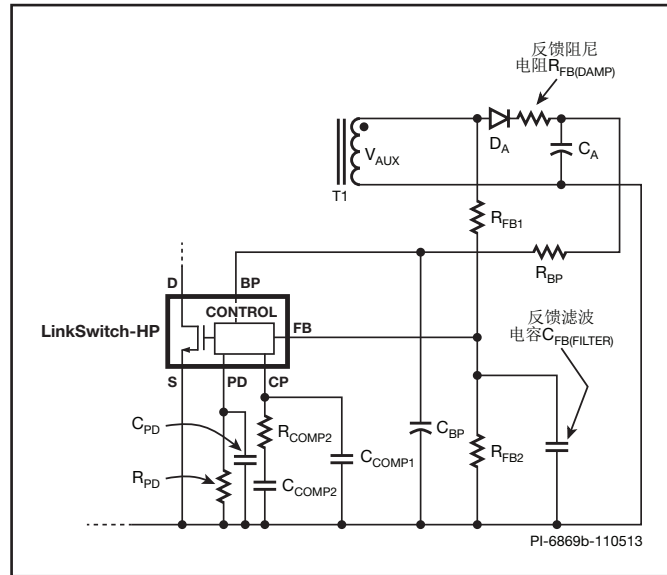


图27. 解决反馈电压振铃问题的建议

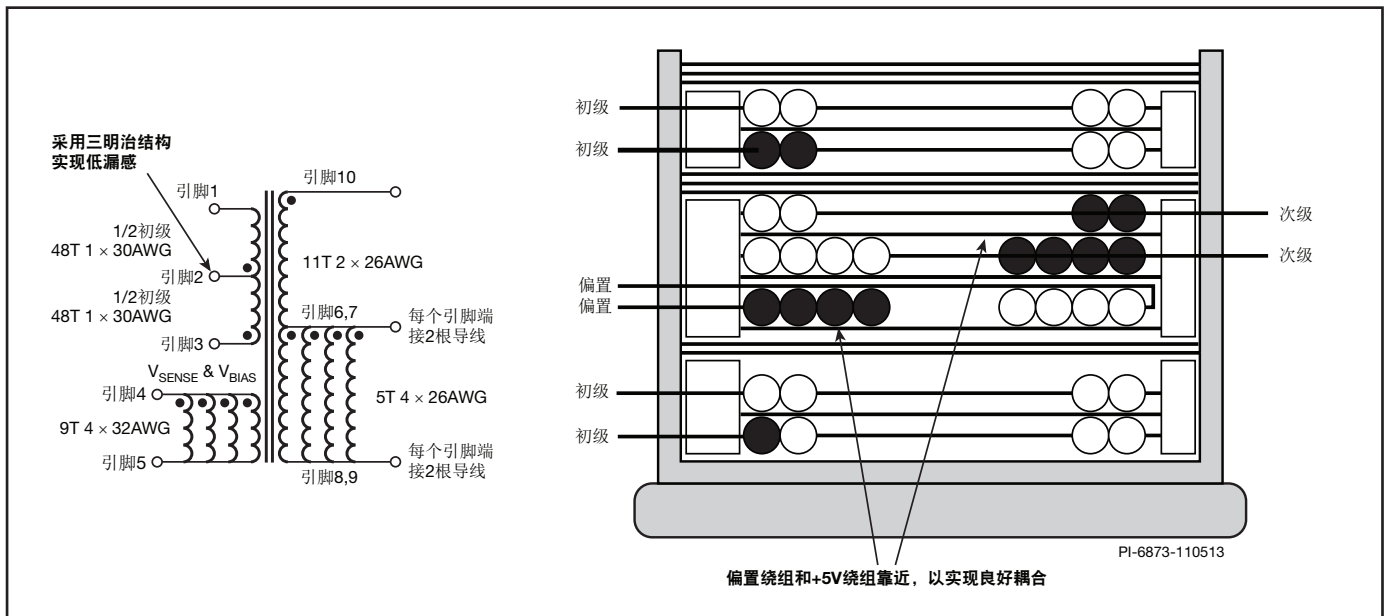


图28. 变压器结构建议: 采用分层初级绕组和偏置(反馈)绕组, 使其紧靠最关键的次级点

用于改善负载调整率的负载补偿网络

反馈绕组的反激脉冲幅度不会完全跟踪不同负载时的输出电压。随着输出负载的增加，输出二极管两端的电压降也会增加，从而降低实际输出电压。增加负载还将增加初级绕组漏感尖峰的幅度和衰减时间。由于靠近初级绕组，漏感尖峰会耦合到反馈绕组，这会在一定程度上影响反馈绕组的幅度。这两种寄生元件通常都会导致输出随负载下降，从最小负载到最大负载下降几个百分点。

图30所示为由D1、C1、R4和R3组成的补偿网络，可将其添加到绕组反馈电阻分压器R1和R2，以补偿负载变化时的输出下降。该电路在反激脉冲期间通过R3向反馈引脚节点添加偏移电流，从而修改稳压设置点。这种偏移电流变化是反激脉冲占空比 D_{DCON} 的函数。 D_{DCON} 是反激导通时间(D_{CON})与总开关周期 T_{PERIOD} 之比(图29)。

在轻载情况下，当工作频率较低且反激脉冲较短时， D_{DCON} 处于低值，这会导致C1 (V_{C1})上产生很小的电压偏置。这意味着R3基本上与R1和R4并联，并且通过向反馈引脚节点添加偏移电流来降低稳压设置点。

当变换器以全开关频率工作时，负载电流较大时， D_{DCON} 处于高值，并且 V_{C1} 几乎等于反激期间R1两端的电压。在这种情况下，R3在反激期间产生的电流很小，并且R3对稳压点没有影响。因此，当达到全开关频率时，稳压设置点最大。

一般来说， V_{C1} 上的偏置在最小负载和最大负载之间会随着 D_{DCON} 的变化而平稳变化。C1的大小足以产生稳定的低纹波直流电压。大部分设计当中均可采用100nF的电容。由于该补偿网络作为频率的函数进行工作，因此对稳压的影响仅限于LinkSwitch-HP控制引擎的可变频率部分。

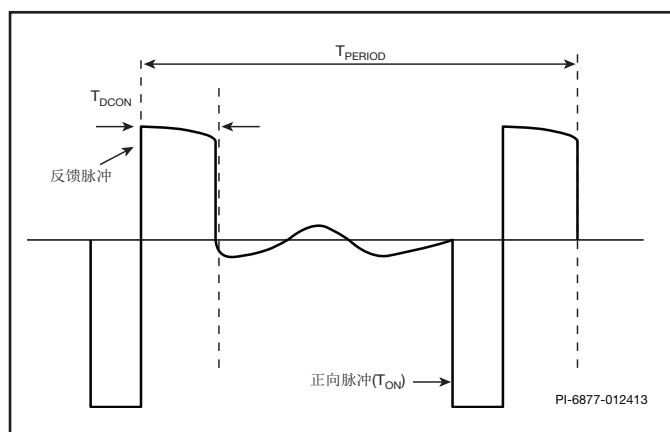


图29. 反馈（偏置）绕组电压波形

这通常是最小负载至最大额定负载的约20 ~ 30%。稳压过程中的大部分下降都发生在这个负载范围内，因此性能改善的幅度会相当大。当间接检测到高压母线电压时，二极管D1会在集成功率MOSFET导通期间断开补偿电路。

C1中产生的电压偏置：

$$V_{C1} = (V_{FB} - 2V) \frac{D_{DCON}(R_3 + R_4)}{R_3 + D_{DCON}R_4}$$

因此，流入反馈引脚节点的设置点补偿电流为：

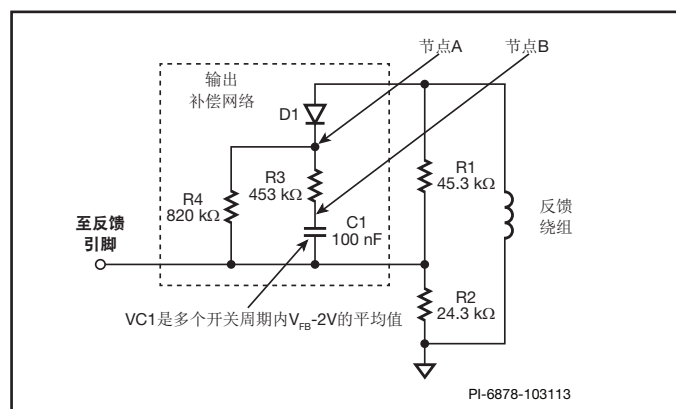


图30. 可选负载补偿电路

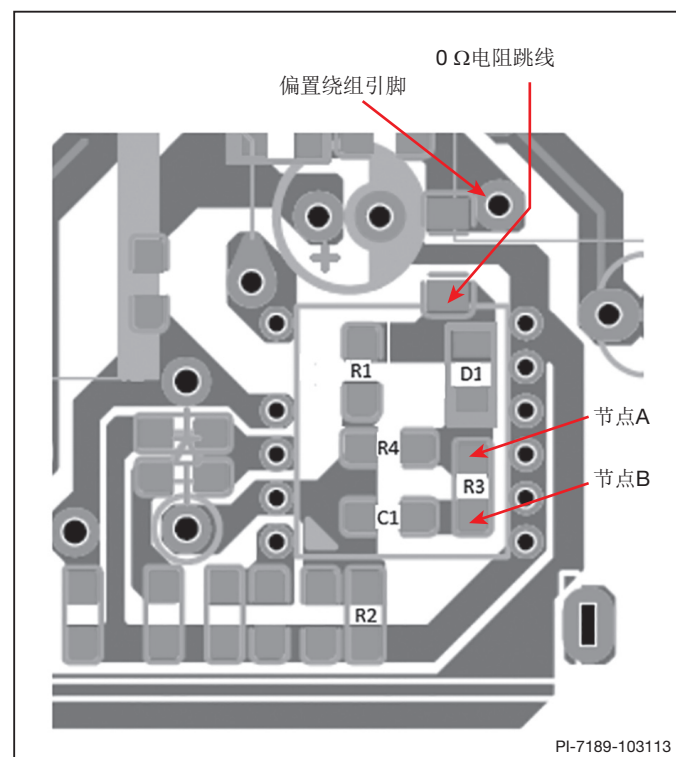


图31. 负载补偿的布局示例

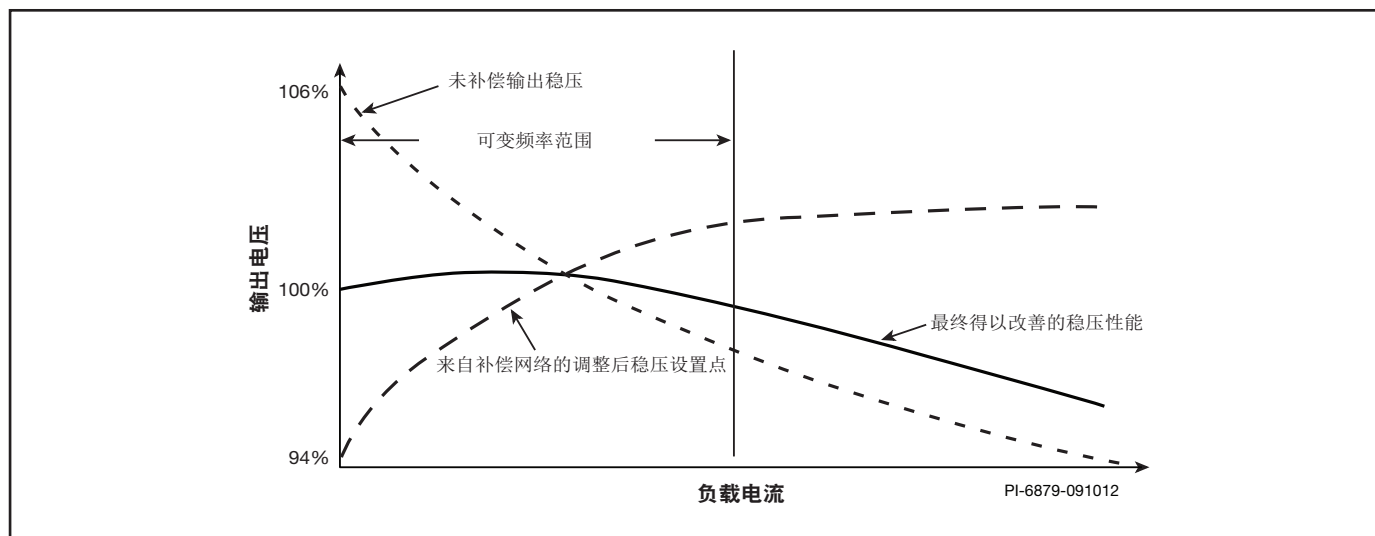


图32. 补偿电路对输出调整的影响

$$i_{COMP} = \frac{(V_{FB} - 2V) - V_{CI}}{R_3}$$

负载补偿网络最优值选取方法

第一步是设计和测试无补偿网络的电源，并绘制输出调整率。测量从最小输出负载到最大输出负载的总输出电压变化 ΔV 。

通过调整 R_2 的值使输出重新对中，从而使额定稳压值在最大负载的30%时出现。

接下来，测量从最小负载到30%负载的 ΔV 值 ($V_{\Delta V}$)，这是计算 R_3 值所需的值。您还需要知道反馈绕组的额定反激幅值，即输出绕组与反馈绕组之比。

$$V_{FB} = (V_O + 0.5V) \times \frac{N_{FB}}{N_S}$$

计算负载补偿电阻 R_3 的值：

$$R_3 = \frac{R_2(V_{FB} - 2V)}{V_{\Delta V}}$$

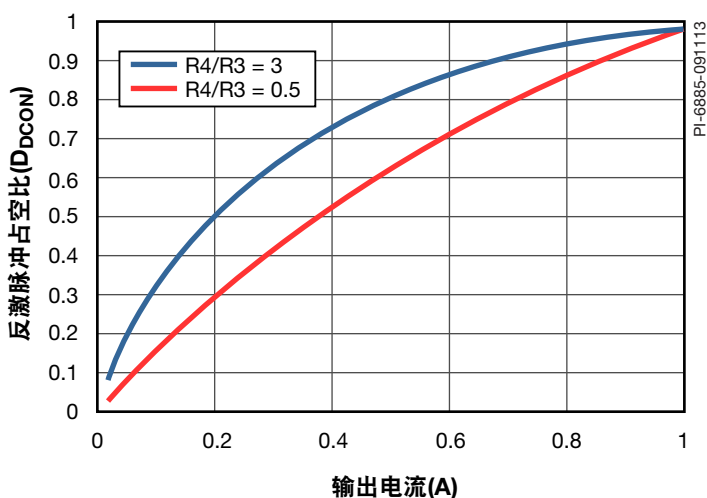
对于输出随负载线性下降的负载调整率曲线， R_4 应等于 R_3 （第一近似值）。对于轻载时的输出下降速率高于重载情况的输出负载调整率曲线， R_4 的值应高于 R_3 ，实际限值为 $R_4 \leq 3 \times R_3$ 。图33显示了改变 R_4/R_3 比值对补偿线性度的影响（作为 D_{CON} 的函数）。

在实验室验证补偿电路时，首先记录添加电路后的负载调整率。如果输出从最小负载大幅上升到30%负载，则说明设计过度补偿。在这种情况下，

需要增加补偿电路电阻值 R_3 和 R_4 ，使补偿更加平衡。如果输出在0至30%的负载范围内随负载下降，则需要减小 R_3 和 R_4 的值，以增加补偿。

在优化为最平坦的输出曲线后，可能需要通过调整 R_2 以使输出对中。

一般来说，这种方法仅限于补偿 $\pm 6\%$ 的调整率变化。某些输出线压降补偿规格可能要求超出此范围的补偿，但这超出了该电路的能力范围，因为这可能会对输入电压调整率产生重大影响，而且在变换器工作的恒定频率部分也没有主动补偿。

图33. 通过调节 R_4/R_3 的比值来调整负载补偿的线性度

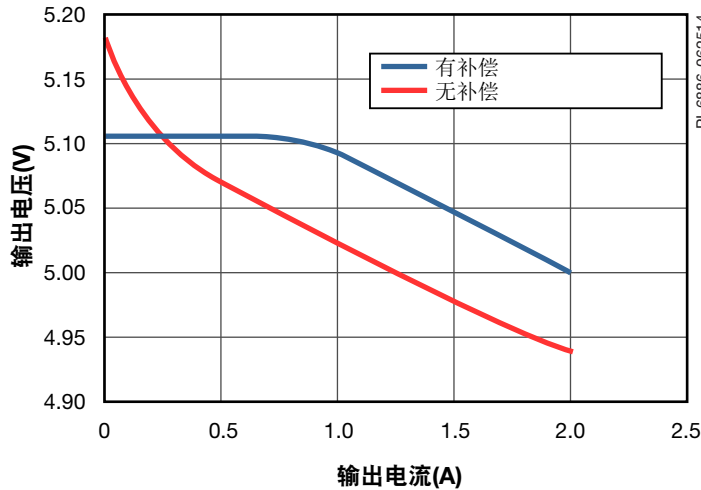


图34. 使用负载补偿电路改善5V/2A输出调稳压性能的示例

负载补偿网络的布局要点

图30所示的节点A和节点B是对噪声敏感的节点，必须使这些节点远离具有高dv/dt信号的偏置绕组节点。有关参考设计布局，请参阅图31。

第6步 – 选择输出整流二极管

根据设计数据表中提供的反向峰值电压(V_R)和输出电流(I_O)选择每个输出二极管的取值。表12列出了一些常用的二极管型号以供参考。

$V_R \geq 1.25 \times PIV_2$ ：其中PIV来自于数据表中电压应力参数部分及变压器次级设计参数部分（多路输出）。

$I_O \geq 2 \times I_{O1}$ ：其中 I_{O1} 为额定直流电流， I_O 为平均输出电流。其选择依赖于温升性能及峰值负载条件下的占空比。当完成原型制作时，如有必要，可以增加二极管的电流额定值。同样，对于散热方面的需要也要在原型样品上进行验证。

第7步 - 选择输出电容

纹波电流额定值

设计表格会使用平均输出功率计算出主器件输出电容的纹波电流值。因此实际需要的电容额定值取决于设计中峰值和平均功率的比例。在大多数情况下此假定都将有效，这是因为电流纹波额定值受温升限制，大多数峰值负载持续时间都短于电容的热时间常数($< 1s$)。对于此类设计，所选电容的纹波电流额定值必须大于设计表格中计算出来的 I_{RIPPLE} 电流值。但在峰值功率与连续（平均）功率之比较高及峰值负载持续时间较长的设计中，可能需要在最差的负载和环境温度下测量电容的温度，进而提高电容的额定电流值。

整流二极管	V_R (V)	I_D (A)	封装	生产厂商
肖特基				
1N5819	40	1	轴向	General Semi
SB140	40	1	轴向	General Semi
SB160	60	1	轴向	General Semi
MBR160	60	1	轴向	IR
11DQ06	60	1.1	轴向	IR
1N5822	40	3	轴向	General Semi
SB340	40	3	轴向	General Semi
MBR340	40	3	轴向	IR
SB360	60	3	轴向	General Semi
MBR360	60	3	轴向	IR
SB540	40	5	轴向	General Semi
SB560	60	5	轴向	General Semi
MBR745	45	7.5	TO-220	General Semi IR
MBR760	60	7.5	TO-220	General Semi
MBR1045	45	10	TO-220	General Semi IR
MBR1060	60	10	TO-220	General Semi
MBR10100	100	10	TO-220	General Semi
MBR1645	45	16	TO-220	General Semi IR
MBR1660	60	16	TO-220	General Semi
MBR2045CT	45	20(2×10)	TO-220	General Semi IR
MBR2060CT		20(2×10)	TO-220	General Semi
MBR20100		20(2×10)	TO-220	General Semi IR
超快速				
UF4002	100	1	轴向	General Semi
UF4003	200	1	轴向	General Semi
MUR120	200	1	轴向	General Semi
EGP20D	200	2	轴向	General Semi
BYV27-200	200	2	轴向	General Semi IR
UF5401	100	3	轴向	General Semi
UF5402	200	3	轴向	General Semi
EGP20D	200	3	轴向	General Semi
BYV28-200	200	3.5	轴向	General Semi IR
MUR420	200	4	TO-220	General Semi
BYW29-200	200	8	TO-220	General Semi IR
BYV32-200	200	18	TO-220	General Semi IR

表12. 适合作输出整流管的二极管列表

在这两种情况下，如果找不到单个合适的电容，则可以用两个或两个以上的电容进行并联，使其总的纹波电流值满足实际的需要。

很多电容生产厂商提供了一个系数，该系数表明电容工作温度低于其数据手册规定的最大温度时，其纹波额定电流的增加比例。这样用户可以利用这些信息，确保没有选用容值过大的电容。

ESR规格

开关纹波电压等于峰值次级电流乘以输出电容的ESR。为了降低纹波电压就必须选用ESR很低的电容。一般来讲，纹波电流比较高的电容，其ESR也是可以接受的。

电压额定值

选取一个电压额定值，使 $V_{\text{RATED}} \geq 1.25 \times V_O$ 。

第8步 – 反馈电路元件的选择

反馈引脚检测每个反激周期的反激脉冲，并将采样值存储在内部采样和维持级中。跨导反馈误差放大器将采样值与内部2V参考值进行比较。跨导放大器的输出响应控制着内部调制器，而内部调制器则控制着变换器的漏极峰值电流和工作频率。误差放大器的输出响应通过一个从补偿引脚到地的RC网络进行调节，以获得适当的增益和相位裕量响应。适用于大多数应用的补偿网络的典型值为 $R_{\text{COMP2}} = 100\text{k}\Omega$ 且 $C_{\text{COMP2}} = 100\text{nF}$ 。

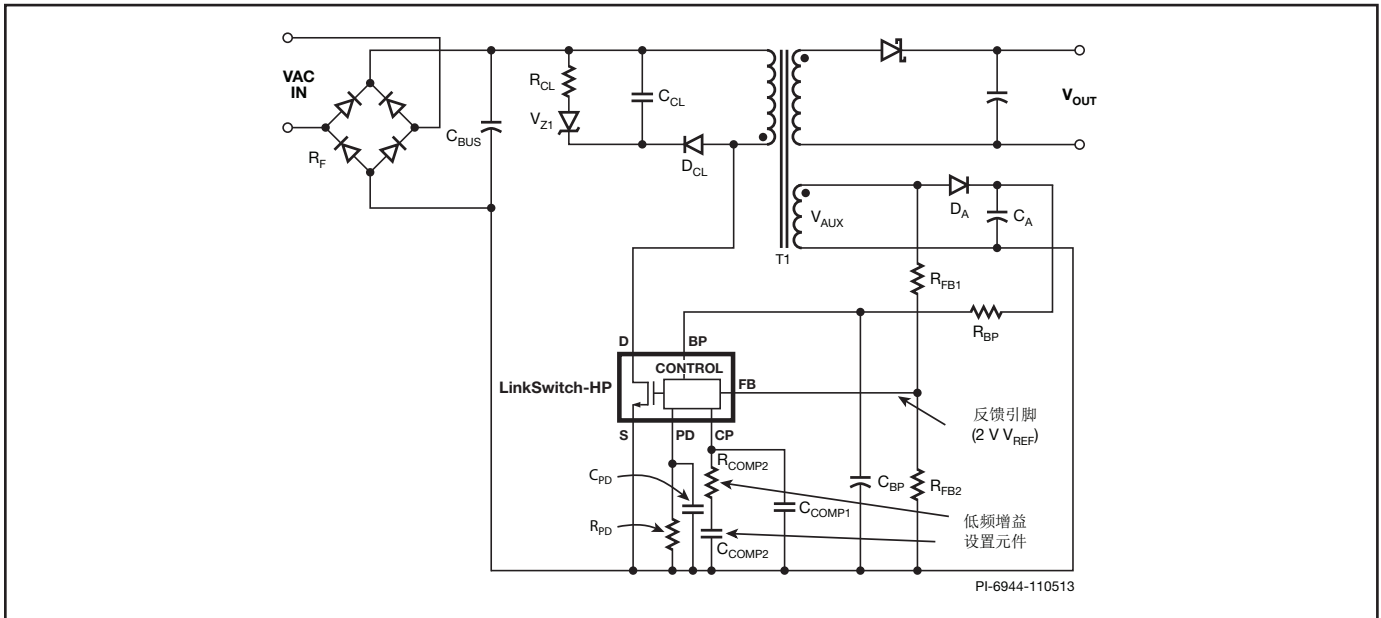


图35. 环路补偿元件

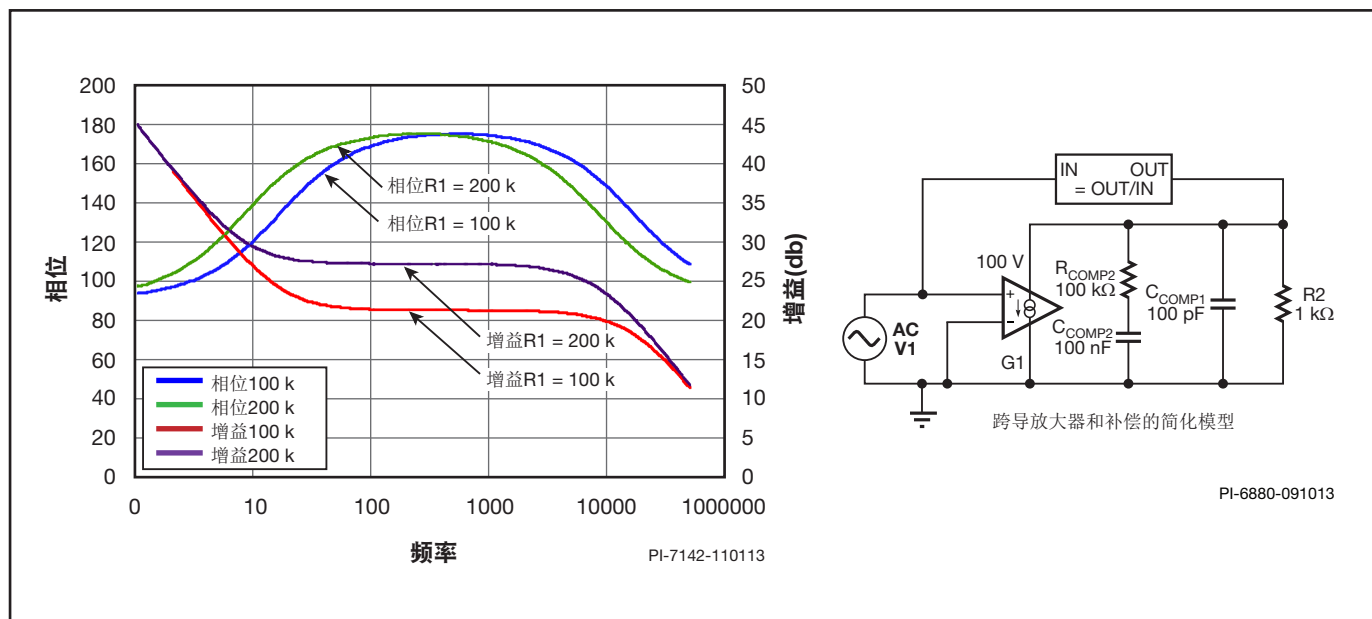


图36. 内部误差放大器模型和响应

对于大多数设计, $R_{COMP2} = 100k\Omega$ 和 $C_{COMP2} = 100nF$ 可提供非常好的性能。建议 R_{COMP2} 的最大值为 $200k\Omega$, 以避免可能出现的噪声问题。 R_{COMP2} 应不小于 $50nF$, 以避免低频区域的相位裕量不足。

零点补偿:

$$F_{COMP_ZERO} = \frac{1}{2\pi R_{COMP2} \times C_{COMP2}}$$

跨导放大器的电压增益:

$$G(dB) = 20 \text{ Log}(G_M \times R_{COMP2})$$

跨导放大器的电压增益计算:

$$R_{COMP} = 100\text{ k}\Omega, G(dB) = 20 \text{ Log}\left(\frac{115\text{ }\mu A}{1\text{ V}} \times 100\text{ k}\Omega\right) = 21\text{ dB}$$

环路稳定性测量选项

一般来说，使用补偿网络的典型值 ($R_{COMP2} = 100k\Omega$, $C_{COMP2} = 100nF$)，可以为大多数应用设计出稳定的电源，提供良好的稳定性和快速的输出动态响应。确实存在环路稳定性测量选项，可以为使用LinkSwitch-HP设计的电源获取控制环路波特图。

如前所述，与SSR（次级侧稳压）电源不同，基于LinkSwitch-HP的PSR（初级侧稳压）电源控制器会在每个反激周期对反馈绕组的电压进行采样，并将采样值存储在内部采样和维持级中，以确定输出电压。这种采样技术断开了反馈环路，使传统的信号注入技术难以用于稳定性评估。

我们设置了一个环路测试盒，可在MOSFET关断后的固定时间间隔内对绕组电压进行采样，并提供一个适合传统信号注入方法的节点。图37所示为该环路测试盒的功能框图，它实际上是一个外部采样和维持电路，用于将交流反馈绕组电压转换为稳定的直流电压，以反映反激期间的反馈绕组电压。

利用该外部采样和维持电路，可以采用传统的信号注入方法获得电源的波特图，请参见图38。图39是环路测试盒子的图片。

如果需要对使用LinkSwitch-HP的电源进行增益相位图测量，请联系当地的现场应用工程师寻求支持。

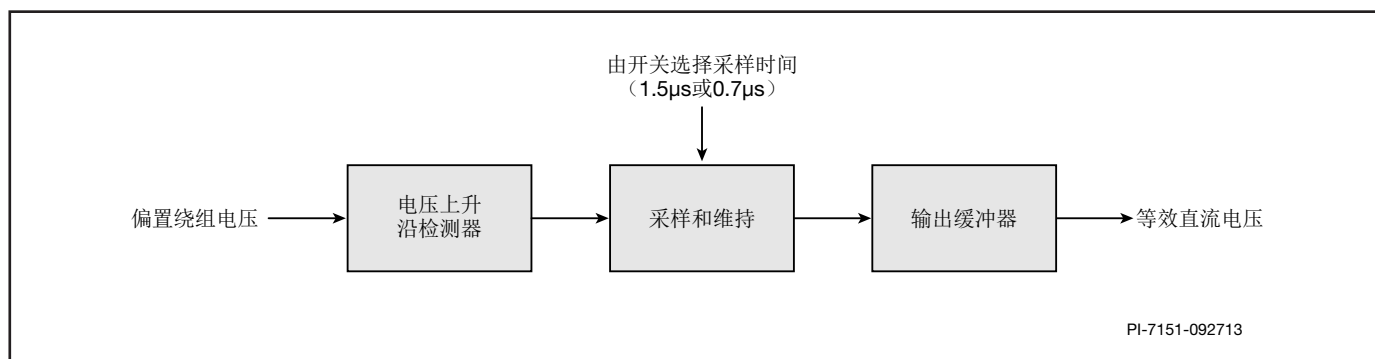


图37. LinkSwitch-HP环路测试盒功能框图

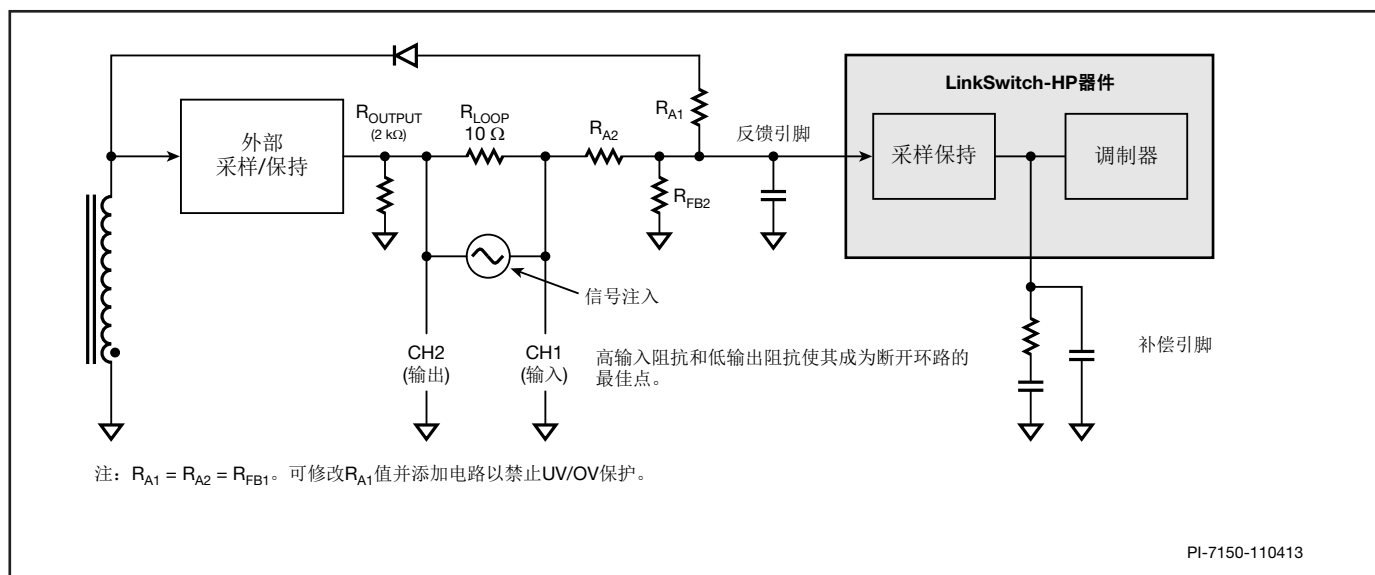


图38. 环路测试盒时的环路注入节点

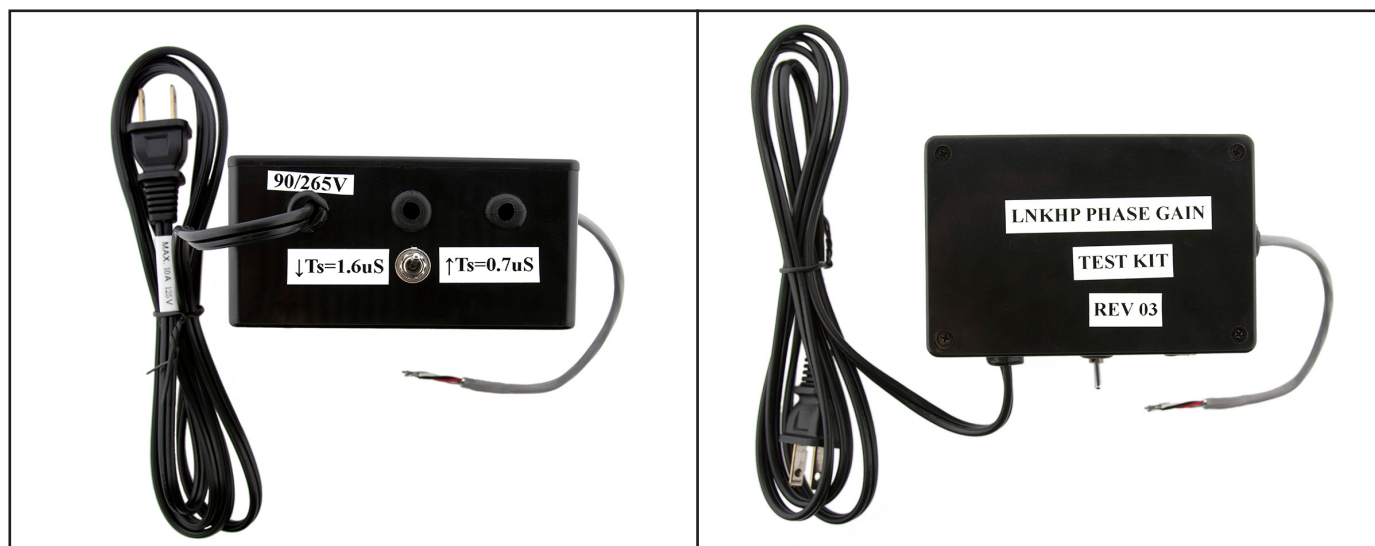


图39. LinkSwitch-HP环路测试盒

电路板布局

LinkSwitch-HP采用高度集成的电源解决方案，将控制器和高压功率MOSFET同时集成到单晶片上。由于同时存在大开关电流、高开关电压和模拟信号，为了保证电源可以稳定可靠的工作，遵循正确的PCB设计方法显得尤为重要。图40、41和42分别显示了eSIP、eDIP和eSOP封装的推荐PCB布局图。

在设计LinkSwitch-HP电源的电路板时，请务必遵循以下指南：

初级侧连接

- LinkSwitch-HP源极引脚的输入滤波电容的负极端采用单点(Kelvin)连接到偏置绕组的回路。使浪涌电流从偏置绕组直接返回输入滤波电容，增强了浪涌的承受力。
- 如果使用散热片，则相连PCB上的接焊焊盘应电气隔离（不要接地）。
- 所有以源极引脚为参考的元件都连接到一个元件引脚位置（星形点接地）。
- 将接地走线包围敏感元件，作为法拉第屏蔽。请参见图40。
- 补偿引脚100pF噪声滤波电容和旁路引脚电容到源极引脚的走线应尽可能短。
- 旁路电容可以采用贴片电容或者电解电容。可优先考虑电解电容。使用电解电容时，还应在旁路引脚上额外安装一个100nF陶瓷电容。

- 尽管可以使用电解电容，但在双面板上最好使用贴片式多层陶瓷电容，因为它能使电容靠近IC放置。它们的小尺寸也非常适合紧凑型电源的应用。推荐使用额定值至少为10V（0805）或更大型号的X5R或X7R介质电容，以确保满足最小电容容量要求。陶瓷电容的型号名称（例如，来自不同制造商或不同产品系列的X7R、X5R）没有相同的电压系数。建议查看相应的电容数据手册，确保所选电容在5V下的电容容量下降不会超过20%。请勿使用Y5U或Z5U/0603多层陶瓷电容（MLCC），因为此类贴片陶瓷电容的电压和温度系数特性非常差。
- 将高压元件（例如漏极开关节点和初级钳位元件）尽量彼此靠近放置，并使其远离LinkSwitch-HP的敏感引脚（CP、FB、PD引脚）。

Y电容

Y电容的首选位置应接近变压器的次级输出返回引脚和初级直流正极输入引脚。如果Y电容位于初级和次级RTN之间，则初级侧的连接应通过专用走线将Y电容连接到输入电容负端。这样可确保绝缘层上的浪涌电流远离连接LinkSwitch-HP的走线。

次级

要最大程度降低漏感和EMI，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铺铜区域应足够大，以便于散热。最好在电位稳定的阴极留有更大的铺铜区域。阳极铺铜区域过大会增加高频辐射EMI。

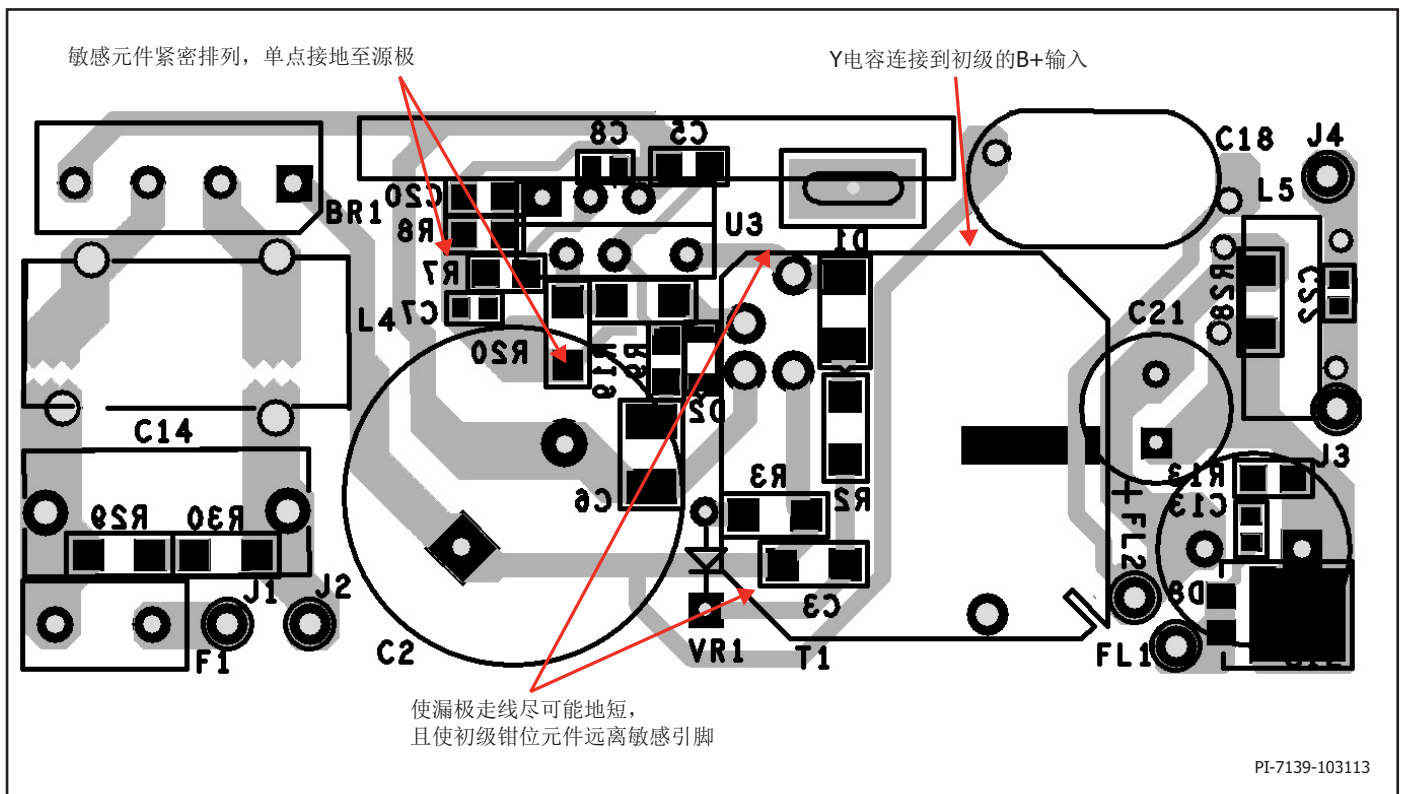


图40. 使用eSIP封装的30W适配器的布局示例，电路原理图见图48

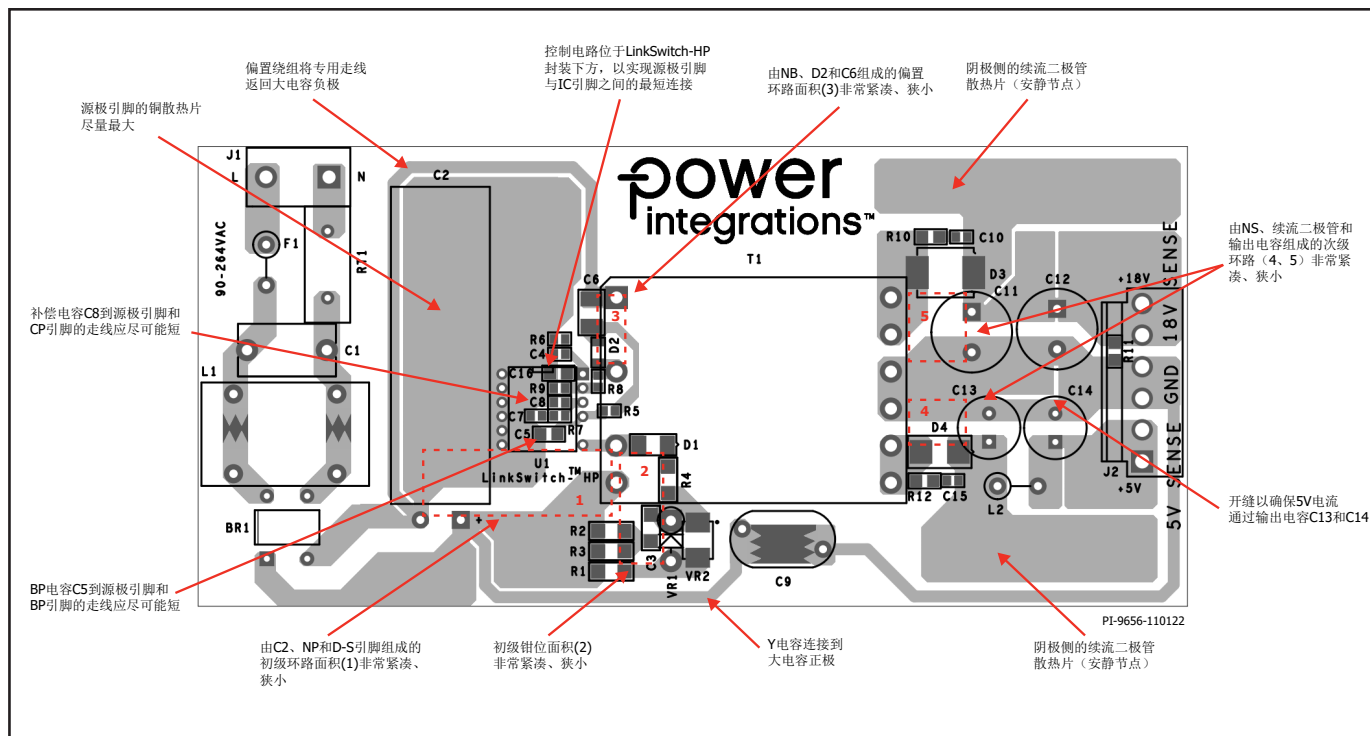


图41. 使用eDIP封装的双路输出17W敞开式设计的布局示例, 电路原理图见图49

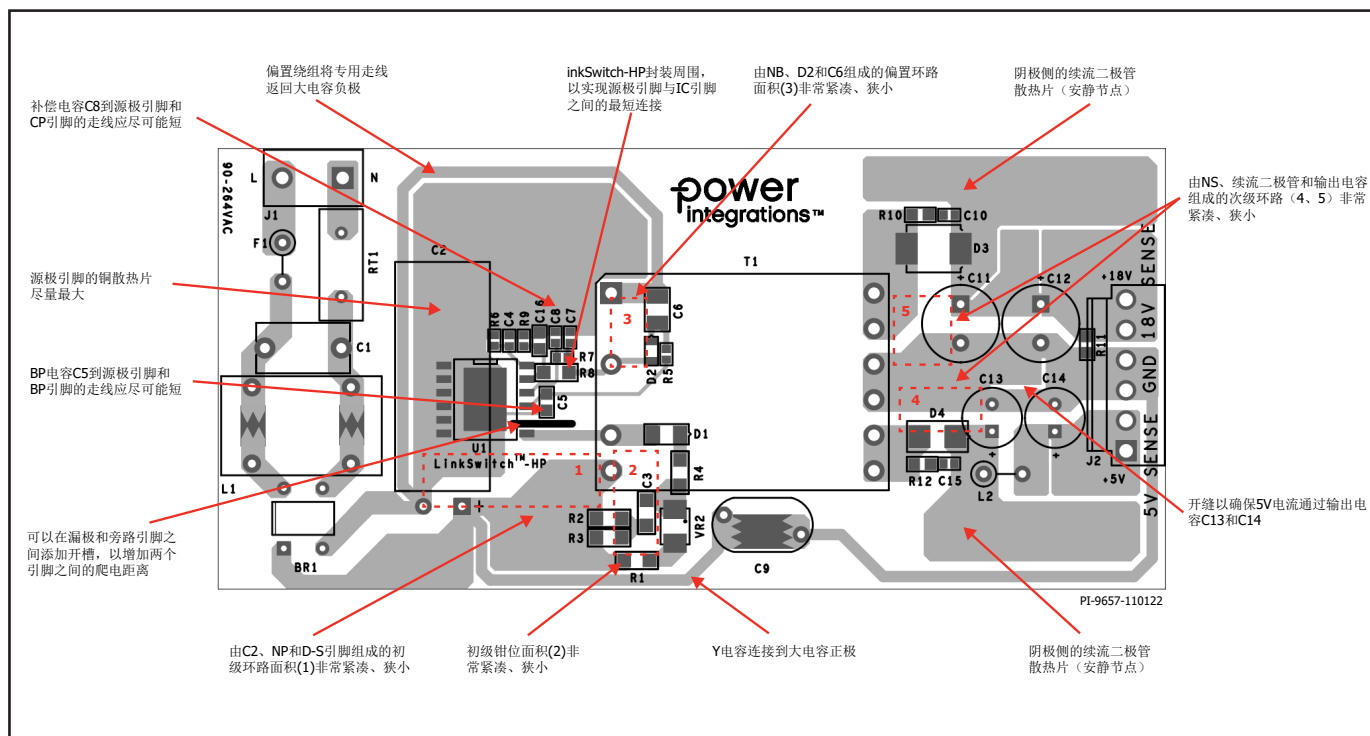


图42. 使用eSOP封装的双路输出17W敞开式设计的布局示例, 电路原理图见图49

外部关断和复位选项

编程设定引脚可用于在锁存事件（例如OVP或过温故障(OTP)）发生后关断变换器或复位器件。通过从外部将编程设定引脚拉至3.5V以上，LinkSwitch-HP将关断并复位任何活动的故障锁存。移除外部上拉后，变换器会在编程设定引脚电压放电至0.55V后开始启动序列。

如果在外部关断期间希望保持故障锁存状态，则可使用图43b中的电路关断变换器，而无需复位故障锁存。

图44中的电路可通过增加一个交流输入采样级进行修改，以用作快速交流复位功能。当交流输入满足条件时，PNP晶体管就会关断，从而消除抑制。

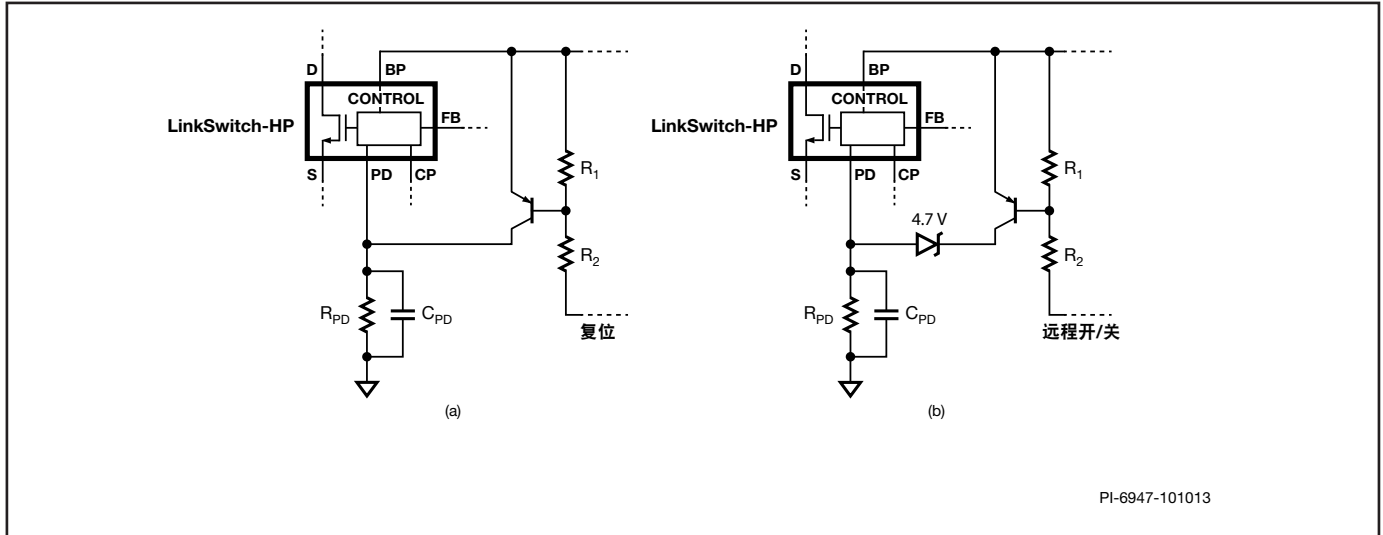


图43. 外部关断和复位选项，(a)复位，(b)可控的使能/关闭

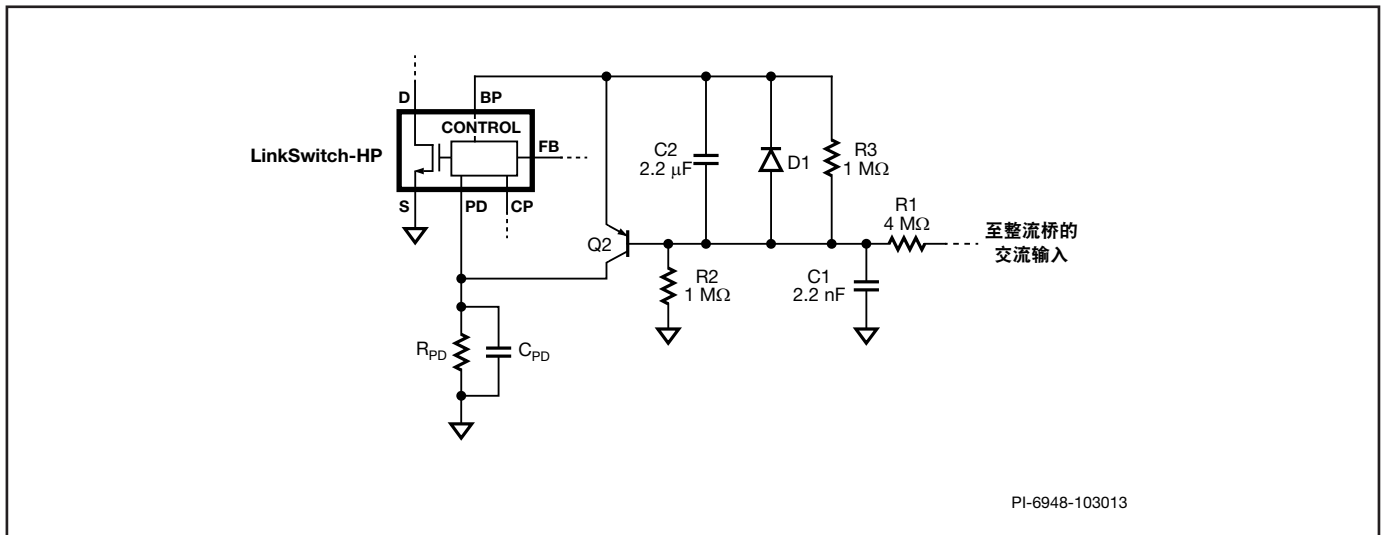


图44. 快速AC复位电路配置

外部锁存功能选项

通过向旁路引脚注入6.5mA或更大电流，器件将被锁存关断。重新交流上电或使用如图43a所示的复位电路将复位该故障锁存。下图所示电路是典型的实现方案，其中Q1发射极以偏置电容为参考，将Q1的基极拉低将触发旁路引脚锁存功能。

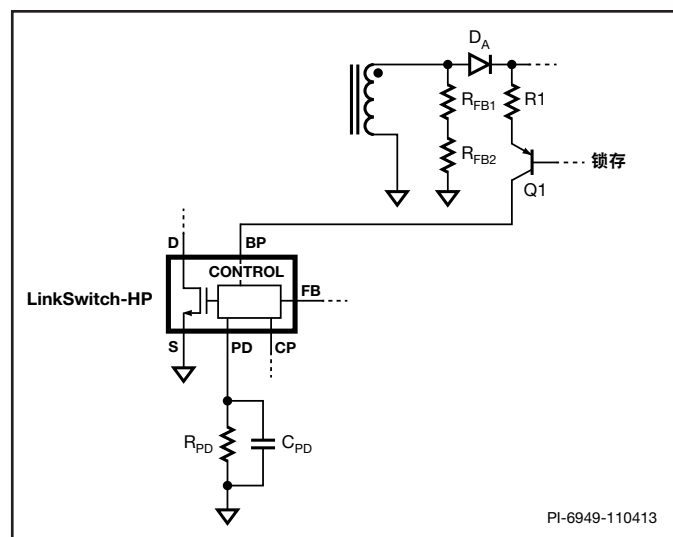


图45. 外部锁存关断配置

恒定输出功率选项

为了能够在电源输出过载时降低输出电压（而不是自动重新启动以进行OCP保护），可以使用以下电路。

编程设定引脚电压将被拉低，以防止在输出过载时自动重新启动。输出功率将保持恒定，而输出电压则随着输出电流的增加而下降。R1和R2电阻的值取决于偏置电压；可以通过调整它们来改变自动重新启动点。使用二极管D1来避免Q1的反向偏置。

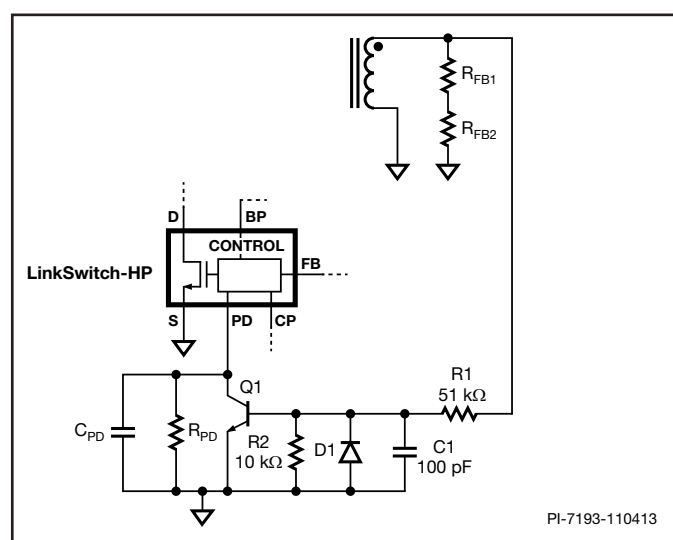


图46. 恒定输出功率配置的外部电路

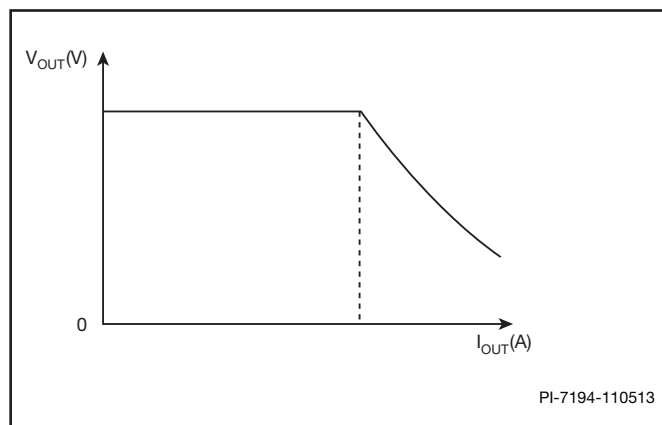


图47. 电源输出特性

快速设计校验

对于任何使用LinkSwitch-HP的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大漏极电压 - 确认在最高输入电压和最大过载输出功率下，LNK677X系列的峰值 V_{DS} 不超过675V，LNK6X6X系列的峰值 V_{DS} 不超过600V。当输出过载到电源即将进入自动重新启动状态（电压失调）时的功率即为最大过载功率。
2. 最大漏极电流 - 在最高环境温度、最高输入电压和最大输出负载情况下，观察启动时的漏极电流波形，检验是否出现变压器饱和的征兆和过多的前沿电流尖峰。LinkSwitch-HP的前沿消隐时间为220ns，可以防止导通周期过早地终止。在220ns消隐时间结束前，观察漏极电流波形，检验前沿电流是否在允许的流限范围内（见图数据手册中的曲线）。
3. 温升检查 - 在最大输出功率、最小输入电压及最高环境温度情况下，检查LinkSwitch-HP、变压器、输出二极管及输出电容的温度没有超标。应有足够的温度裕量以保证LinkSwitch-HP不会因为元件间的 $R_{DS(ON)}$ 的变化而引起过热问题出现，参见数据手册中关于 $R_{DS(ON)}$ 的说明。建议裸焊盘的最高温度不超过110°C，这样就可以适应上述参数的变化。另外，温度裕量也可以采用如下方法测量计算得到：将一个外部电阻与漏极引脚串联，并将相同的散热片附着在上面，其电阻取值为该器件测得的导通电阻 $R_{DS(ON)}$ 与数据手册中规定的最大导通电阻值之差。

附录A – 应用范例

高效率的30W宽范围输入适配器

图48所示电路使用LNK6676E，输出功率为30W (12V/2.5A)，效率为86%。由于采用132kHz的工作频率，其设计结构紧凑，可使用RM8尺寸的变压器磁芯和骨架。

由于LinkSwitch-HP大幅减少了所需外围元件的数量（包括完全消除次级检测和反馈元件），因此在设计小型适配器时，非常容易应对所面临的超紧凑布局挑战。

极低的空载输入功率对于满足当今的效率要求至关重要。该设计的空载输入功率小于30mW（在230VAC下测得）。

该设计具备所有标准保护功能：

- 输入及输出OVP保护
- 输入及输出UV保护
- 在整个输入电压范围内提供严格的过功率保护
- 软启动
- 短路保护

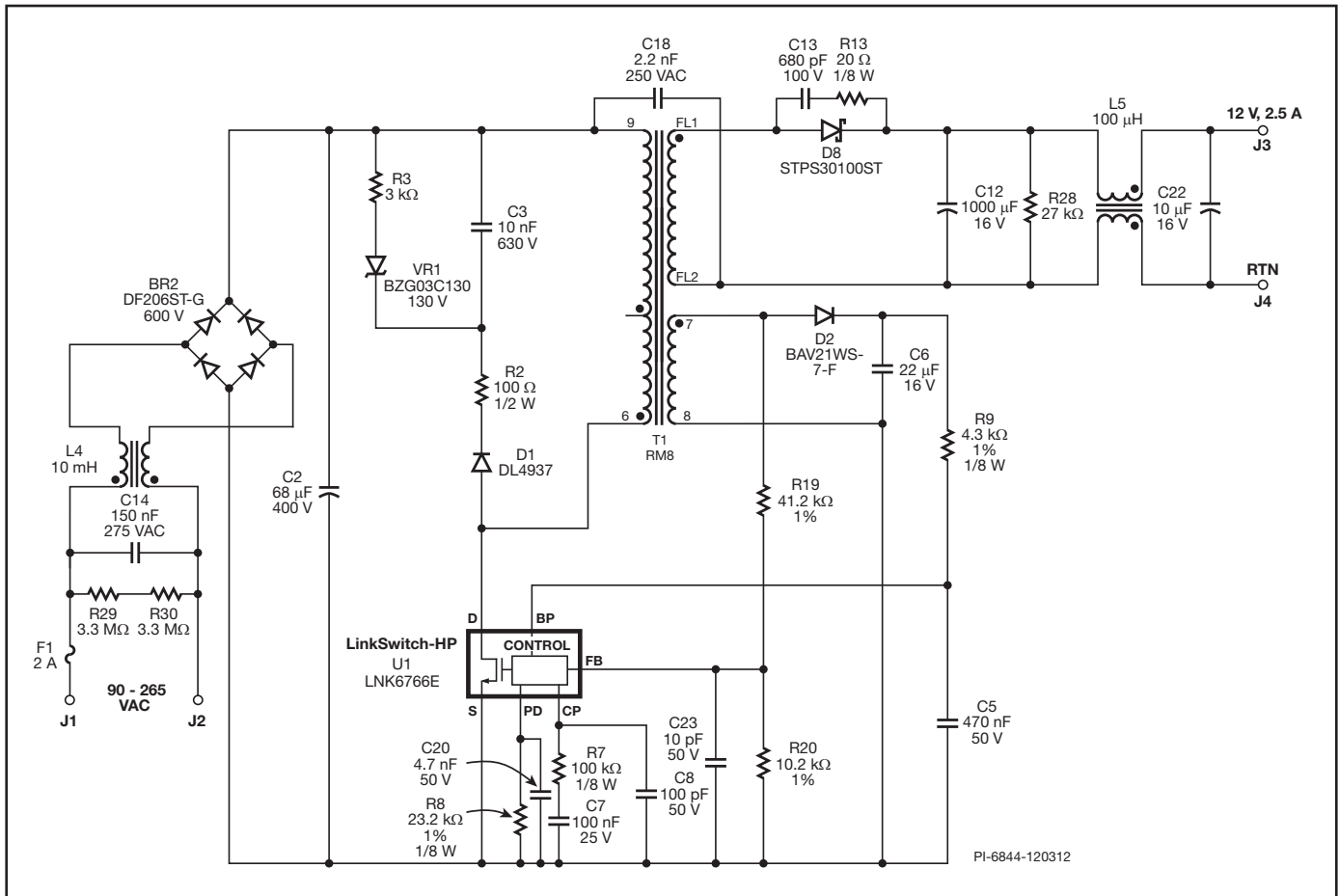


图48. 30W通用输入适配器

图49是LinkSwitch-HP用于具有+5V和+18V输出的双路输出电源的示例。在整个输入电压和负载范围内，+5V输出可满足 $\pm 5\%$ 的调整精度要求，而18V输出的电压处于最小值16.2V和最大值26V的限制范围内。

该设计使用的是eSOP封装器件，因此无需散热片。散热由源极引脚连线周围的PCB铺铜区域提供。该设计的动态响应非常出色，因此可以保持在图50所示负载条件规定的动态负载限制范围内。待机模式为5V输出50mW，该条件下输入功率小于100mW。

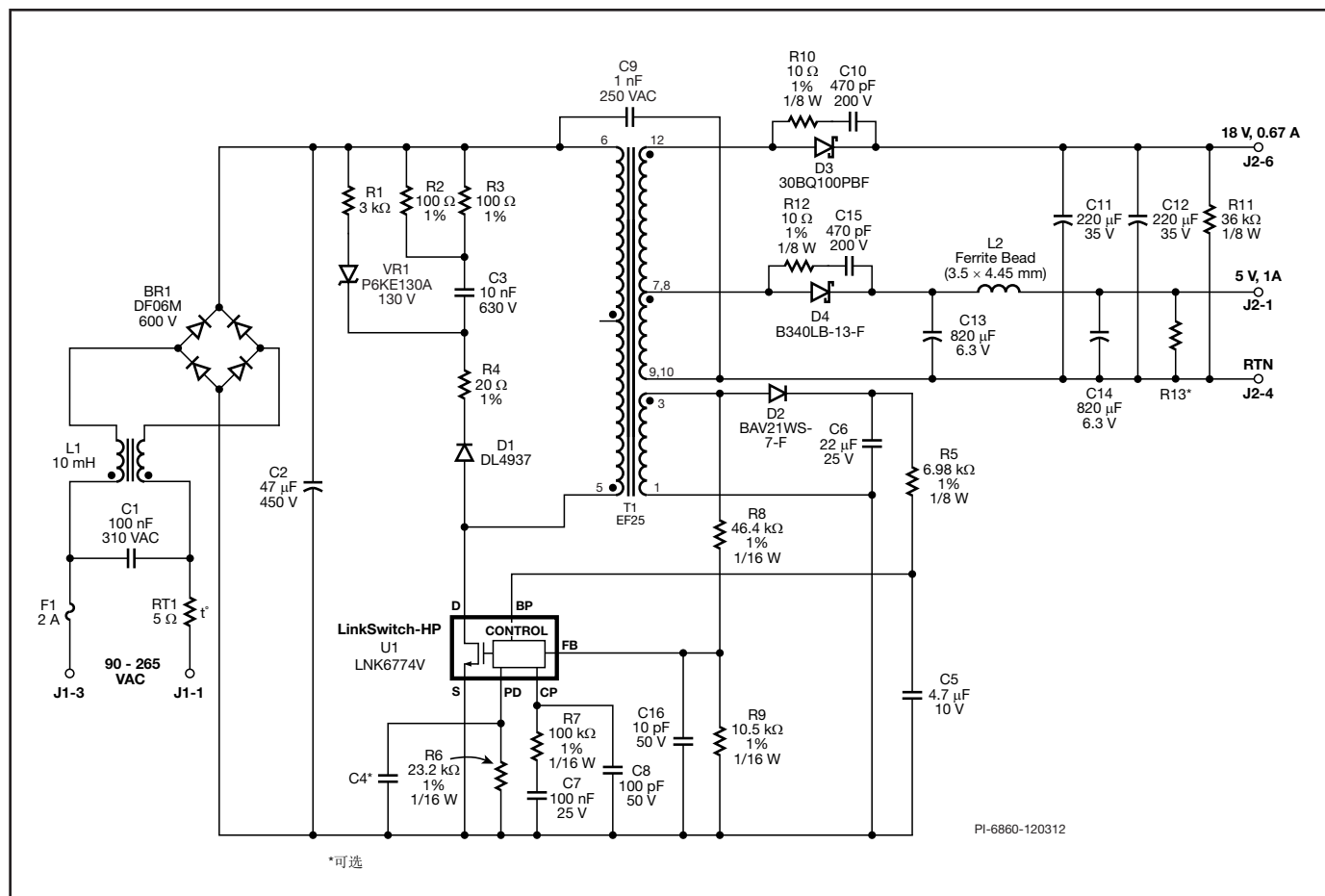


图49. 17W双路输出电源

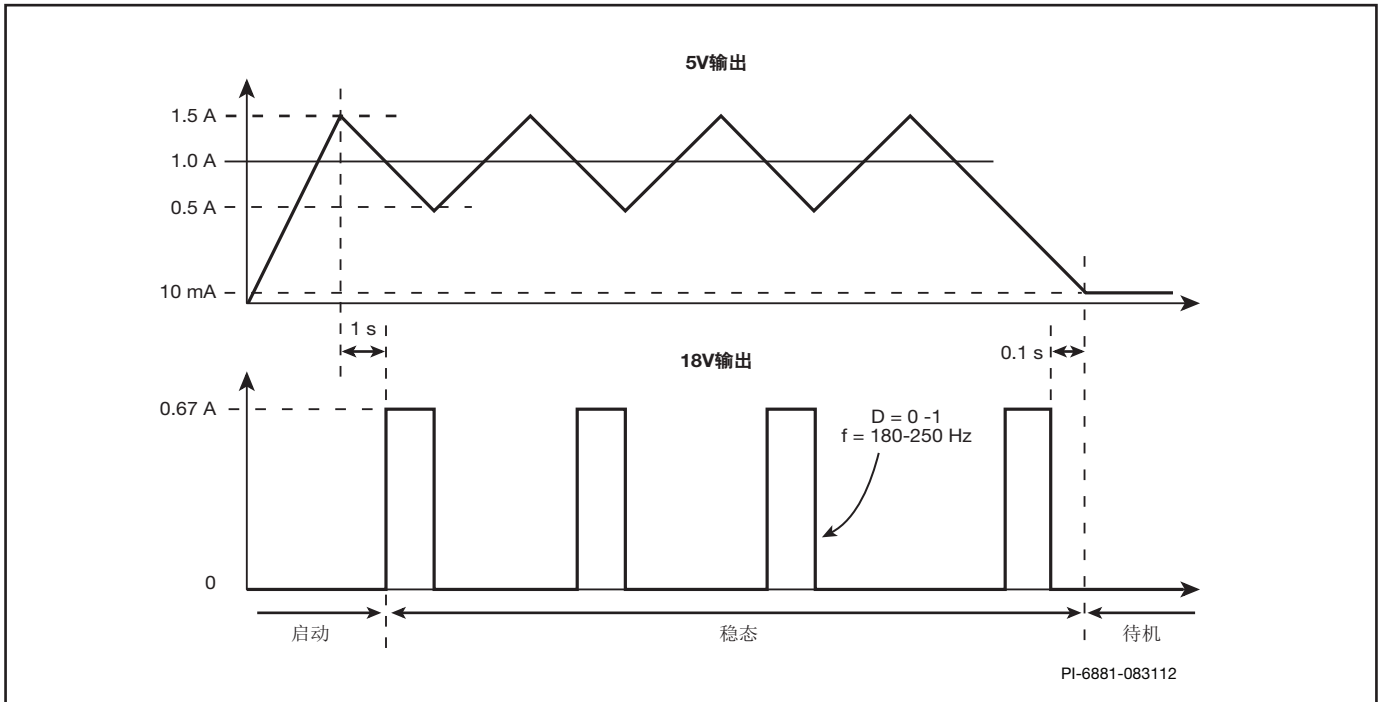


图50. LCD显示器的负载曲线

附录B – 多路输出反激式电源设计

总输出功率相同的多路输出反激式电源和单路输出反激式电源设计的唯一区别在于次级侧的设计。在单路输出的情况所有功率都从一个输出传送到负载，多路输出的反激电源则与此不同，它将输出功率分配在几个输出当中给负载供电。因此，两者初级侧的设计过程是相同的，而只需对次级侧的要求进行进一步的考量。

设计时对输出功率加以汇总

进行多路输出反激式设计的简单方法如AN-22（使用TOPSwitch设计多路输出反激式电源）所述。开始设计时，将所有输出的总功率进行汇总，使其等效于一个主输出的输出功率，进行单路输出的设计。这样可以得到次级峰值电流 I_{sp} 以及有效值电流 I_{SRMS} 。同时也计算出了对应于汇总总功率的输出电流平均值 I_o 。

简化设计的假设条件

每路输出的电路阻抗决定了各个输出绕组中的电流波形。该阻抗与漏感、整流管特性、电容值以及起着重要作用的输出负载有关。尽管各个输出的电流波形可能不完全一样，为简化近似，可以合理地假定所有输出的电流都与总电路相同的单路输出电源具有相同的波形。

输出有效值电流相对于平均值电流

输出电流的平均值总是与直流负载电流相等，而有效值电流值则由电流波形的形状决定。由于假定所有输出的电流波形形状相同，因而它们的有效值电流与平均值电流的比例也是相同的。因此，输出平均值电流已知的情况下，每个输出绕组的有效值电流值可计算如下

$$I_{SRMS}(n) = I_o(n) \times \frac{I_{SRMS}}{I_o}$$

其中， $I_{SRMS}(n)$ 和 $I_o(n)$ 分别为第 n 个输出的次级有效值电流和输出平均值电流，而 I_{SRMS} 和 I_o 则为相同总功率的单路输出等效设计中得到的次级有效值电流和平均值电流。

针对每个输出自定义次级侧设计

每个次级绕组的圈数根据其各种输出电压 $V_o(n)$ 计算：

$$N_s(n) = N_s \times \frac{V_o(n) + V_D(n)}{V + V_D}$$

V ：主输出电压

V_D ：主输出整流管导通压降

输出整流管的最大反向电压为：

$$PIV_s(n) = V_{MAX} \times \frac{N_s(n)}{N_p} + V_o(n)$$

已经得到了输出有效值电流 $I_{SRMS}(n)$ 、次级绕组圈数 $N_s(n)$ 及输出整流管最大反向电压 $P_{IVS}(n)$ ，则可以采用与单路输出设计完全相同的方法对每个输出进行次级侧的设计。

次级绕组线径

在计算次级绕组线径时，假定CMA为200。这样得出，使用单独绕组时每个输出的有效值电流所需的最小线径值。为了获得更好的温升性能，设计人员可能希望采用更大的线径。可能还需要考虑其他因素，例如集肤效应和骨架利用率。

反馈绕组和调整率

在多路输出电源设计中，当输出电压较高的输出1在空载或更轻载下工作，而输出电压较低的输出2在中等负载下工作时，由于输出1的负载较轻且输出端的电压较高，因此输出1绕组的电流会先于输出2绕组降至零[参见参考文献1]。当输出1绕组电流达到零后，输出2绕组电流开始减小。当输出1绕组电流达到零时，此时偏置电压将出现非常轻微的下降。在从最小负载到最大负载的变化过程中，反馈引脚的采样延迟时间在1.2μs至2.5μs之间线性变化。如果在某一负载点水平下，反馈绕组电压的采样时间正好在该点上，则可能造成电源不稳定。当其中一个输出处于空载或更轻载状态，而另一个输出处于轻载或中等负载状态时，就会出现这种情况。

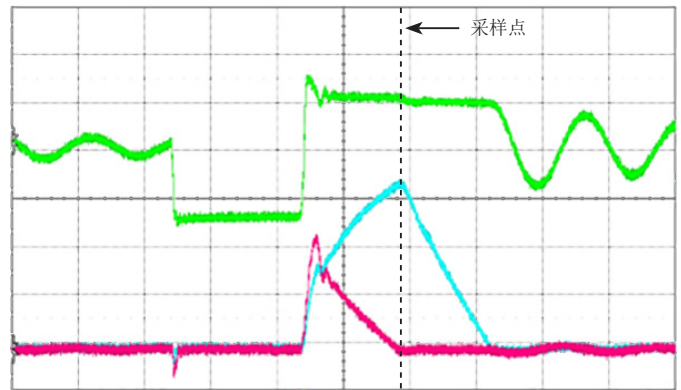


图51. 轻载时的 V_{OUT1} ，中等负载时的 V_{OUT2}
绿色：偏置绕组电压，20V/格，1μs/格
蓝色：输出2二极管电流，1A/格，1μs/格
红色：输出1二极管电流，1A/格，1μs/格

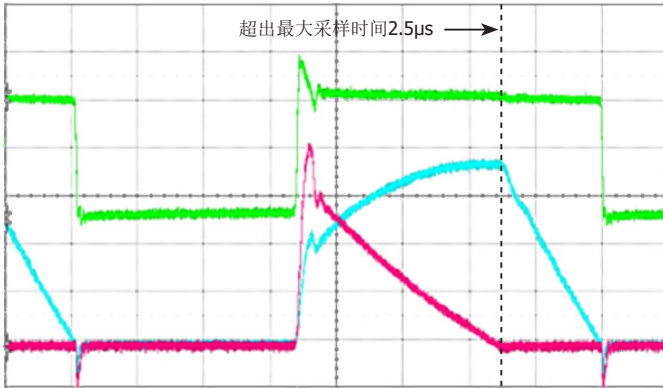


图52. 中等负载时的 V_{OUT1} ，重载时的 V_{OUT2}
 绿色：偏置绕组电压，20V/格，1μs/格
 蓝色：输出2二极管电流，1A/格，1μs/格
 红色：输出1二极管电流，1A/格，1μs/格

一般来说，通过使用前面几节中提到的所有技术来提高反馈的稳定性，即使是多路输出设计，也几乎看不到不稳定性。不过，对于某些特定的电源设计，在某些负载下可能会出现轻微振荡；噪声去耦电容 C_{COMP1} 可能需要更大的电容值330pF，最大为470pF。通过减小补偿网络 R_{COMP2} 值来降低控制环路增益也能提高稳定性，但不建议使用任何小于51kΩ的值。需要特别指出的是，每当对环路补偿电路进行任何更改时，都需要始终通过使用负载阶跃响应、输出阻抗检查或波特图分析来验证控制环路裕量。

参考文献

1. Cross Regulation in Flyback Converters: ANALYTIC MODEL - Chuanwen Ji and Keyue. M. Smedley, Dept. of Electrical & Computer Engineering University of California, Irvine, CA 92697, USA.

注释

修订版本	注释	日期
A	初始版本。	2014年6月
B	更新版本换用了新的PI风格。	2017年8月
C	更新了“印刷电路板布局”一节。	2022年11月

有关最新产品信息，请访问：www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at www.power.com/ip.htm.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.

A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperLCS, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2022, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA
Main: +1-408-414-9200
Customer Service:
Worldwide: +1-65-635-64480
Americas: +1-408-414-9621
e-mail: usasales@power.com

中国（上海）

徐汇区漕溪北路88号圣爱广场
1601-1603室
上海|中国，200030
电话: +86-21-6354-6323
电子邮箱: chinasales@power.com

中国（深圳）

南山区科技南八路二号豪威科技大厦
17层
深圳|中国，518057
电话: +86-755-8672-8689
电子邮箱: chinasales@power.com

德国

(AC-DC/LED/电机控制销售)
Einsteinring 24
85609 Dornach/Aschheim
Germany
Tel: +49-89-5527-39100
e-mail: eurossales@power.com

德国（门极驱动器销售）

HellwegForum 3
59469 Ense
Germany
Tel: +49-2938-64-39990
e-mail: igbt-driver.sales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI) Italy
Phone: +39-024-550-8701
e-mail: eurossales@power.com

日本

Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
Phone: +81-45-471-1021
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
e-mail: koreasales@power.com

新加坡

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
e-mail: singaporesales@power.com

台湾地区

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
e-mail: taiwansales@power.com

英国

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
Phone: +44 (0) 7823-557484
e-mail: eurossales@power.com