TOPSwitchGaN产品系列

采用EcoSmart节能技术、可实现高效电源设计的集成离线式开关IC

产品特色

高度集成，外形紧凑

- 在20%至100%负载范围内，平均效率为90%
- 集成高可靠性800V额定耐压的PowiGaN™开关，具备出色的抗浪涌性能
- 高达150kHz的开关频率减小了变压器尺寸

EcoSmart™ – 高效节能

- 在230VAC输入下空载功耗低于50mW
- 在230VAC下输入功率为300mW时，输出功率最高可达200mW

所需元件数更少，设计更灵活

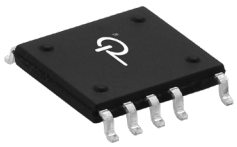
- 频率抖动和源极散热可减小EMI滤波器尺寸
- 集成的软启动电路可降低器件启动时的应力
- 可设定开关频率提高了设计灵活性

全面保护功能

- 输出短路、过载、过流及过压保护
- 自动重启动可在输出短路故障期间将输出功率限制在3%以下
- 输入欠压(UV)检测可防止关机时输出的不良波动
  - 简单快速的AC复位
- 输入过压(OV)关断增强对浪涌的保护
- 具有更大滞回值的精确的过温关断(OTP)

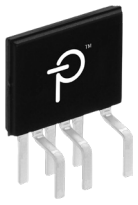
典型应用

- 家电
- 电动工具、电动汽车充电器和工业电源



eSOP™-12封装（K后缀）

- 薄型表面贴装的封装型式，适合超薄设计
- 支持波峰焊或回流焊
- 通过源极引脚和裸焊盘，利用PCB进行散热



eSIP™-7封装（E后缀）

- 立式封装，可缩小PCB占用面积
- 使用夹片可简化散热片的安装
- 提供相当于TO-220封装的热阻抗
- 可提供更大输出功率

图2. 封装类型

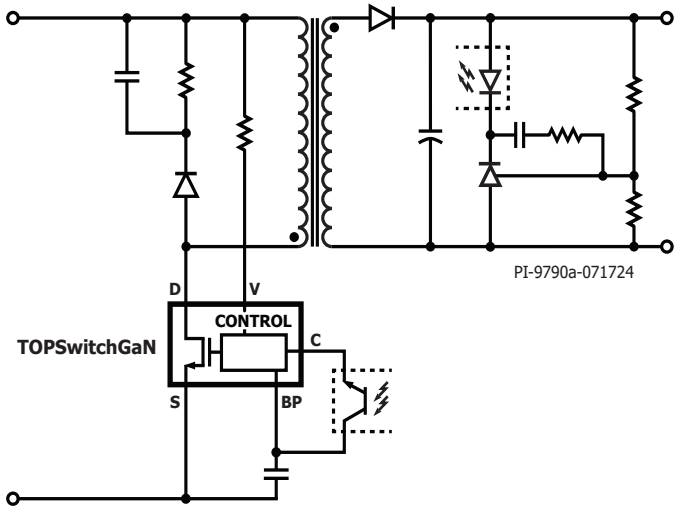


图1. 典型的反激式电路原理图

输出功率对照表[1,2]

型号[3]	PCB铺铜散热		
	400VDC	230VAC ±15%	85-265VAC
	峰值功率或敞开式应用环境	**峰值功率或敞开式应用环境**	**峰值功率或敞开式应用环境**
TOP7074K	90W	85W	70W
TOP7075K	105W	95W	85W
TOP7078K	180W	170W	135W
型号[3]	金属散热片		
	400VDC	230VAC ±15%	85-265VAC
	峰值功率或敞开式应用环境	**峰值功率或敞开式应用环境**	**峰值功率或敞开式应用环境**
TOP7074E	200W	185W	130W
TOP7075E	240W	210W	165W
TOP7078E	440W	400W	300W

表1. 输出功率对照表

备注：

1. 基于以下条件计算的最大实际连续输出功率：
   a. 最大输出电流10A。
   b. 肖特基或高效率输出二极管。
   c. 130V的反射输出电压(V_{OR})和85%的效率。
   d. 在85-265VAC输入时的最小直流母线电压为100VDC，230VAC时的最小直流母线电压则为300VDC。
   e. 散热能力足以使器件温度保持在≤100°C。
   f. K封装器件所示功率水平，基于19.4cm² (610g/m²)铺铜散热区域的假设条件测算。
   g. 敞开式设计在+50°C环境温度下工作时的最大连续输出功率。
2. 最小峰值功率。
3. 封装：E: eSIP-7C，K: eSOP-12B。

本产品已获得专利和/或正在申请专利之中。

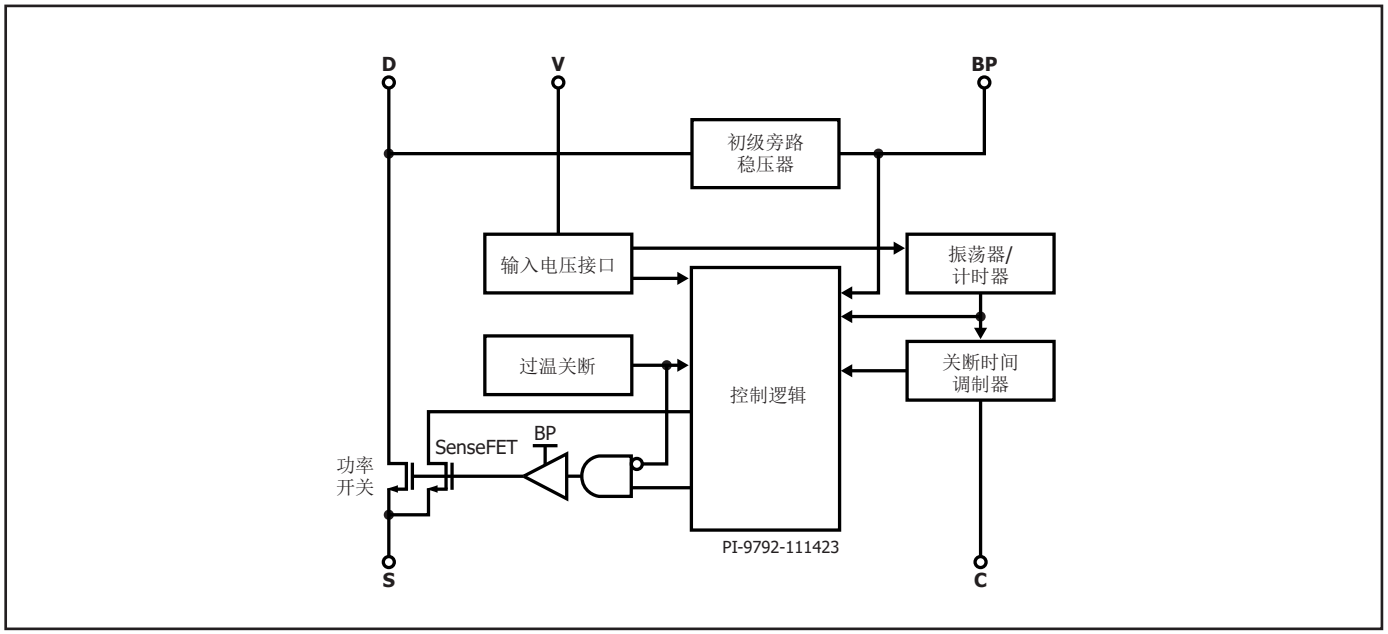


图3. 功能原理框图

引脚功能描述

漏极(D)引脚
该引脚是功率开关的漏极连接点。

源极(S)引脚
这些引脚是功率开关的源极连接点。它们也是旁路引脚的接地参考点。

旁路(BP)引脚
该引脚是外部旁路电容的连接点，用于为控制器供电。

电压监测(V)引脚
该引脚连接输入整流桥的AC端或DC端，用于检测电源输入端的欠压及过压情况。当该引脚连接至源极引脚时，UV/OV保护被禁止。

控制(C)引脚
反馈控制电流输入引脚。

信号地(SG)引脚
SG引脚必须连接到源极。

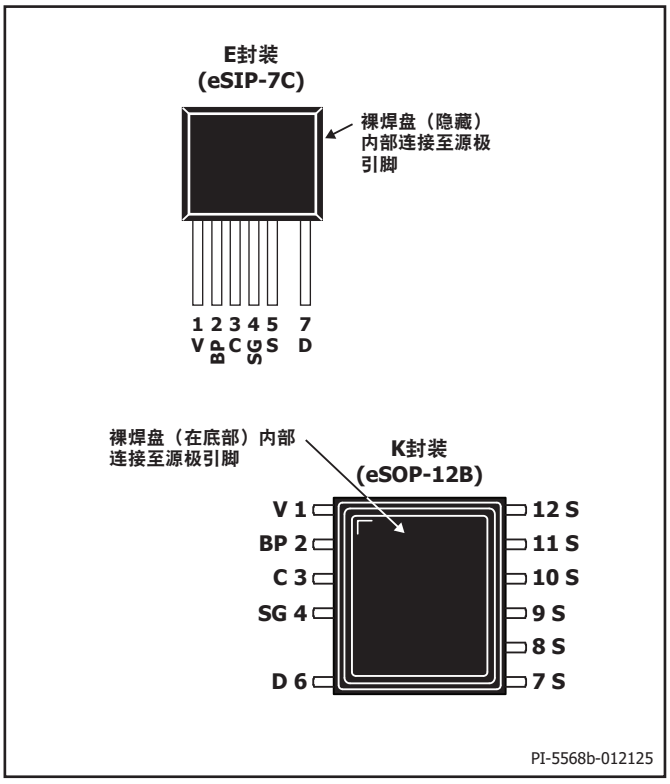


图4. 引脚布局P（顶视图）

TOPSwitchGaN功能描述

TOPSwitchGaN™ IC是一款集成式开关模式电源IC，可监测控制输入端的模拟反馈电流，然后将其用于调制变频变流控制算法。

TOPSwitchGaN反激式控制器可工作于连续导通模式(CCM)或断续导通模式(DCM)。控制器包括带频率抖动功能的振荡器、限流点控制器、旁路引脚5V稳压器、芯片供电脚欠压及过压检测电路、输入电压检测电路、限流点选择电路、过温保护、前沿消隐以及PowiGaN功率开关。

旁路引脚稳压器

在功率开关处于关断期间，旁路引脚中的内部稳压器会从漏极引脚吸收电流，将旁路引脚电容充电至V_{BP}。旁路引脚是内部供电电压节点。当功率开关导通时，器件利用储存在旁路引脚电容内的能量工作。

此外，当有电流通过一个外部电阻提供给旁路引脚时，一个分流稳压器会将旁路引脚电压钳位在V_{SHUNT}。这样可使TOPSwitchGaN IC通过偏置绕组从外部获得供电，对于5V输出的设计可以将空载功耗降到30mW以下。

旁路欠压阈值

在稳态工作下，当旁路引脚电压下降到~4.5V ($V_{BP} – V_{BP(H)}$)以下时，旁路引脚欠压电路将停止功率开关。一旦旁路引脚电压降到该阈值以下，它就必须升至V_{BP}，才能重新使能功率开关。

旁路输出过压功能

旁路引脚具有自动重启动过压保护功能。与电阻（与旁路引脚电容串联）并联的稳压管通常用于检测偏置绕组是否存在过压，以激活此保护机制。当流入旁路引脚上的电流超过I_{SD}时，器件将停止开关。

过温保护

过温关断电路用于检测集成开关管的结温。阈值设为T_{SD}，提供滞回响应。

滞回响应：如果结温度超过阈值，功率开关被禁止，直到结温度下降$T_{SD(H)}$，功率开关才会重新使能。采用更大的滞回温度可防止因持续故障而使PCB板出现过热现象。

关断时间调制器

关断时间调制器将模拟反馈电流转换为关断持续时间，该持续时间与反馈电流成正比。随着输出负载的减小，该算法会产生更长的关断时间。

在关断周期结束时，关断时间调制器发出开关请求以导通集成的功率开关。

电流限流工作方式

限流点阈值与上一个开关周期终止（功率开关关断时）和下一个开关请求之间的时间成正比。

这一特性所产生的限流点会随着开关频率（负载）增大而增加，如图5所示。

在重载时，开关周期的最大电流接近100% I_{LIM}。随着负载的减小，电流可逐渐减小到最大限流点的40%。达到40%限流点时，限流点就不会继续降低。开关周期之间的时间将随着负载降低继续增大。

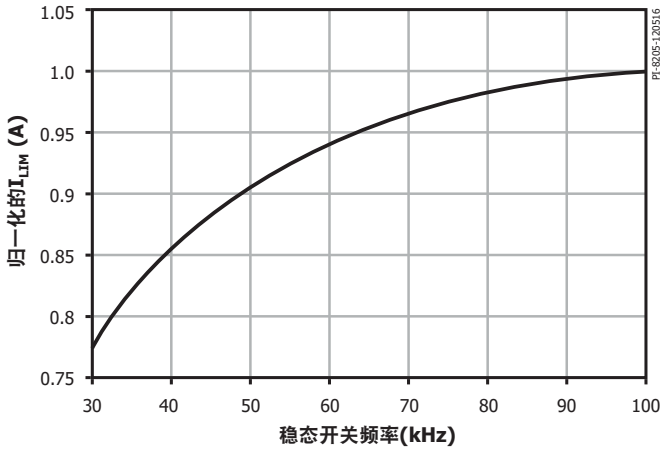


图5. 归一化的电流限流点相对于频率的变化

调制

在调制频率f_M下，归一化的限流点在100%和94.5%之间进行调制。

SOA保护

当在t_{LEB_SOA} (~ 250ns)至t_{SOA_ON} (~ 400ns)区间内，连续两个开关周期达到110% I_{LIM}（100% I_{LIM}对应于100kHz下的I_{LIM}），控制器会在约20µs内停止开关操作，这相当于最大150kHz开关频率下的约6个周期。这为变压器在向大的容性负载供电时提供了足够的复位时间，而不会延长启动时间。

输入电压监测

电压监测(V)引脚用于输入过压和欠压检测及保护。

一个8MΩ电阻连接在整流桥后（或者连接至整流桥的AC侧，加上合适的二极管整流，以实现快速AC复位）的高压DC大电容与电压监测引脚之间，用来使能该功能。将电压监测引脚短路至源极引脚可禁止该功能。

上电时，在旁路(BP)电容充电和I_{LIM}状态锁存后，控制器会检查电压监测引脚电流的状态，以确定其电流高于电压缓升阈值(I_{UV+})且低于过压关断阈值(I_{OV+})。

在正常工作下，如果电压监测引脚电流低于电压跌落阈值(I_{UV-})，并且低于电压跌落阈值的同时持续时间超过t_{UV-}，开关就会中断。一旦电压监测引脚电流高于电压缓升阈值(I_{UV+})，控制器立即开始软启动。

在正常工作下，如果电压监测引脚电流高于过压阈值(I_{OV+})，并且持续时间超过t_{OV+}，开关就会中断。一旦电压监测引脚电流低于恢复阈值，开关立即开始软启动。

最大导通时间延长

导通时间延长可以让电流未达到电流限流点前继续保持此开关周期导通。如果在$t_{ONEXT(MAX)}$ = 15µs内未达到电流限流点，控制器终止开关周期。

这一特性降低了维持稳压所需的最小输入电压，延长了维持时间并降低了所需大电容的尺寸。

最大开关频率

控制器的最大开关频率为f_{OSC}。

最小关断时间

关断时间调制器启动开关周期请求，以开通集成的PowiGaN开关。关断时间调制器的最大请求频率受到最小关断时间$t_{OFF(MIN)}$的限制。这可以确保在集成开关导通间隔之后有足够的复位时间，以便为负载提供能量。

最大占空比

当漏极电流达到限流点或达到$t_{ONEXT(MAX)}$限值时，PowiGaN开关才会关断。

控制器监测PowiGaN开关的导通时间$t_{GaN(ON)}$，并从PowiGaN开关开通时开始计时，计时器时长为$t_{DC(MAX)} = DC_{MAX}/f_{OSC}$。如果：

- $t_{GaN(ON)} \geq t_{DC(MAX)}$，关断时间调制在PowiGaN 开关关断后开始。
- $t_{GaN(ON)} < t_{DC(MAX)}$，关断时间调制在$t_{DC(MAX)}$计时器结束后开始。

频率软启动

启动时，控制器在t_{SOFT}时间内将关断时间从$T_{OFF(STARTUP)}$减至$T_{OFF(MIN)}$，实现开关频率的线性抬升。

如果控制引脚电流I_C在t_{SOFT}时间内上升到$I_{C(TH)}$阈值以上，则频率渐升会立即中止，并且允许控制器进入全频状态。这样在输出达到稳压后突然出现瞬态负载变化时，可使控制器维持稳压能力。

如果在启动时发生短路或过载，且控制电流I_C在t_{AR}时间间隔结束之前没有超过$I_{C(TH)}$阈值，控制器就会进入自动重启动(AR)模式。

应用范例

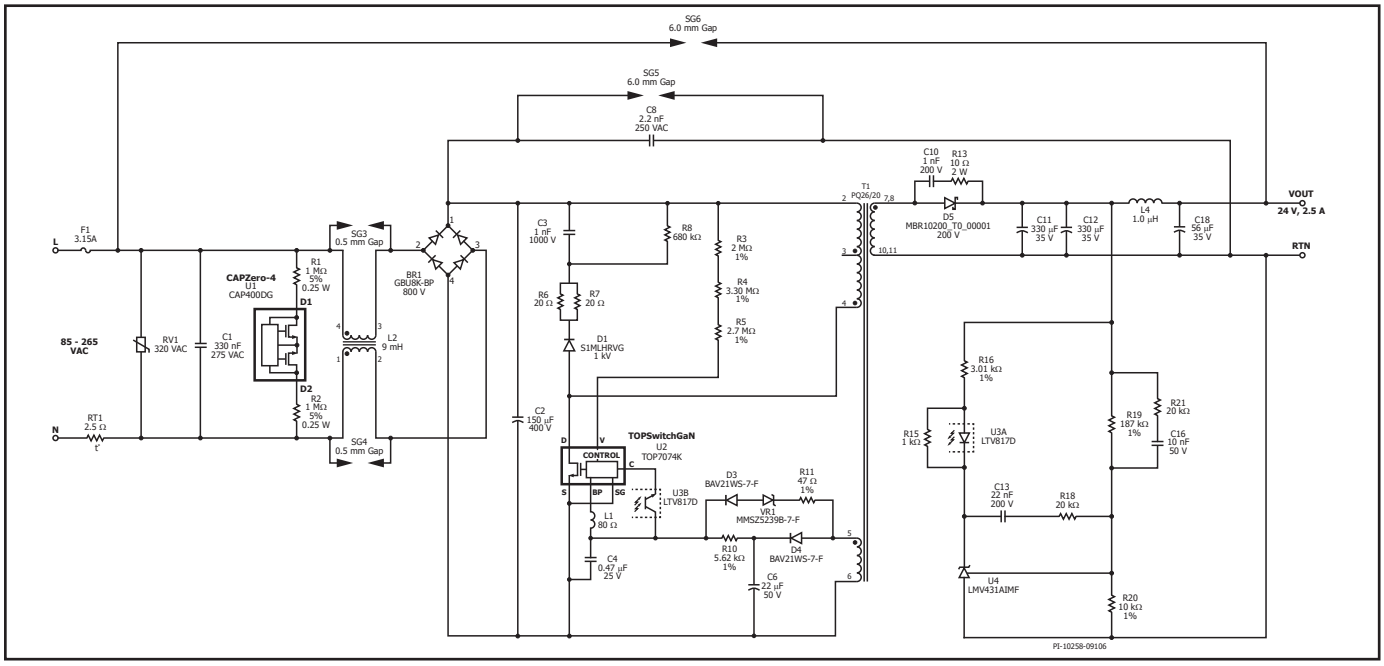


图6. DER-1079电路原理图，使用TOP7074K的60W单路输出(24V/2.5A)电源

高效率的60W单路输出电源

图6所示电路采用TOP7074K，可在85VAC至265VAC输入电压范围内输出60W功率(24V/2.5A)。

该电源具有输入欠压锁定、输入过压保护、初级检测输出过压自动重启动保护、输出短路保护、高满载效率(115VAC时>90%)、高平均效率(>90%)和低空载输入功耗（265VAC时<100mW）。输出电压调节通过光耦器和分流稳压器(LM431)反馈来实现。

保险丝F1可隔离电路并提供元件故障保护。X电容C1与共模扼流圈(CMC)共同构成EMI滤波器，可衰减共模和差模传导EMI。整流桥BR1对AC输入电压进行整流，并对大电容C2提供全波整流DC。CAPZero™-4 IC (U1)配合泄放电阻R1和R2，可在AC断电时释放X电容C1中储存的电能，满足安全规范要求。AC上电时，上述电阻断开，从而降低空载功耗。

OP7074K器件(U2)将振荡器、开关控制器、启动与保护电路以及PowiGaN开关全部集成在一个单片IC内。功率变压器(T1)初级绕组的一端连接到大电容C2的正极，另一端连接到U2的漏极引脚（D引脚）。PowiGaN开关关断后，变压器的漏感会引起漏极节点的电压尖峰。D1、R6、R7、C3和R8组成RCD钳位电路，对尖峰幅度进行限制。电阻R6和R7与电容C3和电阻R8配合使用，用于衰减高频振荡并改善EMI性能。采用该电路配置是为了降低轻载及空载工况下的钳位损耗。连接在初级和次级之间的Y电容C8有助于改善EMI性能。

TOP7074K通过调节PowiGaN功率开关的关断时间实现输出稳压，关断时间与流入控制引脚的电流成正比。电源的输出电压由分流稳压器U4在次级侧检测，并通过光耦器U3向初级侧提供反馈信号。

输入欠压和过压阈值由电阻R3、R4和R5提供给V引脚的电流大小决定。R11、D3和VR1提供输出过压保护(OVP)。输出电压升高会使偏置绕组电压随之升高，该电压由VR1检测。VR1一旦导通，将向BP引脚注入电流，使IC U2关断并进入自动重启动(AR)模式。

启动时，旁路电容C4通过漏极(D)引脚充电，该引脚尽可能靠近U2放置。充电完成后，U2开始开关操作。电容C4储存充足电能，保证TOPSwitchGaN IC持续得到供电，直至输出进入稳压状态。启动后，偏置绕组通过二极管D4和R10提供电流，为电容C6充电，进而为控制器供电。电阻R10用于设置IC U4的典型偏置电流。铁氧体磁珠L1可最大限度降低BP上的噪声。

肖特基二极管D5对T1的次级绕组输出进行整流。输出电压经C11、C12、C18和L4滤波。电阻R13和电容C10可抑制由D5换向引起的电压尖峰。低ESR电容C11、C12与LC滤波器（L4和C18）有助于最大限度降低输出电压纹波。

参考IC U4 (LMV431AIMF)用于设置输出电压，输出电压由R19和R20组成的反馈电阻分压器编程设定。LMV431AIMF改变其阴极电压以保持输入电压恒定（1.24V，±1%）。当阴极电压发生变化时，流经光耦器LED和U2内相应光电晶体管的电流就会相应发生变化。R16、C13、R18、R21与C16用于确保电路稳定工作，电阻R15则为U3提供最小偏置。

应用设计要点

输出功率对照表

数据手册中的输出功率对照表（表1）列出了在以下条件下能获得的最大实际持续输出功率：

1. 85-265VAC输入时，最小DC输入电压为100VDC或更高，而当230VAC输入时最小DC输入电压为300VDC或更高。对于AC输入的设计应调整输入电容的额定电压，以满足这些电压要求。
2. 效率预估取决于输入电压范围。对于通用输入电压或低压输入，预估效率>85%；高压输入则效率>89%。预估效率基于输入范围内的最低电压。
3. 变压器初级电感量公差为±10%。
4. 反射输出电压(VOR)设置为在最小输入电压下保持KP > 0.4，以提供最大功率。在额定高输入电压下，建议将KP设计在1到1.1之间，以提高效率。
5. 使用低正向压降(V_F)肖特基输出二极管来提高效率。
6. 器件通过源极引脚焊接到PCB板足够大的铺铜区域和/或散热片上，以便在要求的最高环境温度下将器件温度保持在110°C或以下。
7. 确保敞开式设计的环境温度为50°C，密闭式适配器应用的环境温度为40°C。
8. TOPSwitchGaN IC的独特特性是，设计人员可以通过调整变压器设计将工作频率设置在25kHz至142kHz的范围内。降低U2温度的一个有效方法是将变压器设计为以较低的开关频率工作，66kHz是良好的起点。如果需要更小尺寸的变压器，工作开关频率可以增加到130kHz。

过压保护

TOPSwitchGaN IC内部的锁存电路可以实现对输出电压的过压保护，该电路由流入旁路引脚的阈值电流(I_{SD})触发。旁路引脚电容除起到内部滤波的作用，还作为外部滤波器，避免噪声信号引起保护电路的误触发。为确保旁路电容达到有效的高频滤波，应将旁路电容尽量放置在距器件SGND和旁路引脚最近的地方。

初级检测输出过压保护(OVP)功能的实现方式是，将串联起来的稳压管(VR1)、电阻(R11)和阻断二极管(D3)从偏置绕组输出端连接到旁路引脚电容（如图6所示）。

应当选择这样的稳压管：其钳位电压应为输出OVP时辅助绕组电压低6V左右。可假定阻断二极管具有1V正向电压降。推荐使用小信号标准恢复二极管。阻断二极管可防止在启动时任何反向电流对偏置电容放电。必须调整电阻值，以滤除绕组上的振铃尖峰电压。偏置绕组漏感尖峰越高，所需电阻值就越大。

降低空载功耗

TOPSwitchGaN IC可以在自供电模式中启动，这会从旁路引脚电容（从内部电流源充电）吸收能量。一旦TOPSwitchGaN IC开始开关，就需要偏置绕组为旁路引脚提供供电电流。这种偏置绕组供电可使电源实现低空载功耗。应调整电阻R_{BIAS}的值，以实现最低空载输入功率。

进一步降低空载功耗的其他方法包括：

1. 使用低值初级钳位电容(C_{PRI_SNUB})。
2. 采用肖特基或超快速二极管作为偏置供电整流管(D_{BIAS})。
3. 采用CTR为300-600%的高电流传输比率的光耦器(OPTO)。
4. 选择低ESR电容作为偏置供电滤波电容(C_{BIAS})。
5. 选择低ESR电容作为输入大电容(C_{BULK})和输出滤波电容(C_{OUT})。
6. 采用低值次级整流管RC缓冲器电容(C_{SEC_SNUB})。
7. 在初级绕组层之间使用绝缘胶带，在初级与次级绕组之间使用多层胶带，以降低绕组间的电容。

元件的选择

图7展示了实际应用中单路输出TOPSwitchGaN方案所需的主要外围元件。

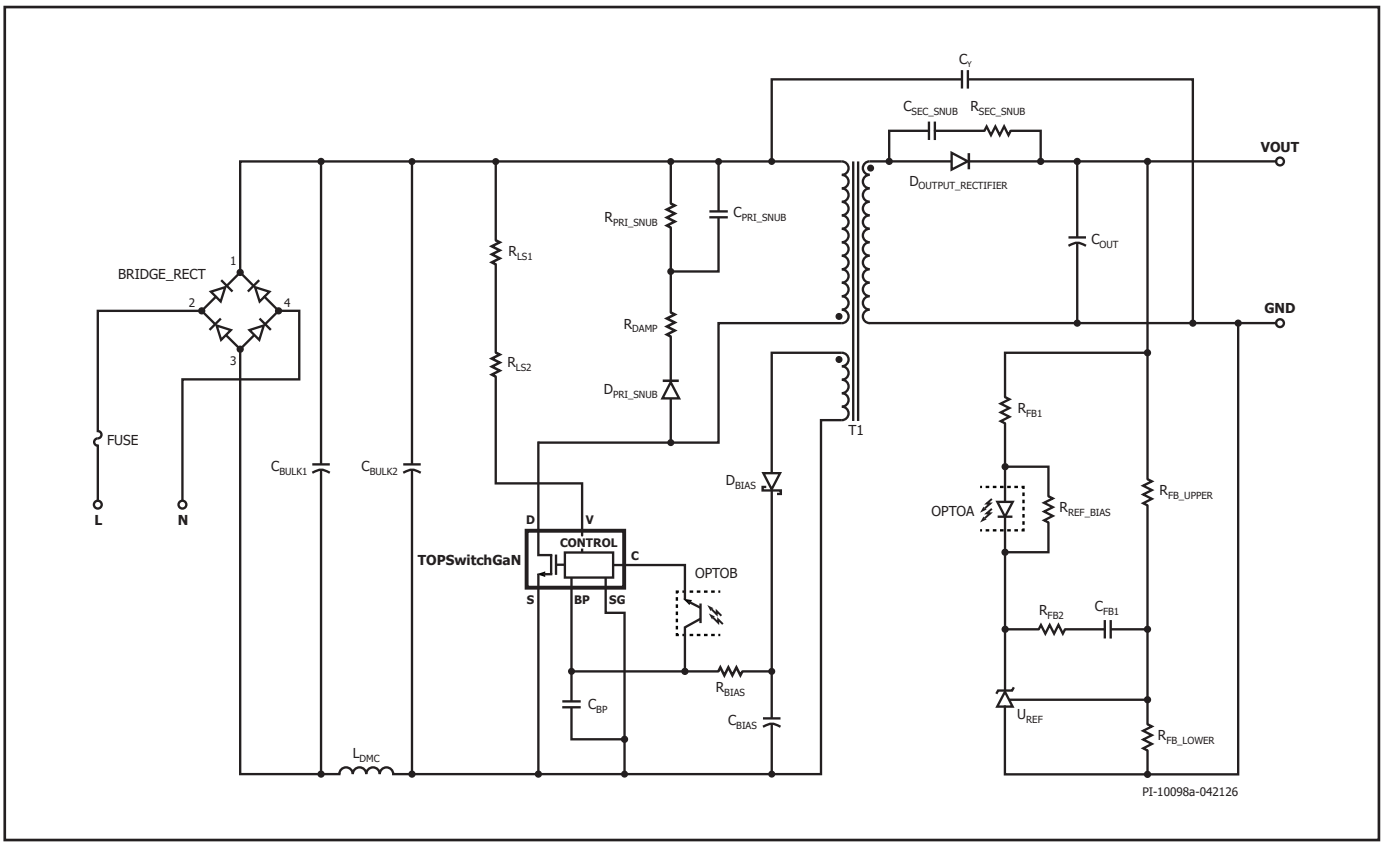


图7. 使用具有输入欠压锁定和输入过压关断功能的TOPSwitchGaN器件的典型电源基本原理图

旁路引脚电容(C_{BP})

连接TOPSwitchGaN IC旁路(BP)引脚和SGND引脚的电容可以为初级侧控制器提供去耦，也能选择电流限流点。可以使用0.47µF电容。尽管可以使用电解电容，但在双面板上通常优先使用贴片式多层陶瓷电容，因为它能靠近IC放置。它们的小尺寸也非常适合紧凑型电源的应用。推荐使用额定值至少为10V (0805)或更大型号的X5R或X7R介质电容，以确保满足最小电容容量要求。请注意，陶瓷电容的型号名称（例如，来自不同生产厂商或不同产品系列的X7R、X5R）没有相同的电压系数。建议查看相应的电容数据手册，确保所选电容在5V下的容量下降不会超过20%。避免使用Y5U或Z5U/0603多层陶瓷电容(MLCC)，因为此类贴片陶瓷电容的电压和温度系数特性非常差。

V引脚输入电压检测电阻（R_{LS1}和R_{LS2}）

从V引脚连接到直流母线的电阻可检测输入电压，提供欠压及过压保护。对于典型的通用输入电压应用，推荐使用8MΩ合计电阻值。对于高压输入，建议串联使用两个0.25W贴片式1206电阻或引线电阻，每个电阻的阻值为4MΩ。将V引脚连接至源极可禁止输入电压检测功能。不建议让V引脚悬空。

初级钳位（D_{PRI_SNUB}、R_{DAMP}、R_{PRI_SNUB}、C_{PRI_SNUB}）

参见图7。RRCD钳位是低功率电源中常用的钳位。对于更高功率的设计，可以使用稳压管钳位或者RRCD + 稳压管钳位来提高效率。建议在最差条件（最大输入电压、最大过载功率或输出短路）下将峰值漏极电压降至器件漏极电压绝对额定值的90%。

钳位二极管(D_{PRI_SNUB})必须为标准恢复玻璃钝化二极管或者反向恢复时间不超过500ns的快速恢复二极管。使用标准恢复玻璃钝化二极管可从每个开关周期回收部分钳位能量，有助于提升轻载和平均效率。每次当TOPSwitchGaN中的MOSFET关断时，二极管就会瞬间导通，将漏抗和钳位电容C_{PRI_SNUB}中存储的能量传输至输出。

串联路径中的电阻R_{DAMP}提供衰减，可防止因漏感与MOSFET开关输出电容C_{OSS}之间的谐振而产生的过度振荡。电阻R_{PRI_SNUB}可泄放存储在电容C_{PRI_SNUB}中的能量。使用TOPSwitchGaN系列不同器件的电源，其初级峰值电流、漏电感及漏感能量也会有所不同。因此必须针对每个设计优化电容C_{PRI_SNUB}以及电阻R_{PRI_SNUB}和R_{DAMP}。

一般而言，建议尽量减小电容C_{PRI_SNUB}的值，并尽量增大电阻R_{PRI_SNUB}和R_{DAMP}的值，同时确保MOSFET漏极电压在最高输入电压和最大负载下能保持在其绝对最大限值的90%以下。R_{DAMP}的值应该足够大，以便在要求的时间内衰减振铃。然而，随着R_{DAMP}值的增加，漏极峰值电压及其功率耗散也会增加。因此，必须注意将漏极电压保持在其最大绝对限值的90%以下。R_{DAMP}的建议范围为47Ω至100Ω。而R_{PRI_SNUB}的建议范围为100kΩ至470kΩ。

使用采用Z5U等介质材料的圆盘状陶瓷电容用作钳位电路中的C_{PRI_SNUB}时，可能会产生音频噪声，因此通常使用聚酯薄膜型电容或以X7R为介质材料、额定电压1kV的1206型陶瓷电容。C_{PRI_SNUB}的建议范围为470pF至1pF。

偏置绕组和外围偏置供电电路（D_{BIAS}、C_{BIAS}和R_{BIAS}）

内部初级旁路稳压器从TOPSwitchGaN器件的漏极引脚连接到旁路引脚，为连接到旁路引脚的电容C_{BP}充电，以实现启动。变压器中的偏置绕组外加整流管和滤波电容，构成一个偏置供电电源，用于为旁路引脚和C引脚供应至少1.7mA的电流。

建议满载时偏置电压为12V。电压较高时会增大空载输入功率。建议使用超快速二极管或肖特基二极管作为偏置绕组整流管，以降低空载功耗和提高待机输入效率。应选取合适的偏置绕组圈数，以便在最低负载条件下及在电源的最低额定输出电压下在偏置绕组能够产生10V的输出电压。如果电压低于此值，空载输入功率将增大。

外围电路提供的偏置电流应设置为略高于355µA的I_{S1}，以便在230VAC输入电压下实现最低的空载功耗。这可以通过微调R_{BIAS}电阻的值来实现。电阻调整完成后，在各负载工况下检测VBP引脚电压。V_{BP}电平应接近V_{SHUNT}，确保器件在开关工作状态下获得充足的偏置电流。如果V_{BP}电平低于V_{SHUNT}，漏极抽头电路可能会在工作期间导通，从而导致器件的温升增加。

推荐使用具有低结电容的玻璃钝化标准恢复整流二极管，因为快速或超快速二极管所具备的快速恢复特性，会导致更高的辐射EMI。

对于偏置滤波电容C_{BIAS}，建议使用至少47µF、额定电压为25V的低ESR铝电解电容。47µF的低ESR电解电容有助于降低空载输入功率和提高待机输入功率效率。不建议使用贴片式陶瓷电容，因为其机械机构所产生的压电效应可导致音频噪声。

次级输出整流二极管($D_{OUTPUT_RECTIFIER}$)

输出二极管的选择通常根据实际应用的峰值反向电压、输出电流和温升条件（包括散热、空气流通等）来确定。TOPSwitchGaN器件的DC_{MAX}较高，只要变压器圈数比恰当，在高达15V的输出电压上可使用80V肖特基二极管，以提高电源效率。

选择输出整流二极管时的注意事项：

- 确保反向电压额定值(V_R)至少为峰值反向电压(PIV)的1.25倍。
- 选择额定电流(I_D)至少为输出电流(I_{OUT})两倍的二极管。

输出滤波电容(C_{OUT})

低ESR电解电容是平滑输出纹波电压的关键要求之一。需要考虑的其他参数包括有效值纹波电流额定值、直流工作电压和ESR。实际电容值是次要的。

选择输出电容时的注意事项：

- 确保电容纹波在105ºC、100kHz时的规定值必须大于预期纹波电流(IS_{RIPPLE})。
- 使用低ESR（等效串联电阻）电解电容，以最大限度地降低输出开关纹波电压，其计算公式为：$V_{RIPPLE} = IS_{RIPPLE} \times ESR$。
- 选择额定电压至少为输出电压(V_{OUT}) 1.25倍的电容。

输出后级滤波元件（L_{PF}和C_{PF}）

可以添加一个后级滤波器（L_{PF}和C_{PF}）来减小高频开关噪声和纹波。

添加后级滤波器时的注意事项：

- 电感(L_{PF})的感量值应在1µH至3.3µH范围内，并且电流额定值大于峰值输出电流。
- 电容(C_{PF})的电容值应在100µF至330µF范围内，额定电压应至少为输出电压(V_{OUT})的1.25倍。
- 如果使用了后级滤波器，应确保输出电压检测电阻和光耦器连接到后级滤波电感的前面。请参见图9。

电路板布局建议

本节参考图8至11。

单点接地
在输入滤波电容与连接源极引脚的铺铜区域使用单一接地点。C_{BIAS}接地应具有一条专用走线，该走线以星形方式连接到输入滤波电容接地引脚。

旁路电容
旁路引脚去耦电容(C_{BP})必须放置在距离旁路和源极引脚引脚最近的地方。确保通过短走线进行连接。

关键环路面积
会产生高dv/dt或di/dt的电路环路应尽可能小。尽可能减小连接输入滤波电容、变压器初级及IC的初级环路面积。同样，减小连接次级绕组、输出整流二极管及输出滤波电容的环路区域面积。

确保没有任何环路区域位于另一个环路内，以尽量减少电路之间的串扰。

漏极节点
漏极开关节点是主要噪声源。因此，连接漏极节点的元件应靠近IC放置并远离敏感的初级控制电路。钳位电路元件应远离旁路引脚放置。

功率走线路径
电流将流经电阻最小的路径。即使走线连接到电容，电流也有可能绕过电容，导致电容失效。为实现有效滤波和抗噪，建议将功率信号走线星形连接到电容的焊盘上。

初级钳位电路
钳位电路用于限制MOSFET在关断时漏极引脚的峰值电压。在初级绕组上使用R2CD钳位或R2CDZ钳位均可实现。为降低EMI，应减小钳位元件、变压器和IC之间的环路区域面积。

Y电容
应将Y电容直接放置在初级输入滤波电容正极和变压器次级的正输出或返回极端子之间。这样放置会使高幅值的共模浪涌电流远离IC。

如果使用了输入π型滤波器（C_{BULK1}、L_{DMC}及C_{BULK2}），那么电感应放置在输入滤波电容的负极之间。

ESD抗扰性
应在初级侧和次级侧电路之间保持足够的电气间隙，以满足ESD和耐压绝缘要求。放电间隙最好位于输出返回端和/或正极与其中一个AC输入（保险丝后）之间。在此配置中，6.4mm（可采用5.5mm，具体取决于客户要求）放电间隙通常足以满足大多数安全标准对通用输入电源的爬电距离和电气间隙要求。为了有效抑制ESD干扰，放电间隙间距应为初级和次级部分之间的最近距离。

共模扼流圈或电感上的放电间隙能够为ESD或共模浪涌引起的大能量放电提供低阻抗路径。

次级整流二极管
要达到最佳的性能，连接次级绕组、次级整流二极管及输出滤波电容的环路区域面积应最小。使用贴片二极管时，确保次级整流二极管的端子有足够的铺铜区域用于散热。次级二极管可能需要散热片。

温升设计要点
对于K封装，源极引脚在IC内部连接至铜制基板和IC底部的裸焊盘，作为主要散热通路。建议在PCB上尽量增大源极焊盘面积，以实现高效散热，同时避免引发EMI问题。

对于E封装，IC背面的裸焊盘用于安装散热片。为确保IC在绝对最高结温限值范围内安全工作，散热片是必不可少的。

应在电路板上提供足够的铺铜区域或使用散热片，以使IC温度安全地处于绝对最大限值以下。当电源在满额定负载、最低额定输入AC供电电压和系统最大工作环境温度下工作时，建议铺铜区域和散热片能将IC温度控制在110°C以下。也可以根据需要进一步降额。

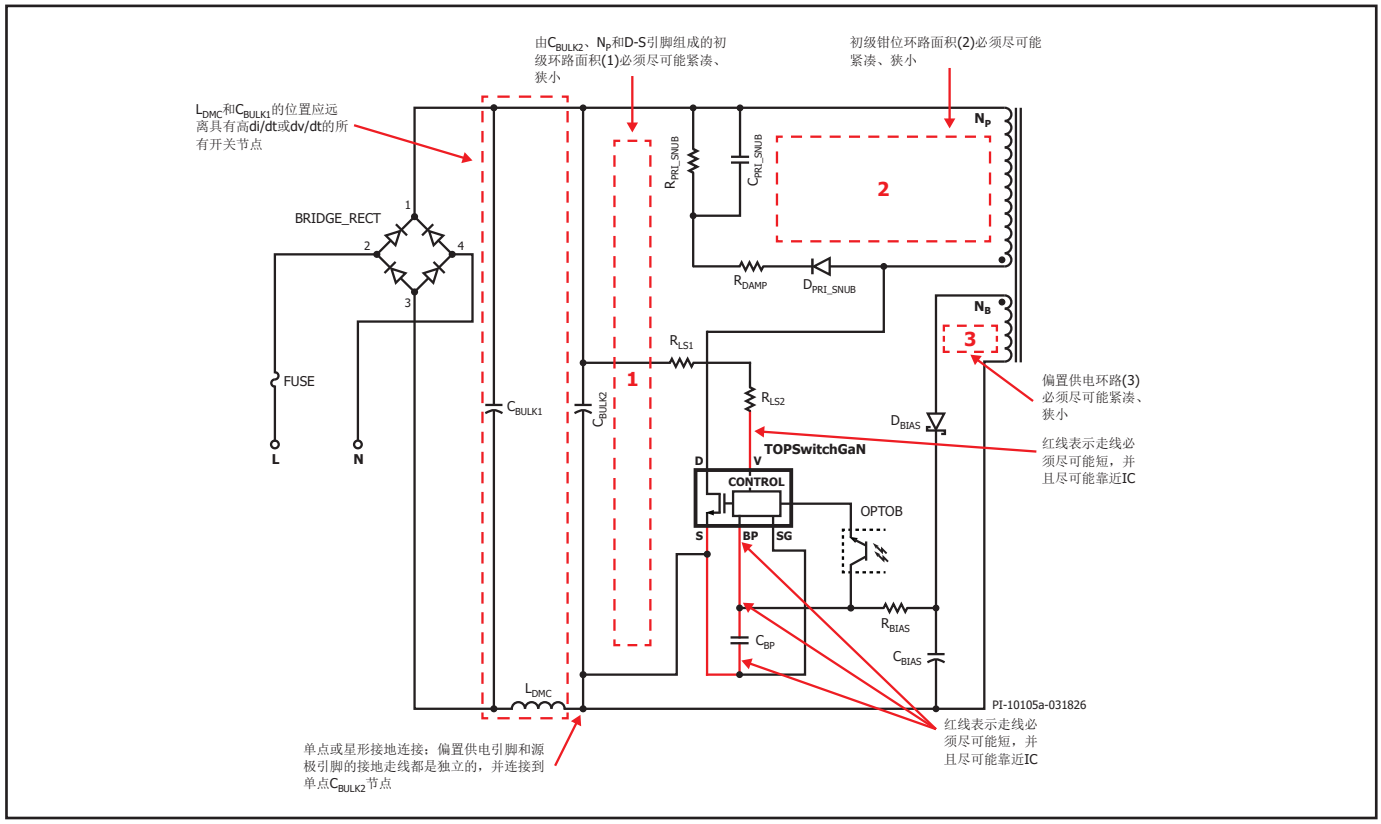


图8. TOPSwitchGaN器件初级侧的典型电路原理图 - 显示了关键环路面积、关键元件走线和单点或星形接地

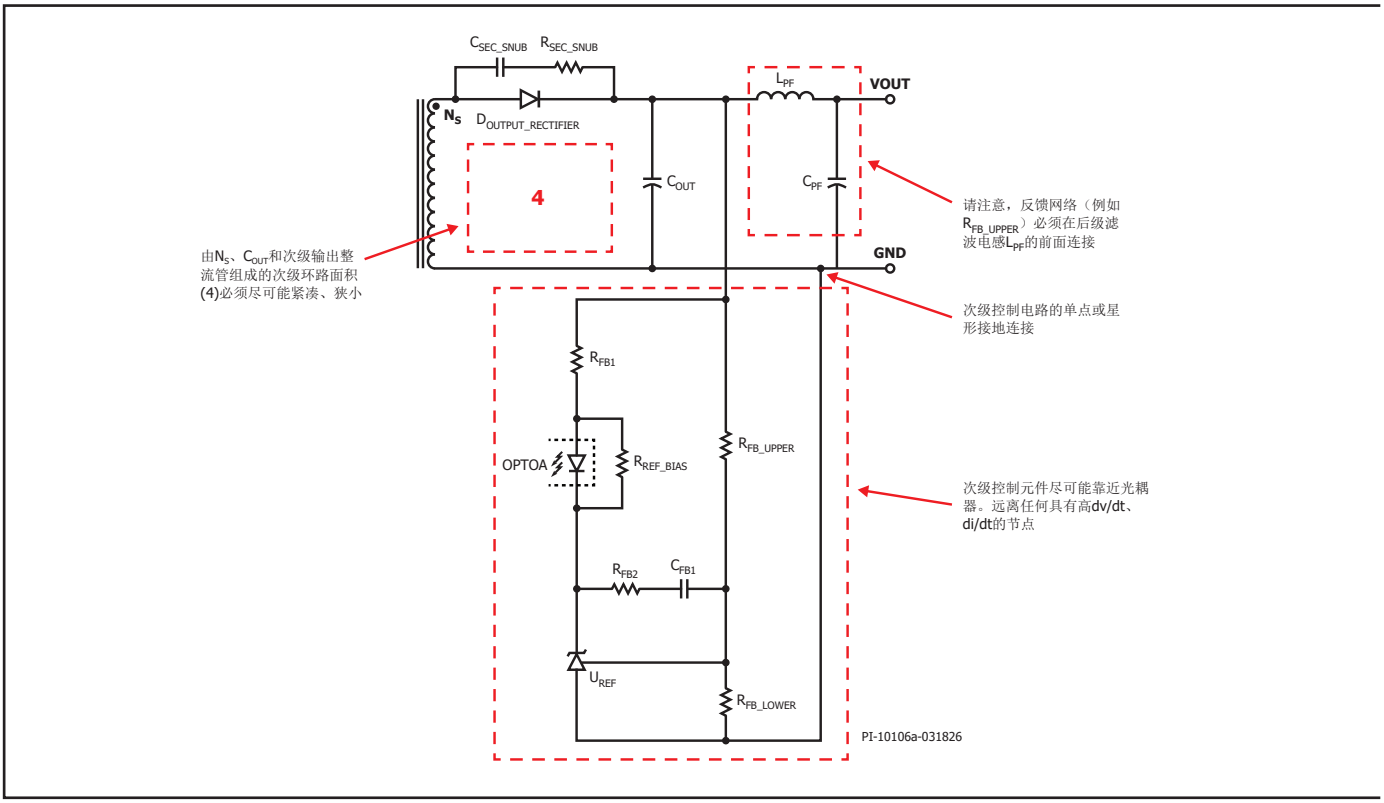


图9. TOPSwitchGaN器件次级侧的典型电路原理图 - 显示了关键环路面积、关键元件走线和单点或星形接地。已包含可选的后级LC滤波器。

布局示例

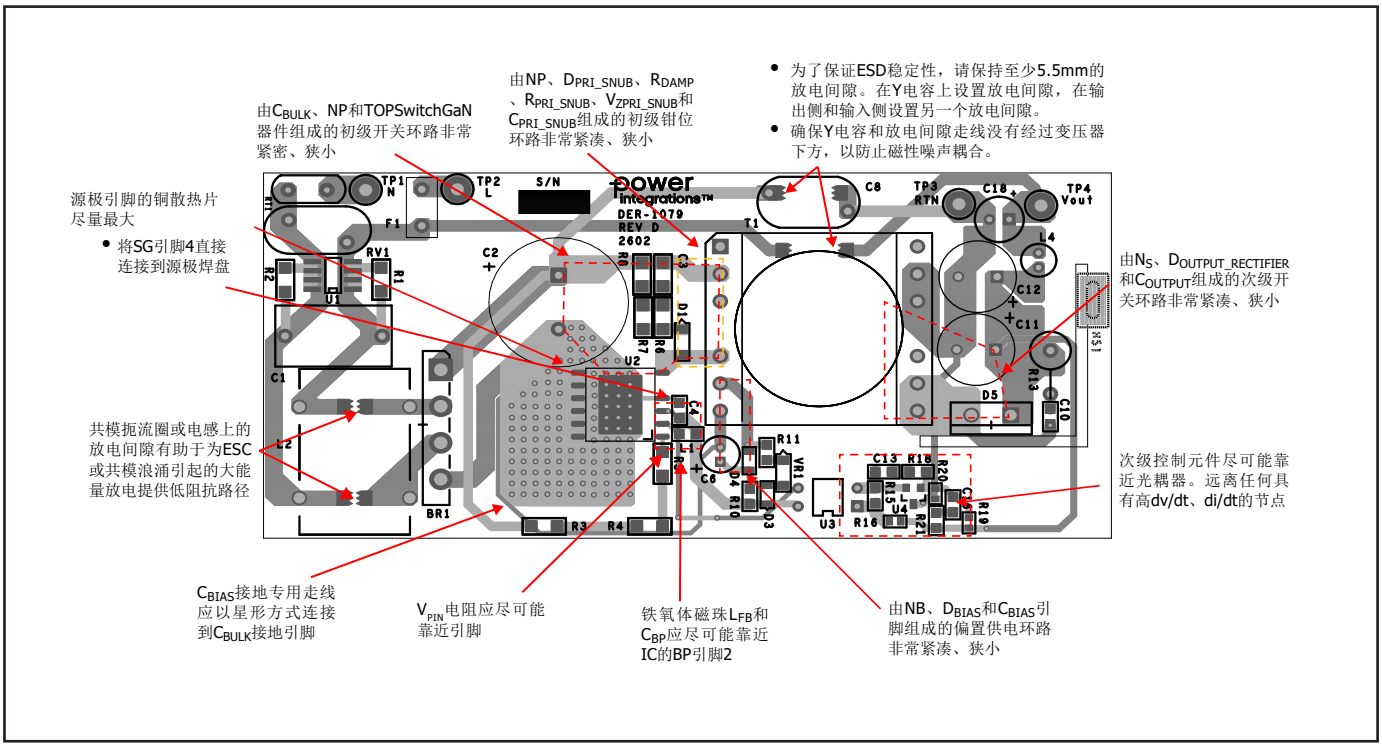


图10. 理想布板示例的顶面与底面 – 使用TOPSwitchGaN器件K封装时，高dv/dt及di/dt电路的紧密环路面积、合理的元件位置及放电间隙位置

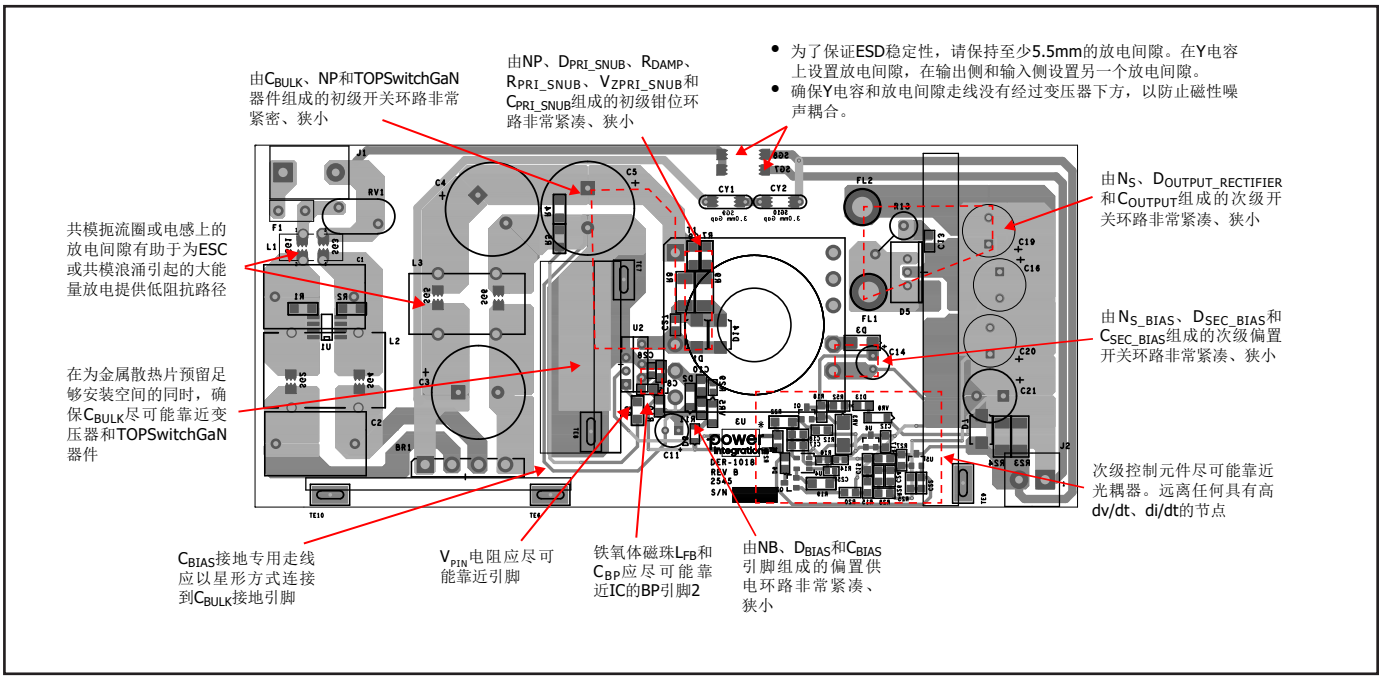


图11. 理想布局示例的顶面与底面 – 使用TOPSwitchGaN E封装时，高dv/dt及di/dt电路的紧密环路面积、合理的元件位置及放电间隙位置

PCB布局特别注意事项

- 确保所有环路都分开，且没有环路位于另一个环路内，以避免接地阻抗噪声耦合。
- 尽量减少高dv/dt节点（如漏极）的表面积和长度，以减少RFI（射频干扰）的产生。
- 避免将安静的信号走线（如Y电容和反馈回路的走线）布设在噪声节点（具有高dv/dt或di/dt）附近或穿过该节点，例如漏极、变压器外包铜带下方、任何绕组的开关侧或输出整流二极管。这有助于避免电容性或磁性噪声耦合。

降低EMI的建议

1. 确保元件放置位置合理，尽量减少初级和次级功率电路所形成的环路面积，以降低辐射及传导EMI。目标是确保环路面积尽量小。
2. 在初级侧的钳位二极管上并联一个小电容，有助于降低辐射EMI。
3. 与偏置绕组串联的电阻有助于降低辐射EMI。
4. 电源输入端通常需要使用共模扼流圈来衰减共模噪声。在变压器上使用屏蔽绕组可以达到同样的目的。屏蔽绕组还可以与输入端的共模滤波电感配合使用，以实现更佳的传导及辐射EMI裕量。
5. 调整次级整流二极管的RC缓冲器元件值有助于降低高频辐射及传导EMI。
6. 可以在输入整流电路使用一个由差模电感和电容组成的π型滤波器，以降低低频差模EMI。
7. 电源输出端并联一个1μF陶瓷电容有助于降低辐射EMI。

变压器设计建议

变压器设计必须确保电源可在最低输入电压下提供额定功率。整流后DC母线上的最低电压取决于所采用大电容的电容值。推荐至少采用2μF/W的值，始终使DC母线电压高于90V，但3μF/W可提供典型裕量。应测量DC母线间的纹波，以确认变压器初级绕组电感选择的设计计算。

反射输出电压，VOR (V)

反射电压表示输出二极管导通期间次级绕组电压以变压器变比的比例反射到初级绕组上而形成的电压。默认值为120V，但可以调整VOR以实现符合设计规则的设计。在优化设计时，应考虑以下因素：

- 较高VOR允许在最低电压VMIN时获得更高的输出功率，这会降低输入电容值和提高给定器件的输出功率。
- 较高的VOR会降低输出二极管上的电压应力，这样可以使用较低的电压额定值，从而提高效率。
- 较高的VOR会增加漏感，从而降低电源效率。
- 较高的VOR会增大次级侧的峰值电流及有效值电流，从而增加次级侧铜损耗和二极管损耗，进而降低效率。

应当注意的是，此指南也有例外，特别是输出电流极大时，应减小VOR以实现最高效率。输出电压更高（高于15V）时，应利用更高的VOR，使输出二极管的反向峰值电压(PIV)维持在可接受的水平。

选择最佳的VOR值取决于具体应用，并且需要综合考虑上述各因素。

纹波电流与峰值电流的比率(KP)

KP小于1表示连续导通模式，KP为纹波电流与峰值初极电流的比值（参见图13）。

$$KP = K_{RP} = \frac{I_R}{I_P}$$

KP值大于1表示断续导通模式。此时，KP是初级开关关断时间与次级二极管导通时间的比率。

$$KP = K_{DP} = \frac{(1 - D) \times T}{t} = \frac{VOR \times (1 - D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

推荐对大部分TOPSwitchGaN设计采用在最低预期直流母线电压下接近0.9的KP值。KP值小于1可减小初级有效值电流，从而提高变压器效率，但会导致初级侧开关产生更高的开关损耗，进而使TOPSwitchGaN器件的温度升高。

PIXls设计表格可有效优化KP、初级绕组电感、变压器圈数比和工作频率的选择，同时确保提供合适的设计裕量。

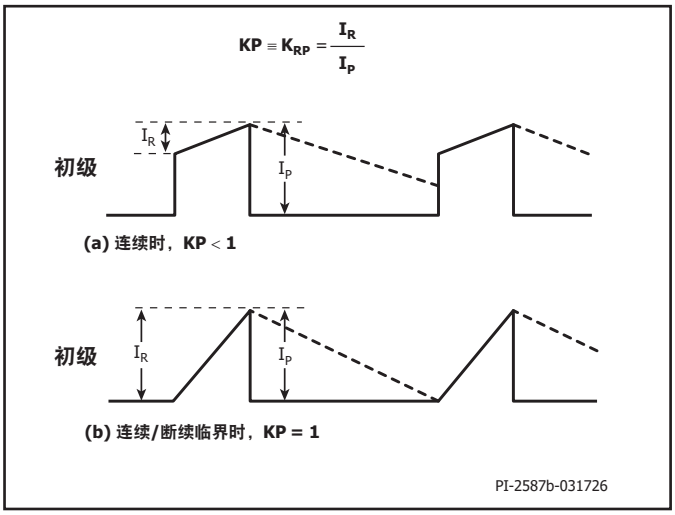


图12. 连续导通模式电流波形，KP<1

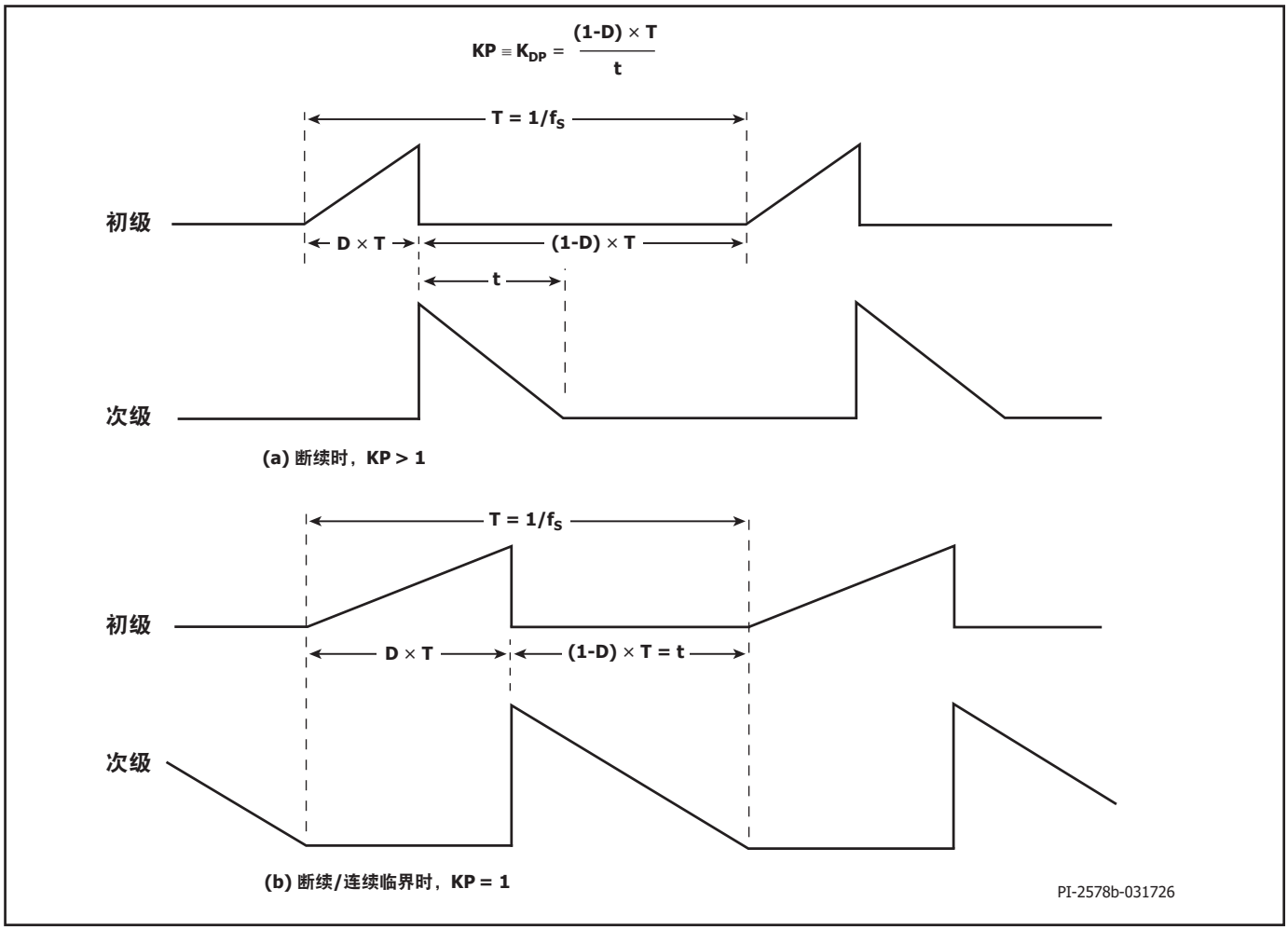


图13. 断续导通模式电流波形，KP > 1

最大磁通密度，B_M（高斯）
为了限制启动和输出短路时的峰值磁通密度，建议峰值器件限流点下的最大磁通密度为3800高斯。在启动及输出短路情况下输出电压很低，在开关关断期间，变压器的磁通复位不足，使得变压器的磁通密度会累积到超过正常工作时的水平。而一旦选择了具有内置保护特性的TOPSwitch IC，其峰值限流点也就固定了。在此限流点的磁通密度选择3800高斯，可以保证在启动及输出短路情况下磁芯不会饱和。

变压器初级电感量，L_P
一旦确定了最低工作输入电压、满载开关频率和所要求的VOR，即可计算变压器初级电感量。PIXIs设计表格可用来辅助变压器设计。

磁芯类型
合适磁芯的选择取决于电源外壳的物理尺寸限制。建议只使用低损耗磁芯，以尽量减缓温升挑战。

安全边距，MARGIN (mm)
对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计，需要输入变压器骨架两侧增加一定宽度的安全边距（挡墙宽度）。一般情况下，对于通用(85 – 265VAC)电压输入，总的边距宽度应为6.2mm，因此在设计表格中要输入3.1mm。对于垂直式的骨架，骨架两侧的安全边距可以不是对称的，即使在实际制作变压器时只有一边有绝缘间距，但如果总的边距宽度为6.2mm，还是要输入3.1mm。对于使用三层绝缘线的设计，为了满足所要求的安全爬电距离，还是有必要输入一个小的安全边距。通常情况下，对于每个磁芯往往有多种骨架与其相配，而每种骨架有不同的外形尺寸。请参照骨架的数据手册或寻求指导以确定所需的安全边距宽度。

安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。如果在设计表格中输入安全边距后，初级绕组的层数要求在3层以上，那么建议选择尺寸更大些的磁芯，或者考虑使用三层绝缘线、安全边距为零的设计。

初级层数，L
初级绕组的层数应在1层到3层之间，以符合初级电流密度限制(CMA)的最低层数为佳。≥200圆密耳/安培的值可用作大部分设计的起始值，但根据温升要求可能需要采用更高的值。大于三层的设计也是可行的，但要考虑到漏感的增加及绕线窗口高度的限制。

在漏感钳位损耗非常高的设计应用中，可采用分层式初级绕组结构。此方法是将初级绕组绕在次级绕组（和偏置绕组）的两侧，以“三明治”的方式绕制。然而，这种方式通常对小功率设计不利，因为这通常会增大共模噪声，并增加输入滤波成本。

快速设计校验

对于任何使用TOPSwitchGaN的电源，都应经过全面测试以确保在最差条件下元件限值没有超过规定范围。作为最低要求，强烈建议进行如下测试：

最大漏极电压
确认TOPSwitchGaN器件的V_{DS}在正常工作工况下不超过650V。在正常工作和启动时，TOPSwitchGaN器件的V_{DS}和次级整流二极管的反向电压在最高输入电压和峰值（过载）输出功率下均不应超过击穿电压的90%。

最大漏极电流
在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，观察启动时的漏极电流波形，检验是否出现变压器饱和的征兆和过大的前沿电流尖峰。在稳态工作下重复测试，确认前沿电流尖峰在$t_{LEB(MIN)}$结束时低于$I_{LIMIT(MIN)}$。在任何条件下，初级MOSFET的最大漏极电流应低于规定的绝对最大额定值。

温升检查
在规定的最大输出功率、最小输入电压及最高环境温度情况下执行。确认没有超过TOPSwitchGaN IC、变压器、整流桥、次级整流二极管和输出电容的规定温度限值。应有足够的温度裕量以保证MOSFET不会因为器件与器件间$R_{DS(ON)}$的差异而引起过热问题出现。建议在低压输入及最大输出功率的情况下，TOPSwitchGaN IC的最高温度不高于110°C，这样就可以适应$R_{DS(ON)}$的变化。

设计支持
有关设计支持的最新信息，请浏览Power Integrations网站：
www.power.com

绝对最大额定值[1,2]

漏极引脚电压：TOP7074、TOP7075、TOP7078 ..... -0.3V到800V
漏极引脚峰值电流：TOP7074 ..... 6.50A[3]
TOP7075 ..... 10.0A[3]
TOP7078 ..... 26.0A[3]
BP引脚电压 ..... -0.3V到6V
BP引脚电流 100mA
V引脚电压 ..... -0.3V到6V
C引脚电压 ..... -0.3V到6V
贮存温度 ..... -65到150°C
工作结温[4] ..... -40到150°C
环境温度 ..... -40到105°C
最大引线温度[5] ..... 260°C

备注：
1. 所有电压都是以T_A = 25°C时的源极和信号地引脚为参考点。
2. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的最大额定值时，会对产品的可靠性造成影响。
3. 有关最大允许电压和电流的对应关系，请参见图17。
4. 通常由内部电路控制。
5. 在距壳体1/16英寸处测量，测量时间5秒。
6. 最大漏极电压（非重复脉冲）；用于降额计算..... -0.3V到800V
最大连续漏极电压 ..... -0.3V到650V

热阻

热阻：E封装
(q_{JA}) ..... 105°C/W[1]
(q_{JC}) ..... 2°C/W[2]
K封装
(q_{JA}) ..... 45°C/W[3]，38°C/W[4]
(q_{JC}) ..... 2°C/W[2]

备注：
1. 无须常设散热片。
2. 在塑封本体散热片的背面处测量得到。
3. 焊在（包括K封装裸焊盘）典型应用PCB，散热面积0.36平方英寸(232mm²)、2盎司(610 g/m²)的铺铜区域。
4. 焊在（包括K封装裸焊盘）典型应用PCB，散热面积1平方英寸(645mm²)、2盎司(610g/m²)的铺铜区域。

参数	符号	条件 源极 = 0V T_J = -40°C到100°C （除非另有说明）	最小值	典型值	最大值	单位
控制功能						
启动关断时间	$T_{OFF(STARTUP)}$	TOP7074x、TOP7075x、TOP7078K T_J = 25°C		30	45	µs
		TOP7078E T_J = 25°C		17	26	
最大工作频率	f_{OSC}	T_J = 25°C	139	150		kHz
调制频率	f_M	T_J = 25°C f_{SW} = 150kHz		0.22		kHz
最大占空比	DC_{MAX}	T_J = 25°C	59	69		%
最大导通时间延长	$T_{ONEXT(MAX)}$	T_J = 25°C	12.5	15		µs
最小关断时间	$T_{OFF(MIN)}$	T_J = 25°C	1.32	2.2	2.70	µs
软启动时间	T_{SOFT}	T_J = 25°C		6.26		ms
无开关时的控制引脚电流	$I_{C(NOSWITCHING)}$	TOP7074x、TOP7075x、TOP7078K T_J = 25°C		290	450	µA
		TOP7078E T_J = 25°C		750	950	
C引脚电压	V_C	T_J = 25°C I_C = 300µA		2.04	2.20	V
控制引脚电流自动重启动和结束软启动阈值	$I_{C(TH)}$	T_J = 25°C 见注释B		18		µA

参数	符号	条件 源极 = 0V T_J = -40°C到100°C （除非另有说明）		最小值	典型值	最大值	单位
控制功能（续上）							
BP供电电流	I_{S1}	$V_{BP} = V_{BP} + 0.1V$ （开关管停止开关） T_J = 25°C			258	355	µA
	I_{S2}	$V_{BP} = V_{BP} + 0.1V$ （器件开关频率150kHz） T_J = 25°C	TOP7074		1.70	2.04	mA
			TOP7075		2.49	3.00	
			TOP7078		3.77	4.53	
BP引脚充电电流	I_{CH1}	V_{BP} = 0V，T_J = 25°C		-2.55	-1.49	-1.05	mA
	I_{CH2}	V_{BP} = 4V，T_J = 25°C		-6.1	-4.60	-4.1	
BP引脚电压	V_{BP}	T_J = 25°C		4.75	4.95	5.15	V
BP引脚电压滞回	$V_{BP(H)}$	T_J = 25°C			0.5		V
BP分流电压	V_{SHUNT}	I_{BP} = 2mA T_J = 25°C		5.15	5.36	5.65	V
BP上电复位阈值电压	$V_{BP(RESET)}$	T_J = 25°C		2.5	3.2	3.8	V
V引脚电压缓升阈值	I_{UV+}	T_J = 25°C		10.9	12.3	13.3	µA
V引脚电压跌落阈值	I_{UV-}	T_J = 25°C		9.2	10.4	11.4	µA
电压跌落延迟时间	t_{UV-}	T_J = 25°C			36		ms
V引脚输入过压阈值	I_{OV+}	T_J = 25°C		53.2	55.8	58.6	µA
V引脚输入过压滞回	$I_{OV(H)}$	T_J = 25°C			3.9		µA
V引脚输入过压恢复阈值	I_{OV-}	T_J = 25°C		49			µA
输入电压故障保护							
电压引脚输入过压抗尖峰脉冲滤波	t_{OV+}	T_J = 25°C 见注释B			3		µs
V引脚电压	V_V	T_J = 25°C I_V = 45µA		2.2	2.6	3.0	V

参数	符号	条件 源极 = 0V T_J = -40°C到100°C （除非另有说明）		最小值	典型值	最大值	单位
电路保护							
标准限流点(BP) **电容 = 0.47µF** **见注释C**	I_{LIMIT} （器件开关频率150KHz）	di/dt = 475mA/µs T_J = 25°C	TOP7074K	1760	1900	2040	mA
		di/dt = 532mA/µs T_J = 25°C	TOP7075K	1980	2130	2280	
		di/dt = 953mA/µs T_J = 25°C	TOP7078K	3543	3810	4077	
		di/dt = 875mA/µs T_J = 25°C	TOP7074E	3255	3500	3745	
		di/dt = 1125mA/µs T_J = 25°C	TOP7075E	4185	4500	4815	
		di/dt = 2125mA/µs T_J = 25°C	TOP7078E	7900	8500	9100	
自动重启动导通时间	t_{AR}	T_J = 25°C			66		ms
自动重启动关断时间	$t_{AR(OFF)}$	T_J = 25°C			1.2		秒
短自动重启动关断时间	$t_{AR(OFF)SH}$	T_J = 25°C 见注释B			0.35		秒
旁路引脚故障关断阈值电流	I_{SD}	T_J = 25°C TOP7074		5.47	7.51	9.54	mA
		T_J = 25°C TOP7075		5.60	7.68	9.76	
		T_J = 25°C TOP7078		6.00	8.08	10.00	

参数	符号	条件 源极 = 0V T_J = -40°C到100°C （除非另有说明）		最小值	典型值	最大值	单位
输出							
导通电阻	$R_{DS(ON)}$	TOP7074 $I_D = I_{LIMIT}$	T_J = 25°C		0.52	0.68	Ω
			T_J = 100°C		0.78	1.02	
		TOP7075 $I_D = I_{LIMIT}$	T_J = 25°C		0.35	0.48	
			T_J = 100°C		0.49	0.66	
		TOP7078 $I_D = I_{LIMIT}$	T_J = 25°C		0.20	0.32	
			T_J = 100°C		0.29	0.46	
关断状态漏极漏电流	I_{DSS1}	$V_{BP} = V_{BP} + 0.1V$ V_{DS} = 80%峰值漏极电压 T_J = 125°C				200	µA
	I_{DSS2}	$V_{BP} = V_{BP} + 0.1V$ V_{DS} = 80%峰值漏极电压 T_J = 25°C			15		µA
漏极供电电压		见注释A		30			V
过温关断	T_{SD}	见注释B、D		135	142	150	°C
过温关断滞回	$T_{SD(H)}$	见注释B、D			70		°C

备注：

A. 此参数依据实际特性得到。

B. 此参数由设计决定。

C. 为确保获得正确的电流限流值，建议使用0.47µF标称值的电容。此外，BP电容值的公差应与实际应用环境温度范围内要求的公差相等或更高。具有所示最小和最大电容值的器件的工作由实际特性保证。

D. 参考开关管温度。

BP引脚额定电容值	BP电容最小值	公差最大值
0.47µF	-60%	+100%

建议至少使用10V/0805/X7R贴片MLCC电容。

典型性能曲线

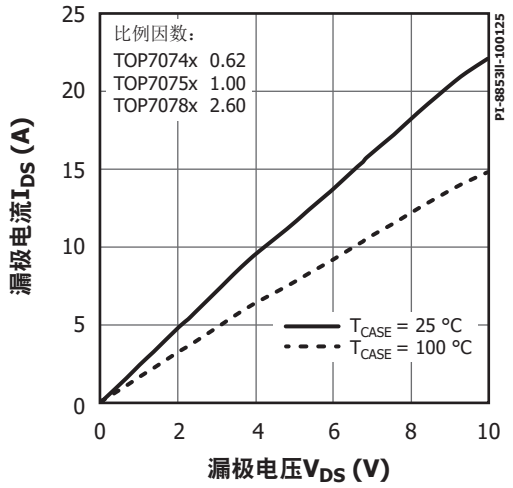


图14. 输出特性

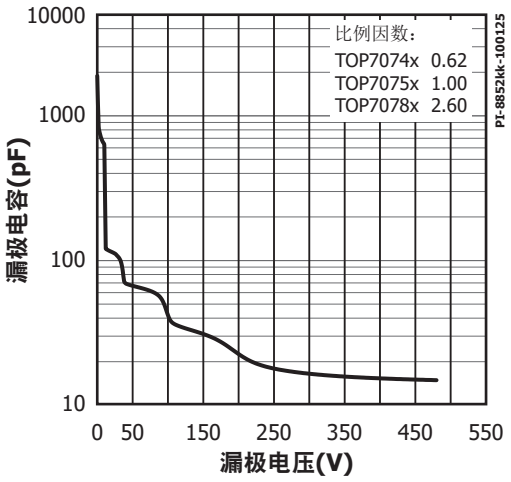


图15. C_{OSS}相对于漏极电压的变化

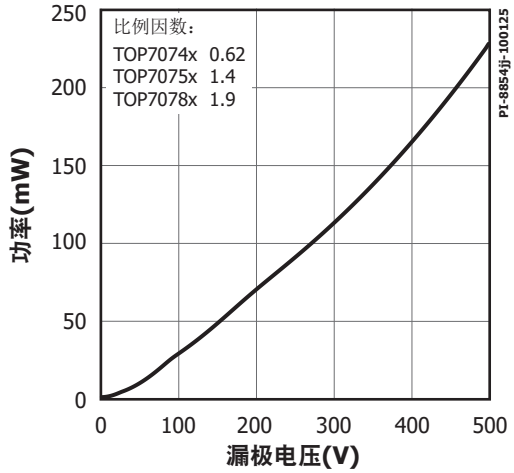


图16. 漏极电容功率

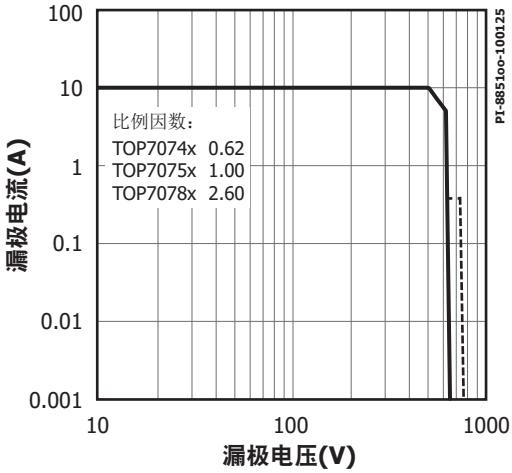


图17. 最大容许漏极电流相对于漏极电压的变化

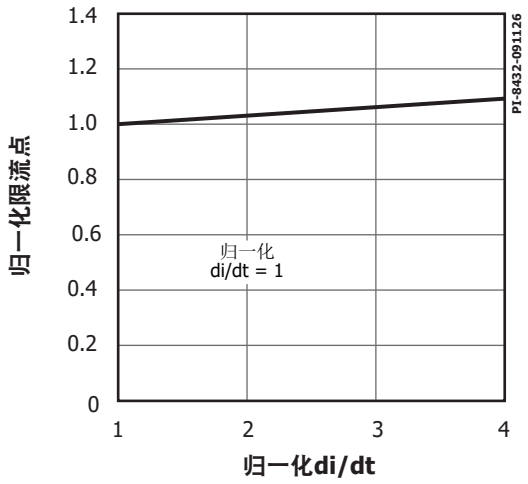
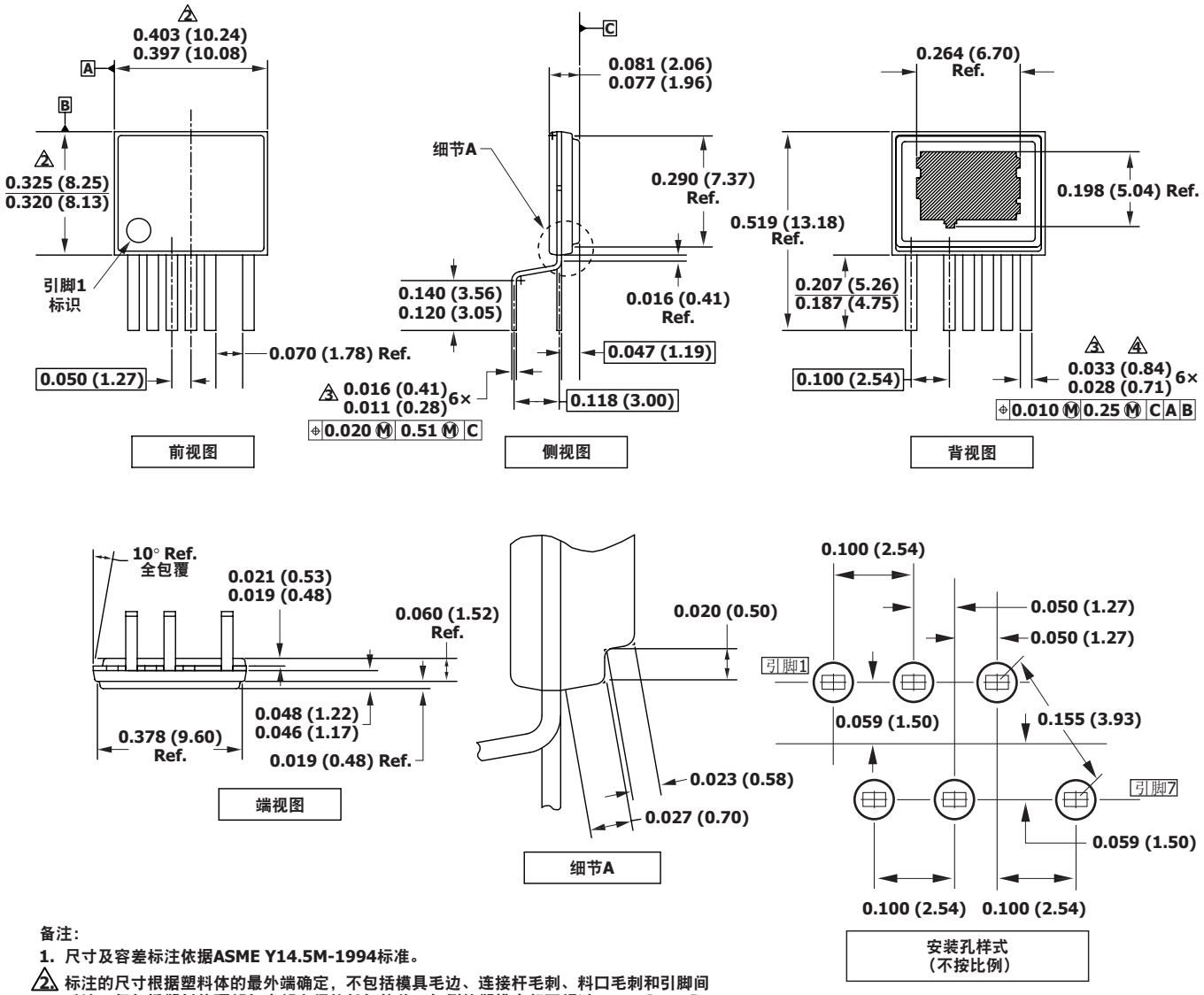


图18. I_{LIM}相对于di/dt的变化

eSIP-7C（E封装）

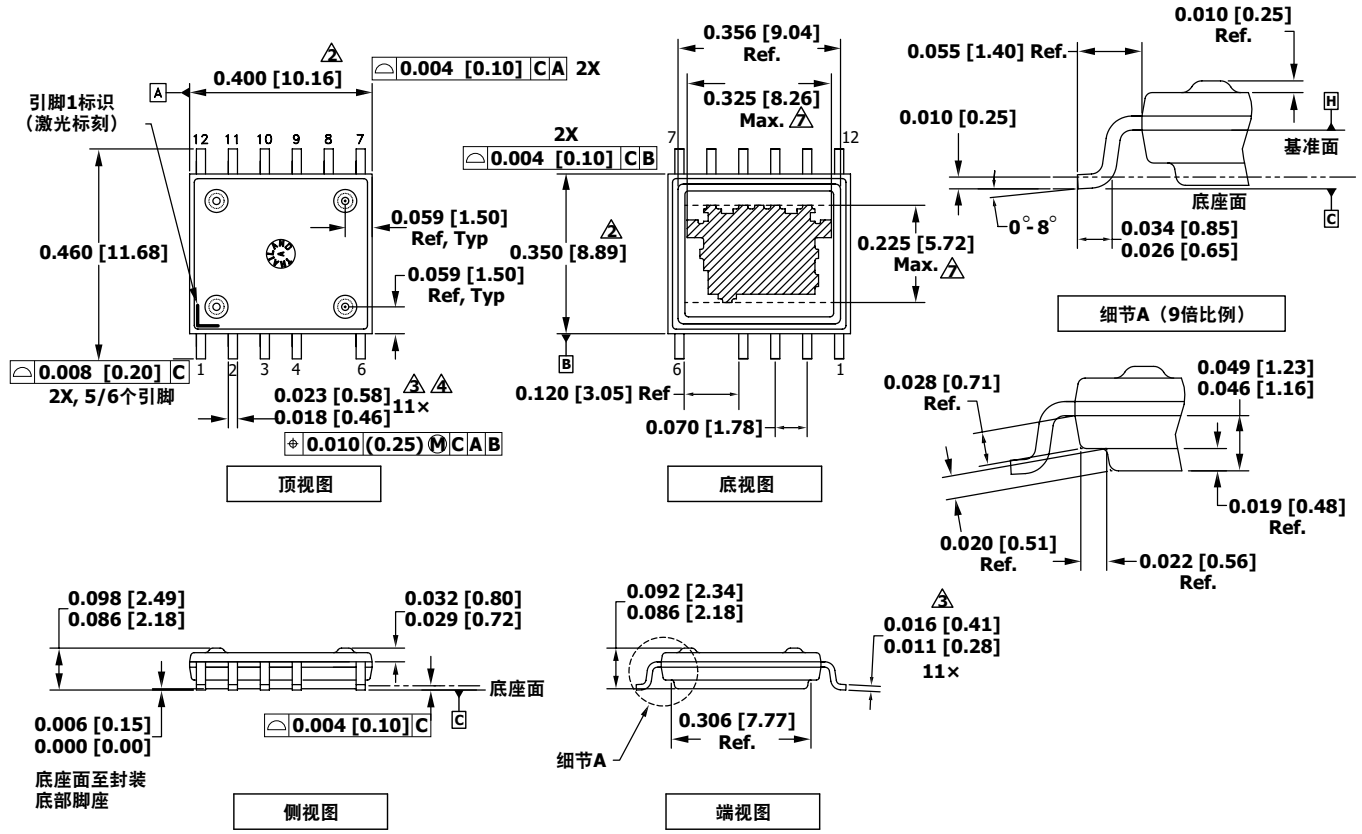


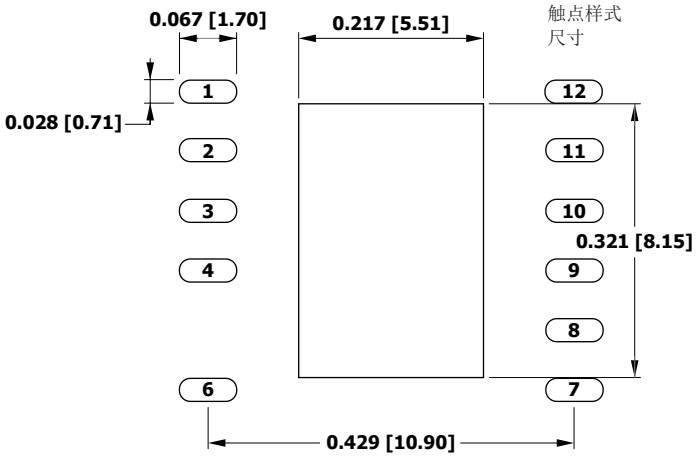
备注：

1. 尺寸及容差标注依据ASME Y14.5M-1994标准。
2. 标注的尺寸根据塑料体的最外端确定，不包括模具毛边、连接杆毛刺、料口毛刺和引脚间毛边，但包括塑料体顶部与底部之间的任何偏差。每侧的塑模突起不超过0.007 [0.18]。
3. 标注的尺寸包括镀层厚度。
4. 不包括管脚间毛边或突起。
5. 控制尺寸以英寸(mm)为单位。

PI-4917-020515

eSOP-12B（K封装）



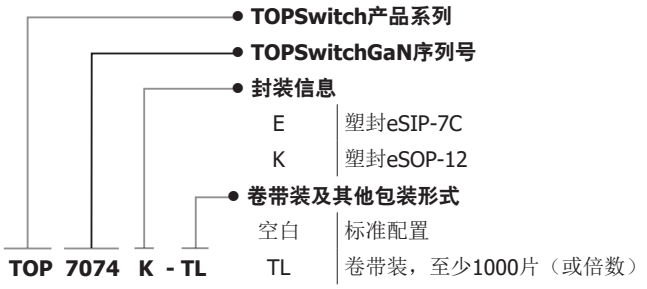


备注：

1. 尺寸及容差标注依据ASME Y14.5M-1994标准。
2. 标注的尺寸根据塑料体的最外端确定，不包括模具毛边、连接杆毛刺、料口毛刺和引脚间毛边，但包括塑料体顶部与底部之间的任何偏差。每侧的塑模突起不超过0.007 [0.18]。
3. 标注的尺寸包括镀层厚度。
4. 不包括引脚间毛边或突起。
5. 控制尺寸以英寸[mm]为单位。
6. 基准A及B由基准H决定。
7. 裸焊盘名义上位于基准A和B的中心线。标注的“最大”尺寸同时包括大小和位置公差。

PI-5748a-020515

元件订购信息


TOPSwitch产品系列
TOPSwitchGaN序列号
封装信息
E 塑封eSIP-7C
K 塑封eSOP-12
卷带装及其他包装形式
空白 标准配置
TL 卷带装，至少1000片（或倍数）
TOP 7074 K - TL

修订版本	注释	日期
A	生产发布。	03/26
B	更新了第18页中TOP7078输出参数的典型值，以及TOP7075和TOP7078输出参数的最大值。 删除了EcoSmart一节下的文字“在输入电压检测电路工作的情况下”（第1页）。更新了“绝对最大额定值”下的待定项3。	03/26
C	在“启动关断时间”参数中新增TOP7074x、TOP7075x、TOP7078K、TOP7078E (T_J = 25ºC)；同时在“无开关时的控制引脚电流”参数中新增TOP7074x、TOP7075x、TOP7078K、TOP7078E (T_J = 25ºC)。	03/26
D	将CAPZero-2改为CAPZero-4（第5页）。 将NC改为SG，并将C_{BP}连接到SG引脚（第7页）。 将“输出功率对照表”（第6页）中第1项的数值与首页的数值保持一致。新增“图18. ILIM相对于dI/dt的变化”。 将轻载时的电流限流点从30%改为40%。	09/26

有关最新产品信息，请访问：www.power.com

有关专利信息、生命支持政策、商标信息以及获取Power Integrations全球销售与工程支持网络及服务列表，请使用以下链接。

https://www.power.com/company/sales/sales-offices