

InnoSwitch5-Pro 제품군

750V 및 900V PowiGaN 스위치, 동기 정류 및 FluxLink 피드백을 갖추고, 디지털 제어가 가능한 오프라인 CV/CC ZVS 플라이백 스위처 IC

제품의 주요 특징

InnoSwitch5-Pro의 새로운 기능

- 고급 SR FET 제어를 사용하는 제로 전압 스위칭(ZVS) - 액티브 클램프가 필요하지 않음
- 3V~30V의 매우 넓은 출력 전압 범위 지원
- 28V USB PD EPR(Extended Power Range)에 대한 기본 지원
- 적응형 DCM/CCM/ZVS 제어를 위한 2차측 무손실 입력 라인 전압 센싱
- UFCS 프로토콜에 대한 2% 미만의 CC 정확도 지원

높은 집적도, 작은 공간

- 강력한 750V 및 900V PowiGaN™ 1차측 스위치 옵션
- 최대 140kHz의 정상 상태 스위칭 주파수로 트랜스포머 크기 최소화
- 동기 정류 드라이버 및 2차측 센싱
- 통합된 FluxLink™, HIPOT 절연, 피드백 링크
- 저렴한 비용의 N-채널 FET 시리즈 부하 스위치 구동
- 외부 MCU용 통합형 3.6V 서플라이

I²C 인터페이스를 통한 디지털 제어

- 정밀한 CV, CC, CP 컨트롤
- 파워 서플라이 전압 및 전류의 유동적인 조정
- SR FET 전압 스트레스를 줄이기 위해 선택 가능한 DCM 전용 동작
- I²C 트래픽을 줄이는 데 최적화된 명령 세트
- 파워 서플라이 상태 및 고장 모니터링을 위한 텔레메트리

EcoSmart™ -에너지 효율

- >95% 효율 지원
- 30mW 미만의 무부하 전력(라인 센싱 및 MCU 포함)

고급 보호 및 안전 기능

- 직렬 부하 스위치 회로 단락 보호
- 출력 고장 응답 비활성화
- 빠른 입력 라인 UV/OV 보호
- 프로그래밍 가능한 출력 OV/UV 고장 감지 및 응답
- 오픈 SR FET 게이트 감지
- 히스테리시스 써멀 셧다운
- 시스템 고장을 감지하는 프로그래밍 가능한 워치도그 타이머

높은 안전성 및 규정 준수

- 강화 절연 >4000VAC
- 100% 생산 HIPOT 테스트
- UL1577 절연 전압 4000VAC(최대) 안전 승인 획득 TUV(EN62368-1) 및 CQC(GB4943.1) 안전 승인 대기 중

친환경 패키지

- 할로겐 프리 및 RoHS 준수

애플리케이션

- 고밀도 전원 어댑터
- USB PD + PPS, 28V USB PD EPR, QC, VOOC, VFC, SCP, UFCS를 포함하는 멀티프로토콜 어댑터
- 직접 충전식 모바일 디바이스 충전기
- Multi-chemistry tool 및 범용 배터리 충전기
- 조정 가능한 CV 및 CC LED 밸러스트

설명

InnoSwitch™5-Pro IC 제품군은 전원 어댑터 크기를 크게 줄입니다. 최대 140kHz의 스위칭 주파수와 매우 높은 수준의 통합이 결합되어 일반적인 어댑터 구현에 필요한 부품 부피와 PCB 보드 면적을 줄입니다.

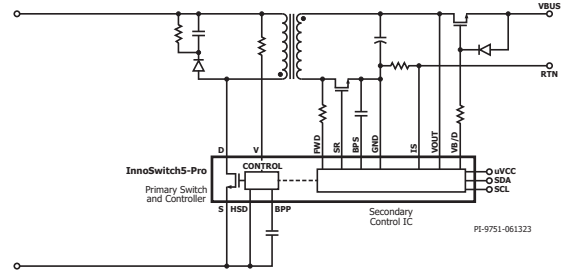


Figure 1. Typical Application schematic.



Figure 2. High Creepage, Safety-Compliant InSOP-T28D Package.

Output Power Table¹

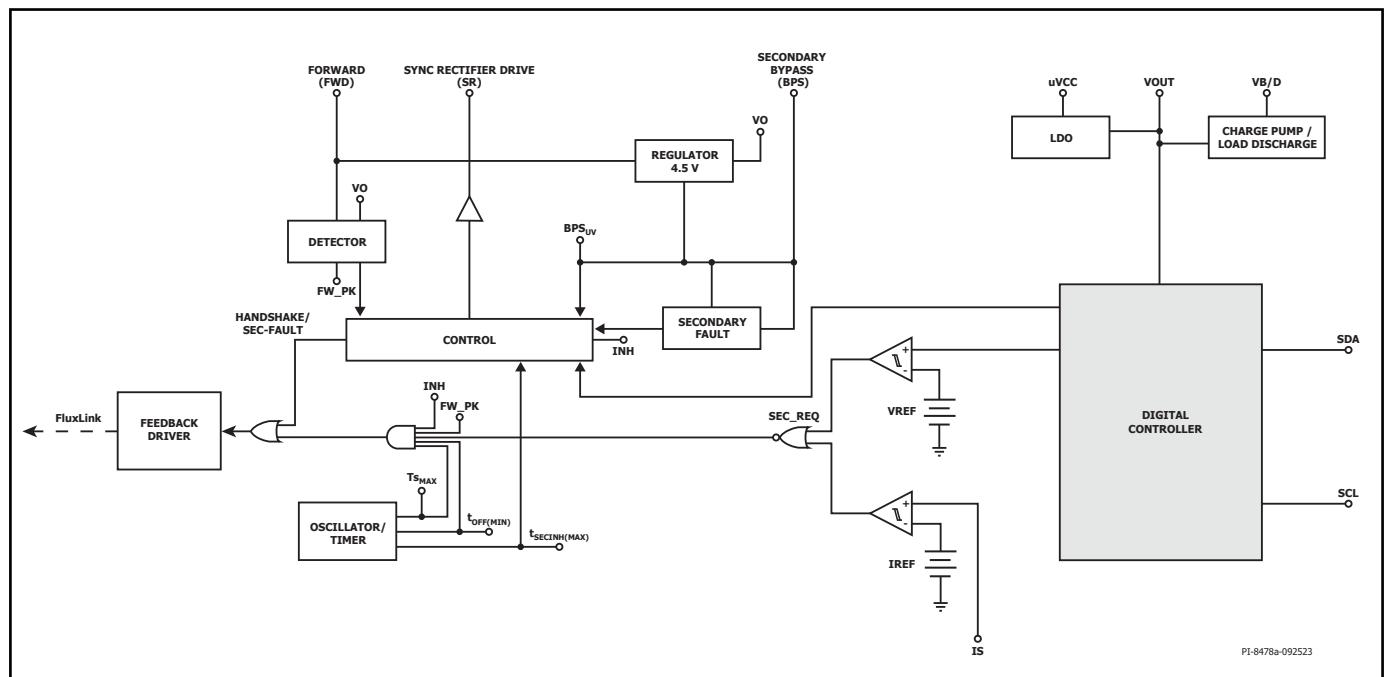
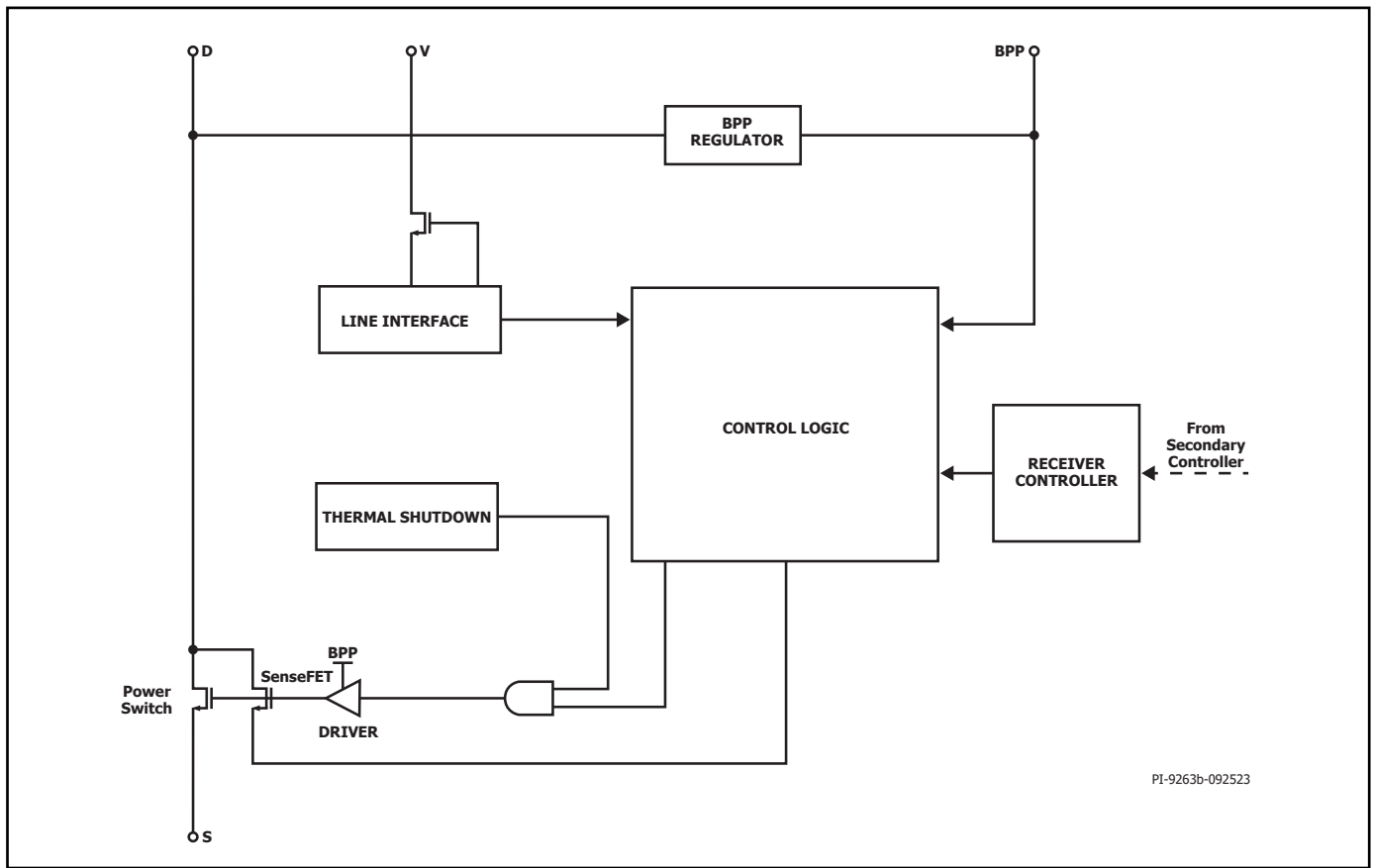
Product ^{4,5}	750 V PowiGaN Switch			
	230 VAC ±15%		85-264 VAC	
	Adapter ²	Open Frame ³	Adapter ²	Open Frame ³
INN5375F	90 W	100 W	75 W	90 W
INN5376F	115 W	125 W	80 W	115 W
INN5377F	135 W	145 W	90 W	135 W
Product ^{4,5}	900 V PowiGaN Switch			
INN5396F	115 W	125 W	80 W	115 W
Product ^{4,5}	750 PowiGaN Switch			
	230 VAC ±15%		385 VDC (PFC Input)	
	Adapter ²	Open Frame ³	Adapter ²	Open Frame ³
INN5475F	105 W	130 W	160 W	180 W
INN5476F	140 W	160 W	180 W	200 W
INN5477F	170 W	190 W	200 W	220 W
Product ^{4,5}	900 V PowiGaN Switch			
INN5496F	140 W	160 W	180 W	200 W

Table 1. Output Power Table.

Notes:

- Maximum output power is dependent on the design, with maximum IC package temperature kept <125 °C.
- Minimum continuous power in a typical non-ventilated enclosed typical size adapter measured at 40 °C ambient.
- Minimum peak power capability.
- F Package: InSOP-T28D.
- INN53xx series optimized for universal AC input designs.
INN54xx series optimized for peak power designs with PFC input.

InnoSwitch5-Pro IC는 고급 SR FET 제어를 사용하여 불연속 전도 모드에서 제로 전압 스위칭을 달성합니다. 전체 시스템 효율은 95%를 넘으며, 설계자는 열 관리를 위한 히트싱크, 스프레더, 포팅 재료를 제거하여 크기, 부품 비용, 제조 복잡성을 더욱 줄일 수 있습니다. PowiGaN 1차측 스위치와 컨트롤러, 절연 피드백과 2차측 컨트롤러를 I²C 인터페이스와 통합하면 완전히 프로그래밍 가능한 고효율 파워 서플라이의 개발 및 제조가 간소화됩니다.



핀 기능 설명

ISENSE(IS) 핀(핀 1)

파워 서플라이 리턴 출력 단자에 대한 연결입니다. 외부 전류 센싱 저항은 이 핀과 SECONDARY GROUND 핀 사이에서 연결됩니다.

SECONDARY GROUND(GND)(핀 2)

2차측 IC의 그라운드 기준 핀입니다. 이 핀과 ISENSE 핀 사이에 센싱 저항이 있으므로 이는 파워 서플라이 출력 그라운드가 아닙니다.

NC 핀(핀 3)

오픈 상태로 두십시오. 다른 핀과 연결하면 안 됩니다.

SECONDARY BYPASS(BPS) 핀(핀 4)

2차측 IC 전원 공급용 외부 바이패스 커패시터의 연결 지점입니다.

I²C CLOCK(SCL) 핀(핀 5)

버스 마스터가 구동하는 I²C 직렬 통신 프로토콜 클럭 라인입니다.

I²C SERIAL DATA(SDA) 핀(핀 6)

버스 마스터가 구동하는 I²C 직렬 통신 프로토콜 데이터 라인입니다.

EXTERNAL VCC SUPPLY(μ VCC) 핀(핀 7)

외부 컨트roller용 3.6V 서플라이입니다.

VBUS SERIES SWITCH DRIVE AND LOAD DISCHARGE(VB/D) 핀(핀 8)

$V_{OUT} \sim V_{BUS}$ 시리즈 패스 FET용 NMOS 게이트 드라이버이며, V_{BUS} 를 활성화합니다. 이 핀은 출력 부하 전압(V_{BUS})을 방전하는 데에도 사용할 수 있습니다.

SYNCHRONOUS RECTIFIER DRIVE(SR) 핀(핀 9)

게이트 드라이버 출력 및 외부 SR FET 게이트에 대한 연결입니다.

OUTPUT VOLTAGE(VOUT) 핀(핀 10)

출력 전압에 직접 연결되어 2차측 IC에 전류를 공급하고 출력 전압 레귤레이션을 센싱합니다. 이 핀에는 액티브/프로그래밍 가능한 풀다운 전류 소스도 있습니다.

FORWARD(FWD) 핀(핀 11)

트랜스포머 출력 권선의 스위칭 노드에 대한 연결 지점이며, 1차측 스위치 타이밍 정보를 제공하고 V_{OUT} 이 기준값(Threshold) 미만일 경우 2차측 IC에 전력을 공급합니다.

NC 핀(핀 12-14)

오픈 상태로 두십시오. 다른 핀과 연결하면 안 됩니다.

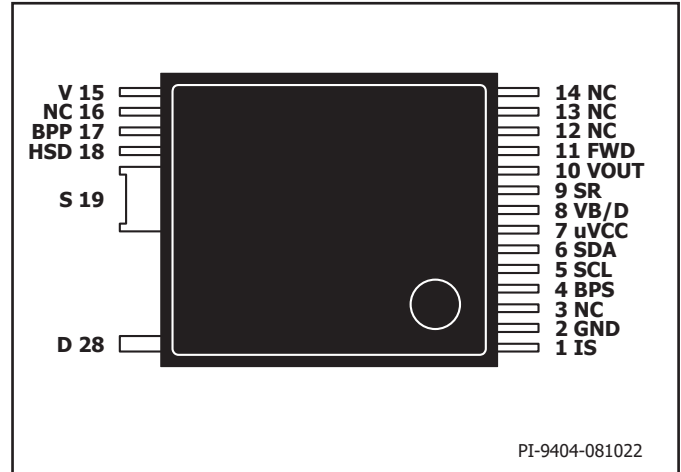


Figure 5. Pin Configuration.

UNDER/OVER INPUT VOLTAGE(V) 핀(핀 15)

파워 서플라이 입력에서 저전압 및 과전압 조건을 감지하기 위해 입력 브리지의 AC 또는 DC 측에 연결되는 고전압 핀입니다. 브리지의 AC 측에 연결되면 센싱하지 않을 때 고전압 스위치가 열려 전력 소비를 줄입니다. UV/OV 보호 기능을 비활성화하기 위해서는 이 핀을 GND 핀에 연결해야 합니다.

NC 핀(핀 16)

오픈 상태로 두거나 SOURCE 핀 또는 BPP 핀에 연결하십시오.

PRIMARY BYPASS(BPP) 핀(핀 17)

1차측 IC 전원 공급용 외부 바이패스 커패시터의 연결 지점입니다. 표준 I_{LM} 또는 I_{LM+1} 을 선택하기 위한 I_{LM} 선택 핀이기도 합니다.

HSD 핀(핀 18)

HSD 핀은 그라운드에 연결해야 합니다.

SOURCE(S) 핀(핀 19)

이 핀은 파워 스위치 소스 연결 핀입니다. 또한 1차측 BYPASS 핀의 그라운드 기준핀입니다.

DRAIN(D) 핀(핀 28)

이 핀은 파워 스위치 드레인 연결 핀입니다.

InnoSwitch5-Pro 기능 설명

InnoSwitch5-Pro는 고전압 파워 스위치를 1차측 및 2차측 컨트롤러와 함께 하나의 디바이스에 통합합니다.

이 아키텍처에는 패키지 리드 프레임과 본드 와이어를 통해 2차측 컨트롤러에서 1차측 컨트롤러로 정확한 출력 전압과 전류 정보를 전송할 수 있는 안전하고 안정적이며 가격 경쟁력이 우수한 새로운 유도성 커플링 피드백 방식(FluxLink)이 적용되어 있습니다.

InnoSwitch5-Pro 2차측 컨트롤러는 1차측 수신기에 자기적으로 커플링된 송신기 회로, 파워 서플라이 파라미터 및 텔레메트리 기능 제어에 위한 I²C 인터페이스, SECONDARY BYPASS 핀의 4.5V 레귤레이터, 동기 정류기 FET 드라이버, 오실레이터, 타이밍 기능 및 각종 통합 보호 기능으로 구성됩니다.

InnoSwitch5-Pro의 1차측 컨트롤러는 CCM(연속 전도 모드)를 지원하는 QR(유사 공진) 플라이백 컨트롤러입니다. 이 컨트롤러는 가변 주파수와 가변 전류 제한 제어 방식을 모두 사용합니다. 1차측 컨트롤러는 주파수 지터 오실레이터, 2차측 컨트롤러에 자기적으로 커플링된 수신기 회로, 전류 제한 컨트롤러, PRIMARY BYPASS 핀의 5V 레귤레이터, 바이패스 과전압 감지 회로, 무손실 입력 라인 센싱 회로, 전류 제한 선택 회로, 과열 보호, 리딩 엣지 블랭킹으로 구성됩니다.

그림 3과 4는 가장 중요한 기능을 갖춘 1차측 및 2차측 컨트롤러의 기능 블록 다이어그램을 보여줍니다.

1차측 컨트롤러

InnoSwitch5-Pro IC는 가변 주파수 컨트롤러이며, CCM/CrM/DCM 동작을 허용하여 효율을 증대하고 출력 전력 용량을 확장시킵니다.

PRIMARY BYPASS 핀 레귤레이터

PRIMARY BYPASS 핀에는 파워 스위치가 OFF 상태일 때마다 DRAIN 핀에서 전류를 끌어와 PRIMARY BYPASS 핀 커패시터를 V_{BPP} 로 충전하는 내부 레귤레이터가 있습니다. PRIMARY BYPASS 핀은 내부 공급 전압 노드입니다. 파워 스위치가 ON 상태일 때 디바이스는 PRIMARY BYPASS 핀 커패시터에 저장된 에너지로 동작합니다.

또한 외부 저항을 통해 PRIMARY BYPASS 핀에 전류가 공급되는 경우 셉트 레귤레이터는 PRIMARY BYPASS 핀 전압을 V_{SHUNT} 로 클램핑합니다. 이를 통해 InnoSwitch5-Pro IC는 바이어스 권선을 통해 외부에서 전원을 공급받아 5V 출력 설계에서 무부하 소비를 30mW 미만으로 줄일 수 있습니다.

1차측 바이패스 I_{LIM} 프로그래밍

InnoSwitch5-Pro IC를 사용하면 사용자가 PRIMARY BYPASS 핀 커패시터 값을 선택하여 전류 제한(I_{LIM}) 설정을 조정할 수 있습니다. 세라믹 커패시터도 사용 가능합니다.

커패시터 사이즈는 0.47 μ F과 4.7 μ F을 지원하여 각각 표준 및 강화 I_{LIM} 설정을 선택할 수 있습니다.

1차측 바이패스 저전압 기준점(Threshold)

PRIMARY BYPASS 핀 저전압 회로는 정상 상태 동작 시 PRIMARY BYPASS 핀 전압이 $\sim 4.5V(V_{BPP} - V_{BPP(H)})$ 아래로 떨어지는 경우 파워 스위치를 비활성화합니다. PRIMARY BYPASS 핀 전압이 이 기준점(Threshold) 아래로 떨어지면, 파워 스위치의 턴온을 재활성화하기 위해 V_{SHUNT} 까지 상승시켜야 합니다.

PRIMARY BYPASS 핀 과전압 기능

PRIMARY BYPASS 핀에는 옵션으로 래칭 OV 보호 기능이 있습니다. PRIMARY BYPASS 핀 커패시터와 직렬로 연결된 저항에 병렬로 연결되어 있는 제너 다이오드는 일반적으로 1차측 바이어스 권선의 과전압을 감지하여 보호 메커니즘을 활성화하는 데 사용됩니다. PRIMARY BYPASS 핀에 공급되는 전류가 I_{SD} 를 초과하는 경우 디바이스는 $t_{AR(OFF)}$ 동안 래치 오프되거나 파워 스위치 스위칭을 비활성화하며, 이후 컨트롤러는 리스타트하여 레귤레이션 상태를 회복하려 시도합니다.

V_{OUT} OV 보호 기능 역시 2차측 컨트롤러의 통합 기능으로 포함되어 있습니다(출력 전압 보호 참조).

과열 보호

새워 섀도온 회로는 1차측 스위치 칩 온도를 센싱합니다. 기준점(Threshold)은 히스테리시스 또는 래치 오프 반응을 하도록 T_{SD} 으로 설정되어 있습니다.

히스테리시스 응답: 칩 온도가 해당 기준점(Threshold) 이상으로 상승하면 파워 스위치는 비활성화되고, 칩 온도가 $T_{SD(H)}$ 로 떨어질 때까지 비활성화 상태를 유지하다가 이 지점에서 스위칭이 다시 활성화됩니다. 지속적인 고장 상태로 인한 PCB 과열을 방지하기 위해 큰 히스테리시스가 제공됩니다.

래치 오프 응답: 칩 온도가 기준점(Threshold)을 넘으면 파워 스위치가 비활성화됩니다. PRIMARY BYPASS 핀을 $V_{BPP(RESET)}$ 이하로 낮추거나 UNDER/OVER INPUT VOLTAGE 핀을 $UV(I_{UV})$ 기준점(Threshold) 이하로 낮추어 래칭 조건을 리셋할 수 있습니다.

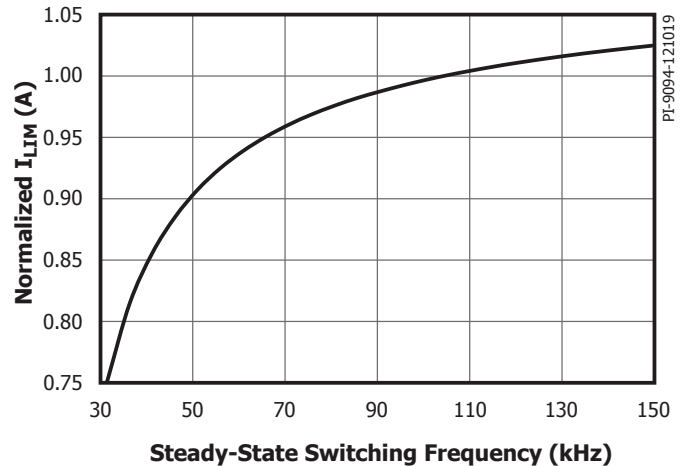


Figure 6. Normalized Primary Current vs. Frequency.

Current Limit 동작

1차측 컨트롤러는 이전의 1차측 스위칭 사이클이 종료된 시점부터(즉, 스위칭 사이클이 종료되고 1차측 스위치가 턴오프되는 시간부터) 시간에 반비례하는 전류 제한 기준점(threshold) 램프 기능을 갖추고 있습니다.

이러한 특징으로 인해 스위칭 주파수(부하)가 증가함에 따라 1차측 current limit도 함께 증가하게 됩니다(그림 6).

이러한 알고리즘을 통해 피드백 스위칭 사이클 요청을 수신했을 때 즉시 디지털 피드백에 응답하는 장점을 갖춘 1차측 스위치를 가장 효율적으로 사용할 수 있습니다.

풀부하 시 스위칭 사이클은 $100\% I_{LIMIT}$ 에 도달하며 최대 전류를 가집니다. 그리고 부하가 감소함에 따라 전체 current limit의 30%까지 점차적으로 줄어듭니다. current limit의 30%에 도달하면 가장 노이즈를 방지하기에 충분하므로 더 이상 감소하지 않습니다. 스위칭 사이클 간 시간은 부하가 감소함에 따라 지속적으로 증가합니다.

지터

정규화된 전류 제한은 f_m 의 변조 주파수에서 $100\% \sim 95\%$ 사이에서 변조되며, 이로 인해 $\sim 7kHz$ 의 주파수 지터가 발생하고 평균 주파수는 $\sim 100kHz$ 가 됩니다.

Auto-Restart

고장 조건이 발생하는 경우(출력 과부하, 출력 단락, 외부 부품/핀 고장 등) InnoSwitch5-Pro IC는 오토-리스타트(AR) 또는 래치 오프로 진입합니다. 래칭 조건은 PRIMARY BYPASS 핀을 $V_{BPP(RESET)}$ 아래로 낮추거나 UNDER/OVER INPUT VOLTAGE 핀을 $UV(I_{UV})$ 기준점(Threshold) 아래로 낮추어 리셋할 수 있습니다.

오토-리스타트에서 파워 스위치 스위칭은 $t_{AR(OFF)}$ 동안 비활성화됩니다. 다음과 같은 두 가지 방법으로 오토-리스타트 동작으로 진입할 수 있습니다.

1. 과부하 감지 주파수 f_{OVL} 이상에서 $82ms(t_{AR})$ 보다 긴 시간 동안 연속적인 2차측 요청이 있는 경우.
2. $t_{AR(SK)}$ 보다 긴 시간 동안 2차측에서 스위칭 사이클 요청이 없는 경우.

두 번째 방법은 통신이 끊긴 경우 1차측에서 리스타트를 시도하는 것을 보장하기 위해 포함되었습니다. 이 상태는 정상적으로 동작하는 경우에 절대 있어서는 안되지만, 2차측 컨트롤러를 방해하는 노이즈로 인해 통신 단절과 같은 시스템 ESD 이벤트 발생 시 유용합니다. 이 문제는 한 번의 오토-리스타트 오프 타임 후 1차측 리스타트 시 해결됩니다.

오토-리스타트는 AC 리셋이 발생한 후 바로 리셋됩니다.

SOA 보호

$\sim 500ns$ (블랭킹 시간 + 전류 제한 지연 시간) 내에 $110\% I_{LIMIT}$ 에 도달하는 사이클이 2번 연속 발생하는 경우 컨트롤러는 2.5 사이클 또는 $\sim 25\mu s$ 를 스킵합니다. 이를 통해 스타트업 시간을 늘리지 않고, 큰 용량성 부하로 가동하는 동안 트랜스포머 리셋을 위한 충분한 시간을 확보할 수 있습니다.

입력 라인 전압 모니터링

UNDER/OVER INPUT VOLTAGE 핀은 입력 저전압 및 과전압 센싱과 보호 기능에 사용됩니다.

이 기능을 활성화하기 위해 센싱 저항은 브리지 위의 고전압 DC 벌크 커패시터와 UNDER/OVER INPUT VOLTAGE 핀 사이에(또는 고속 AC 리셋을 위한 브리지 정류기의 AC 측에) 연결됩니다. 이 기능은 UNDER/OVER INPUT VOLTAGE 핀을 1차측 GND로 단락시켜 비활성화할 수 있습니다.

가동 시 1차측 바이패스 커패시터가 충전되고 I_{LIM} 이 래치 상태가 된 후, 스위칭 전에 UNDER/OVER INPUT VOLTAGE 핀의 상태가 브라운아웃을 초과하고 과전압 섯다운 기준점(Threshold) 미만인지 확인합니다.

정상 동작 중에 UNDER/OVER INPUT VOLTAGE 핀의 전류가 브라운아웃 기준점(Threshold) 아래로 떨어지고 t_{UV} 보다 오랫동안 브라운아웃 미만으로 유지되면 컨트롤러는 오토-리스타트에 진입합니다. 스위칭은 UNDER/OVER INPUT VOLTAGE 핀 전류가 브라운아웃 기준점(Threshold)을 초과할 때만 다시 시작됩니다.

UNDER/OVER INPUT VOLTAGE 핀의 전류가 과전압 기준점(Threshold)을 초과하는 경우에도 컨트롤러는 오토-리스타트에 진입합니다. 다시 설명하면, UNDER/OVER INPUT VOLTAGE 핀의 전류가 정상 동작 범위로 돌아간 경우에만 스위칭이 다시 시작됩니다.

입력 라인 UV/OV 기능은 UNDER/OVER INPUT VOLTAGE 핀에 연결된 내부 고전압 MOSFET을 사용하여 소비 전력을 줄입니다. 사이클 오프 타임 t_{OFF} 이 $50\mu s$ 보다 긴 경우 내부 고전압 MOSFET은 내부 IC로부터 외부 센싱 저항을 분리하여 해당 센싱 저항을 통해 끌려온 전류를 제거합니다. 라인 센싱 기능은 다음 스위칭 사이클의 시작 시 다시 활성화됩니다.

1-2차측 핸드셰이크

스타트업 시, 1차측에서는 처음에 어떠한 피드백 정보도 없이 스위칭합니다 (이는 표준 TOPSwitch™, TinySwitch™, LinkSwitch™ 컨트롤러 동작과 매우 유사합니다).

오토-리스타트 온-타임 (t_{AR}) 중 수신되는 피드백 신호가 없는 경우 1차측은 오토-리스타트에 진입합니다. 정상적인 상태에서 2차측 컨트롤러는 FORWARD 핀 또는 OUTPUT VOLTAGE 핀을 통해 구동된 후 제어를 시작합니다. 이때부터 2차측 제어 스위칭이 이루어집니다.

만약 정상 동작(2차측에서 제어하는) 중에 1차측 컨트롤러에서 스위칭을 멈추거나 2차측의 사이클 요청에 응답하지 않는 경우 1차측이 다시 스위칭을 시작하면 2차측이 즉시 제어할 수 있도록 핸드셰이크 프로토콜이 가동됩니다. 2차측에서 1차측이 요청한 것보다 더 많은 사이클을 제공하고 있음을 감지한 경우에도 추가적인 핸드셰이크가 트리거됩니다.

추가 핸드셰이크가 필요한 가장 큰 경우는 1차측에서 순간적인 라인 브라운 아웃이 일어날 때 스위칭을 멈추는 경우입니다. 1차측이 동작을 다시 시작하면 1차측은 기본적으로 스타트업 상태가 되고 2차측에서 발생하는 핸드셰이크 펄스를 감지하려고 시도합니다.

2차측이 1차측에서 8회 연속 사이클 동안 스위칭 요청에 응답하는 것을 감지하지 못한 경우 또는 2차측에서 1차측이 4회 이상 연속 사이클 동안 사이클 요청 없이 스위칭하는 것을 감지한 경우 2차측 컨트롤러는 2차측 핸드셰이크 시퀀스를 시작합니다. 이는 1차측이 스위칭하는 동안 SR FET의 교차 전도에 대한 추가 보호를 제공합니다. 또한 이 보호 모드에서는 2차측이 계속해서 제어되는 동안 1차측이 리셋되는 경우 출력 과전압이 발생하지 않도록 합니다.

대기 및 청취

입력 라인 전압 고장(UV 또는 OV) 또는 오토-리스타트 이벤트로부터 회복하여 초기 기동 후 1차측이 스위칭을 시작하게 되면 제어권을 잡고 2차측 컨트롤러에 이 제어권을 넘기기 위해 성공적인 핸드셰이크가 이루어져야 합니다.

추가적인 안전 대책으로 스위칭 전 오토-리스타트 온 타임 기간인 t_{AR} (~82 ms) 동안 1차측이 정지합니다. 이러한 "대기" 중에 1차측은 2차측의 요청을 "청취"합니다. 1차측이 최대 30 μ s의 간격으로 2번 연속 2차측 요청을 감지하는 경우 2차측 제어 모드로 들어가고, 1차측은 슬레이브 모드로 스위칭을 시작합니다. t_{AR} 의 "대기" 시간 동안 펄스가 발생하지 않을 시 1차측은 handshake 펄스를 수신할 때까지 제어권을 유지하면서 스위칭을 시작합니다.

2차측 컨트롤러

그림 4의 블록 다이어그램에서 볼 수 있듯이 IC는 VOUT 또는 FWD 핀을 통해 전력을 받는 4.5V(V_{BPS}) 레귤레이터로 구동됩니다. SECONDARY BYPASS 핀은 외부 디커플링 커패시터에 연결되어 레귤레이터 블록으로부터 내부적으로 전원을 공급 받습니다.

또한 FORWARD 핀은 핸드셰이킹 및 타이밍에 사용되는 네거티브 엣지 감지 블록에 연결되어 SYNCHRONOUS RECTIFIER DRIVE 핀에 연결된 SR FET를 켭니다. FORWARD 핀 전압은 불연속 모드 동작에서 SR FET를 언제 끌지 결정하는 데 사용됩니다. 이 때 SR FET의 $R_{DS(ON)}$ 에 걸친 전압이 0 V 이하로 떨어지게 됩니다.

CCM(연속 전도 모드)에서 SR FET는 펄스 요청이 1차측으로 전송되어 다음 스위칭 사이클을 요청하기 전에 꺼지며, FET 턴오프가 겹치지 않도록 하면서 탁월한 동기 동작을 제공합니다.

출력 전압은 VOUT 핀에서 조정되며 스타트업 시 기본값은 5V입니다.

ISENSE 및 SECONDARY GROUND 핀 사이에 연결된 외부 전류 센싱 저항은 정전류 레귤레이션 모드에서 출력 전류를 레귤레이션하는 데 사용됩니다.

프로그래밍 가능한 전압 및 전류

동작 전압 및 전류 설정 포인트는 I²C 인터페이스를 통해 완전히 프로그래밍할 수 있습니다. 출력 전압은 3V~30 V 범위에서 사용자가 전체적으로 프로그래밍할 수 있습니다. IC의 빠른 응답 피드백 루프는 10mV(ΔV_{OUT}) 전압 변경 분해능을 특징으로 합니다. 프로그래밍 가능 전류 설정 포인트는 풀 스케일 전류의 0.52% 프로그래밍 스텝 사이즈로 15%~100% 동작 범위를 제공합니다. 5V 미만 및 50mA 미만의 부하 전류에서 10mV의 전압 명령 스텝 크기는 작동 주파수가 매우 낮기 때문에 비단조성(non-monotonicity)일 수 있습니다.

Minimum Off-Time

2차측 컨트롤러는 1차측에 대한 FluxLink 연결을 이용하여 사이클 요청을 개시합니다. 2차측 사이클 요청의 최대 주파수는 $t_{OFF(MIN)}$ 라는 최소 사이클 오프 타임의 제한을 받습니다. 이는 1차측 전도 후 부하에 에너지를 전달할 수 있는 충분한 리셋 시간을 확보하기 위함입니다.

최대 스위칭 주파수

2차측 컨트롤러의 최대 스위치 요청 주파수는 f_{SREQ} 입니다.

내부 uVCC 생성, 버스 스위치 드라이버 및 방전

내부 LDO는 MCU를 위한 3.6V uVCC를 생성하여 시스템 설계를 간소화합니다. InnoSwitch5-Pro에는 30V의 높은 소스 전압으로 N-채널 FET 직렬 버스 스위치의 턴온을 보장하는 내부 드라이버도 갖춰져 있습니다. 버스 스위치를 활성화하는 VB/D 핀은 부하의 방전 경로로도 구성할 수 있습니다.

프로그래밍 가능한 보호 기능

사용자가 프로그래밍할 수 있는 보호 기능에는 출력 저전압(UV)/과전압(OV) 보호 및 과열 보호가 포함됩니다.

UV/OV 기준점(threshold)은 동적으로 프로그래밍 가능합니다. 사용자는 이러한 보호 기능에 오토-리스타트, 래치 오프, 출력 비활성화, 무응답 등 4가지 응답을 프로그래밍할 수 있습니다. 오토-리스타트(AR) 또는 래치 오프(LO) 응답은 본질적으로 직렬 버스 스위치를 열지 않습니다. 필요한 동작인 경우 이 스위치는 I²C 마스터에서 명령을 전송해 열어야 합니다.

또한 2차측 컨트롤러는 하나 이상의 고장이 감지되면 인터럽트 신호를 생성합니다. SCL 핀은 ~55 μ s 동안 풀다운되어 MCU 인터럽트를 일으킵니다.

MCU에서 2차측 컨트롤러와의 통신이 단절되면 위치도그 타이머가 안전한 5V 조건을 다시 지정하기 위해 리셋을 트리거하고 직렬 버스 스위치를 엽니다.

텔레메트리 기능

컨트롤러는 MCU와 통신하여 파워 서플라이의 상태를 다시 보고합니다. 출력 전압 및 전류는 내부 ADC에 의해 측정되며 I²C를 통해 MCU에 제공됩니다. 또한 텔레메트리 기능은 CV, CC 및 정전력 설정 포인트, OV/UV 기준점(threshold), 모든 보호 설정, 인터럽트 상태 및 모든 고장 상태를 포함합니다.

주파수 소프트 스타트

기동 시 1차측 컨트roller는 100kHz의 스위치 요청 주파수에서 최대 스위칭 주파수 f_{sw} 와 최대 프로그래밍 **current limit**의 75%로 제한됩니다.

핸드셰이크가 완료된 후 2차측 컨트roller는 ~10ms의 시간 동안 스위칭 주파수를 f_{sw} 에서 f_{sreq} 로 선형적으로 높입니다.

기동 시 회로 단락 또는 과부하가 발생하는 경우 디바이스는 바로 CC (정전류) 모드로 진입합니다. 핸드셰이크 발생 후 소프트 스타트 타이머가 만료되기 전에 출력 전압이 3.6V 이상으로 높아지지 않을 시 디바이스는 오토-리스타트(AR)에 진입합니다.

출력 전압이 소프트 스타트 시간 내에 레귤레이션에 도달하면 점진적인 주파수 변화는 즉시 중단되고 2차측 컨트roller는 최대 주파수에서 동작할 수 있게 됩니다. 이를 통해 레귤레이션이 이루어진 후 갑작스러운 과도 부하가 발생하더라도 컨트roller가 레귤레이션 상태를 유지할 수 있습니다. 주파수 상승은 유사 공진 감지 프로그래밍이 이미 발생한 경우에만 중단됩니다.

최대 2차측 억제 기간

1차측의 스위칭 개시에 대한 2차측 요청은 디바이스가 최대 주파수보다 낮게 작동하고 오프 타임을 최소로 유지하기 위해 억제됩니다. 이러한 제약 외에도 1차측 스위치의 "온" 타임 사이클(FORWARD 핀 폴링 엣지의 감지와 사이클 요청 간의 시간) 중에도 2차 사이클 요청이 억제됩니다. 사이클이 요청된 후 FORWARD 핀 폴링 엣지가 감지되지 않은 경우 최대 타임아웃은 30μs입니다.

SR 비활성화 보호

각 사이클에서 SR은 설정된 사이클이 2차측 컨트roller에 의해 요청되었고 네거티브 엣지가 FORWARD 핀에서 감지된 경우에만 사용됩니다. ISENSE 핀의 전압이 CC 기준점(Threshold)의 약 3배를 초과하면 서지 전류가 정상 수준으로 줄어든 때까지 SR FET 드라이브가 비활성화됩니다.

SRZVS 동작 모드에서 2차측 컨트roller의 사이클 요청이나 교차 전도 감지 이벤트 없이 1차측 스위칭의 모든 상황에서 SR 게이트 드라이브를 비활성화하려면 명령 레지스터 주소 0x38(패리티가 적용된 값)에 0x0E09를 쓰는 것이 좋습니다. 감지는 FORWARD 핀의 신호를 기반으로 하며, FORWARD 핀의 신호에 그라운드 미만으로 떨어지는 링이 있는 경우(<0V, DCM 동작 모드 중) 후속 스위칭 사이클에서 SR 게이트 드라이브가 비활성화될 수 있습니다. SR 게이트 드라이브 비활성화 보호 기능이 트리거되는 것을 방지하기 위해 정상 동작 중에 그라운드 미만으로 떨어지는 DCV 링이 없도록 FORWARD 핀 신호를 개선하는 것이 좋습니다. 이러한 설계에서 위의 명령의 비트 [2:0]을 1b'1 단위로 증가시켜 정상 동작 조건에서 이 보호 기능이 트리거되는 것을 방지할 수 있습니다.

SR 게이트 드라이브가 이 보호 기능으로 인해 비활성화되면 유사 공진 스위칭도 비활성화되고 고장 조건이 해제되면 SR 게이트 드라이브와 유사 공진 스위칭이 모두 자동으로 복구됩니다. 이 보호 기능이 특정 조건에서 정상 동작을 방해하거나 바람직하지 않은 경우 0x38(패리티가 적용된 값) 명령 레지스터에 0x0201을 쓰면 비활성화할 수 있습니다.

SRZVS가 아닌 동작 모드에서는 이 보호 기능을 활성화하려면 명령 레지스터 주소 0x38(패리티가 적용된 값)에 0x0A09를 쓰는 것이 좋습니다. 보호 기능을 비활성화하려면 같은 명령 레지스터에 0x0201을 쓰십시오.

SR Static 풀다운

2차측이 제어하지 않을 때 SR 게이트를 낮게 유지하기 위해 SYNCHRONOUS RECTIFIER DRIVE 핀에는 내부 공칭 "ON" 디바이스가 있어 핀을 낮게 당기고 FORWARD 핀의 정전 커패시터로 인한 SR 게이트의 전압을 줄입니다.

오픈 SR 보호

2차측 컨트roller는 SYNCHRONOUS RECTIFIER DRIVE 핀이 외부 FET에 연결되어 SYNCHRONOUS RECTIFIER DRIVE 핀이 오픈된 시스템 오류에 대해 보호할 수 있도록 보호 모드를 지원합니다. SYNCHRONOUS RECTIFIER DRIVE 핀에 대한 외부 커패시턴스가 ~200pF 미만인 경우 디바이스는 SYNCHRONOUS RECTIFIER DRIVE 핀이 "오픈" 상태이며 구동할 FET이 없는 것으로 간주합니다. 핀의 커패시턴스가 ~200pF를 넘는 것으로 감지되는 경우 컨트roller는 SR FET가 연결된 것으로 간주합니다.

SYNCHRONOUS RECTIFIER DRIVE 핀이 오픈 상태로 감지될 시 2차측 컨트roller는 오토-리스타트를 개시하기 위해 1차측으로부터 펄스를 요청하는 것을 중단합니다.

SYNCHRONOUS RECTIFIER DRIVE 핀이 스타트업 시 그라운드에 연결된 경우, SR 구동 기능은 비활성화되며 오픈 상태인 SYNCHRONOUS RECTIFIER DRIVE 핀 보호 모드 역시 비활성화됩니다.

동기 정류기를 사용하여 동적으로 프로그래밍 가능한 DCM 모드에서의 ZVS 동작

InnoSwitch5-Pro IC는 변환 효율을 개선하고 스위칭 손실을 없애기 위해 DCM 동작 모드에서 스위칭 요청을 보내기 전에 짧은 시간 동안 동기 정류기를 활성화하여 1차측 스위치의 제로 전압 스위칭을 달성하는 기능을 제공합니다. 이 시간 동안 자화 전류는 1차측에서 반사 출력 전압에 의해 결정된 속도로 음의 방향으로 충전됩니다. SR 전도 시간이 끝나면 자화 에너지가 1차측 스위치의 드레인 노드 커패시턴스를 방전하기 시작하여 모든 전도 사이클 전에 1차측 파워 스위치의 전압을 0으로 강제합니다. 이 동작 모드는 불연속 전도 모드에서만 사용할 수 있으며 CCM 스위칭 요청이 있으면 기능이 자동으로 비활성화됩니다. I²C 명령을 보내면 전력 변환기가 DCM 전용 모드에서 작동하도록 강제할 수 있습니다. SR-ZVS 모드를 활성화하면 1차측 스위치가 턴온될 때 SR FET의 피크 전압을 제한하여 SR FET에도 이점이 있습니다. 그림 7을 참조하십시오.

1차측에서 자화 링 피크를 감지하는 대신, FORWARD 핀 전압의 밸리 전압은 출력 전압 아래로 떨어질 때 SR-ZVS 동작을 개시하는 데 사용됩니다. 이 모드에 대한 I²C 프로그래밍 명령의 세부 정보는 데이터 시트의 명령 레지스터 섹션에 제공됩니다.

SRZVS 동작 모드는 출력 에너지를 사용하여 1차측 파워 스위치의 제로 전압 스위칭을 달성합니다. 높은 입력 라인 조건과 높은 부하 조건에서 충분한 반사 출력 전압으로 단시간에 자화 전류를 음의 방향으로 충전할 때 유용합니다.

SR-ZVS 모드에서는 1차측 클램프 회로의 TVS 다이오드가 ESD, EFT와 같은 비정상적인 과도 이벤트 동안 InnoSwitch5-Pro 1차측 스위치의 피크 드레인 전압을 제한하는 데 필요합니다.

지능형 유사 공진 모드 스위칭

InnoSwitch5-Pro IC는 변환 효율을 높이고 스위칭 손실을 줄이기 위해 컨버터가 DCM(불연속 전도 모드)로 동작할 때 1차측 스위치 양단의 전압이 최소 전압에 가까워지면 강제로 스위칭할 수 있는 기능을 갖추었습니다. 이 동작 모드는 자동으로 DCM으로 실행되며 컨버터가 연속 전도 모드(CCM)로 전환되면 비활성화됩니다. 그림 8을 참조하십시오.

FORWARD 핀의 피크 전압은 1차측의 자기화 링 밸리를 감지하는 대신 출력 전압 레벨보다 높아질 때 1차측 컨트roller에서 스위치 "ON" 사이클을 작동시키려는 2차측 요청을 전달하는 데 사용됩니다.

2차측 컨트roller는 컨트roller가 불연속 모드에 진입할 때 이를 감지하고, 1차측 파워 스위치 양단의 최소 스위칭 전압에 해당하는 2차측 사이클 요청 윈도우를 엽니다.

QR(유사 공진) 모드는 DCM이 감지된 후 $\sim 20\mu\text{s}$ 동안 활성화됩니다. QR 스위칭은 $\sim 20\mu\text{s}$ 후에 비활성화되며, 이 시점에서 2차측 요청이 개시되면 언제든지 스위칭이 발생할 수 있습니다. 2차측 컨트롤러에는 FORWARD 핀 링이 그라운드보다 낮아질 시 1차측 "ON" 사이클을 잘못 감지하는 경우를 방지하기 위해 $\sim 1\mu\text{s}$ 의 블랭킹이 포함되어 있습니다.

ZVS 및 QR 스위칭 윈도우 최적화

InnoSwitch5-Pro IC는 스위칭을 최적화하여 QR/밸리 스위칭을 각각 피크/최소 FORWARD 핀 전압에 가깝게 달성할 수 있습니다. 최적의 스위칭을 위해 명령 레지스터 $0x02 = 0x1F$ 가 권장됩니다.

기본값은 $0x01$ 입니다.

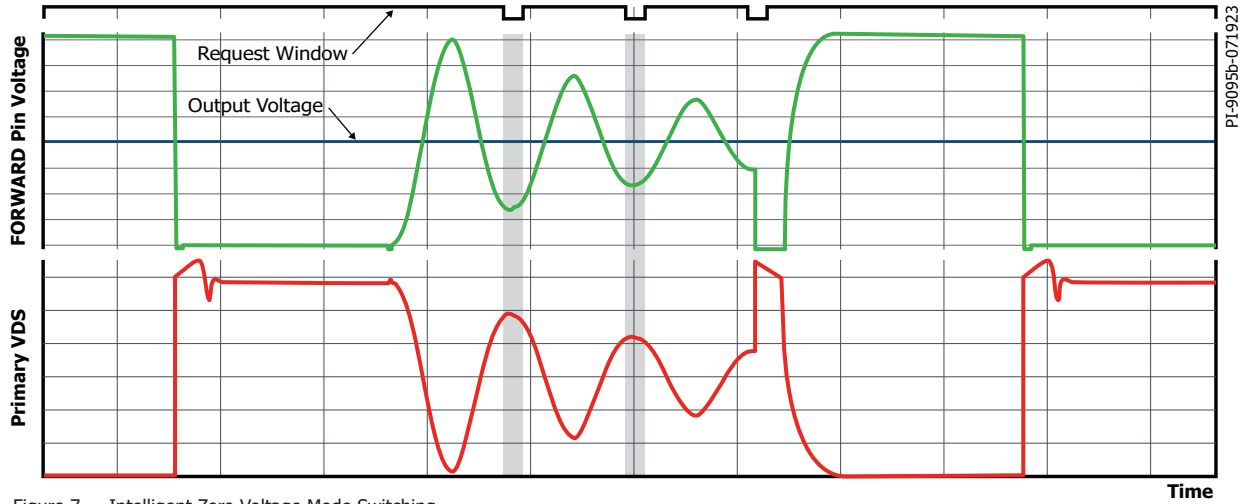


Figure 7. Intelligent Zero Voltage Mode Switching.

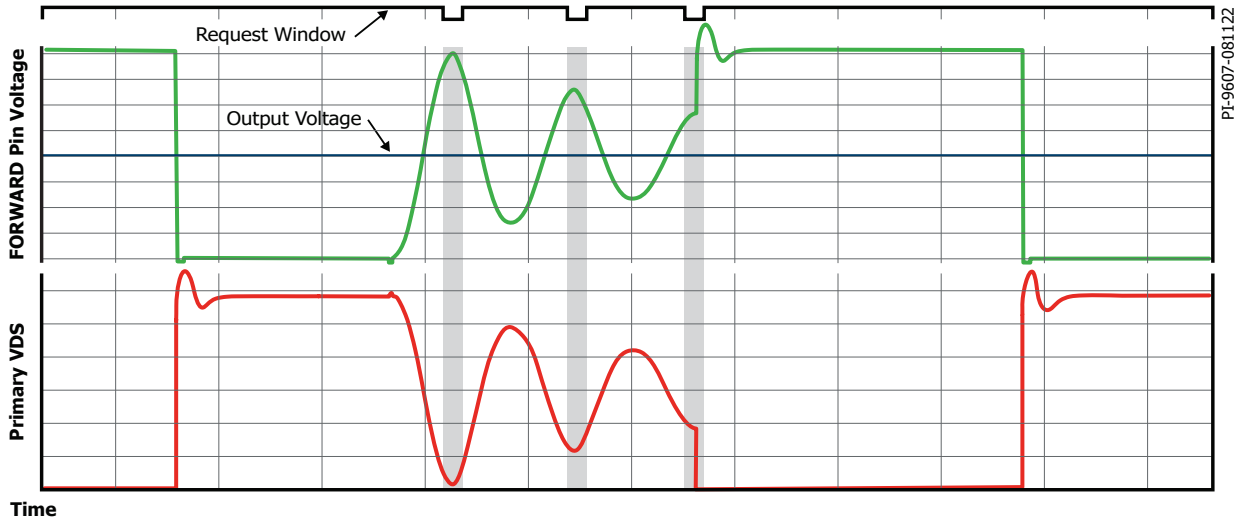


Figure 8. Intelligent Quasi-Resonant Mode Switching.

레지스터 정의

I²C 슬레이브 주소

InnoSwitch5-Pro 7비트 슬레이브 주소는 0x18 (7'b001 1000)입니다.

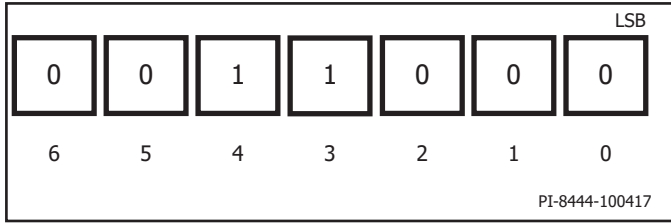


Figure 9. PI Slave Address.

I²C 프로토콜 형식: 3바이트 쓰기 명령

쓰기 명령:

[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][Byte][A] 또는

[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][Low Byte][A][High Byte][A]

쓰기 및 읽기 명령 I²C 프로토콜

[A]: 슬레이브 확인

[a]: 마스터 확인

[na]: 마스터 nack

[W]: 쓰기(1'b0)

[R]: 읽기(1'b1)

[PI_SLAVE_ADDRESS] = 0x18 (7'b001 1000)

[PI_COMMAND] (PI COMMAND 레지스터 주소 할당, 설명 및 제어 범위 섹션 참조)

[TELEMETRY_REGISTER_ADDRESS] (텔레메트리(리드백) 레지스터 주소 할당 및 설명 섹션 참조)

모든 I²C 트랜잭션에는 명령 사이에 최소 150μsec 지연이 있습니다. 이 지연이 제공되지 않으면 명령이 무시될 수 있습니다. InnoSwitch5-Pro는 클럭 연장을 지원하지 않습니다.

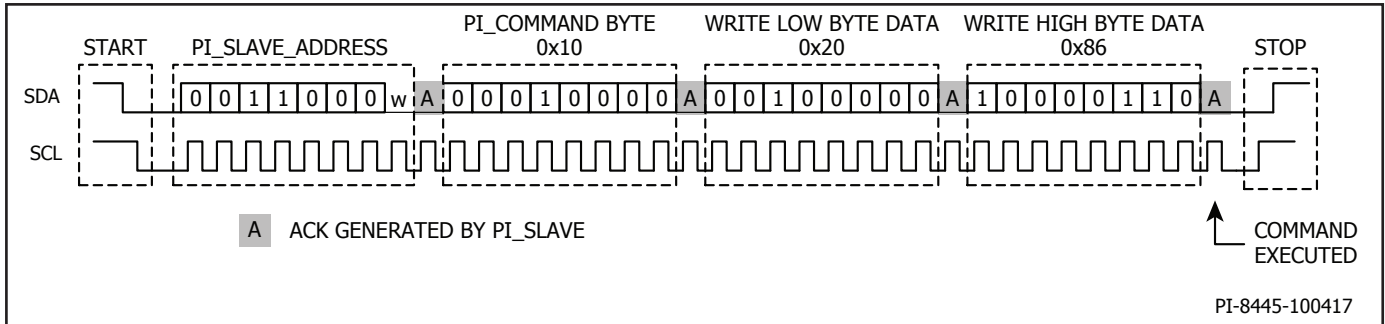


Figure 10. Example Register Write Command Sequence (CV set to 8 V).

I²C 프로토콜 형식: 2바이트 읽기 명령

워드 읽기 트랜잭션:

[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][START_TELEMETRY_REGISTER_ADDRESS]

[A][END_TELEMETRY_REGISTER_ADDRESS][A]

[PI_SLAVE_ADDRESS][R][A]{PI Slave responds Low Byte}[a]{PI Slave responds High Byte}[na]

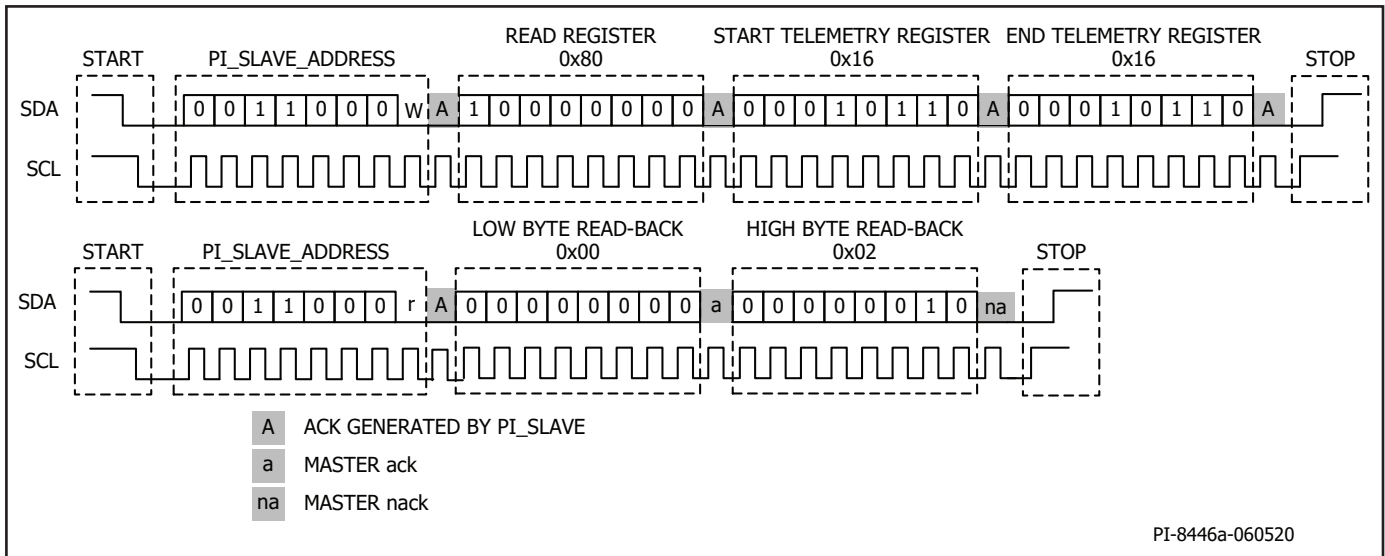


Figure 11. Example Read Register Sequence (Read Fault Register READ11). Note: START and END TELEMETRY Register Addresses Does Not Have to Point to Same Register to Read multiple Registers in Single Command.

PI COMMAND 레지스터 주소 할당, 설명 및 제어 범위

InnoSwitch5-Pro IC의 모든 명령 레지스터 주소는 홀수 패리티로 주소가 지정됩니다. 일부 선택 레지스터(아래에 강조 표시됨)는 데이터의 상위 바이트 및 하위 바이트에 홀수 패리티 오류 비트를 사용합니다.

Name	Function	Adjustment Range	Register Address		Type	Default	Description		
			Address	Address with Odd Parity					
VBEN	Series Bus Switch Control	Enable or Disabled	0x04		W_Byte	0x0	bit[7]	Parity	
							bit[1:0]	{11} Enable VBEN/Disable VDIS {01} Disable VBEN/No Reset {00} Disable VBEN/Reset	
BLEEDER ^B	Activate Bleeder (V _{OUT}) Function	Enable or Disabled	0x06	0x86	W_Byte	0xD0	bit[2]	{0}: Auto disable when VOUT<10PCT {1}: Auto disable when VOUT<4PCT	
							bit[1:0]	{00}: Disabled {11}: Enabled with auto disable OTP clears this register	
VDIS	Load (VBUS) Discharge	Enable or Disabled	0x08		W_Byte	0x0	bit[7]	Parity	
							bit[3:0]	{0011} Enable Discharge/Disable VBEN/Reset {0010} Enable Discharge/Disable VBEN No Reset {1110} Disable Discharge	
Turn-Off PSU	Latch-Off Device	Enable or Disabled	0x0A	0x8A	W_Byte	0x0	bit[0]	{0}: Disabled {1}: Enabled	
Fast VI Command	Speed of CV/CC Update	10 ms Update Limit or No Speed Limit	0x0C	0x8C	W_Byte	0x0	bit[0]	{1}: Disable 10 msec update limit	
CVO	Constant-Voltage Only	Only CV Mode	0x0E		W_Byte	0x04	bit[4:3]	{11}: 64 ms {10}: 32 ms {01}: 16 ms {00}: 8 ms	
							bit[2:1]	{11}: Disable-Output ^A {10}: Auto-Restart {01}: Latch-Off {00}: No Response	
							bit[0]	{1}: CV Only Mode/No CC Regulation	
CV	Output Voltage	3 V to 30 V (10 mV/step)	0x10		W_Word	500 (5 V)	bit[15]	High Byte Parity	Range {300 to 3000} 10 mV/LSB
							bit[12:8]	Output Voltage	
							bit[7]	Low Byte Parity	
							bit[6:0]	Output Voltage	

Table 2. Command Register Assignments.

Name	Function	Adjustment Range	Register Address		Type	Default	Description		
			Address	Address with Odd Parity					
OVA	Overvoltage Programming	3.3 V to 40 V (100 mV/step)	0x12	0x92	W_Word	Auto-Restart 96 (9.6 V)	bit[15]	High Byte Parity	Range {33 to 400} 100 mV/LSB
							bit[11:10]	{11}: Disable-Output ^A {10}: Auto-Restart {01}: Latch-Off {00}: No Response	
							bit[9:8]	Threshold	
							bit[7]	Low Byte Parity	
							bit[6:0]	Threshold	
UVA	Undervoltage Threshold	2.7 V to 40 V (100 mV/step)	0x14	0x94	W_Word	64 ms Auto-Restart 36 (3.6 V)	bit[15]	High Byte Parity	Range {27 to 400} 100 mV/LSB
							bit[14]	0: Enable UVL timer 1: Disable UVL timer	
							bit[13:12]	{11}: 64ms {10}: 32ms {01}: 16ms {00}: 8ms	
							bit[11:10]	{11}: Disable-Output ^A {10}: Auto-Restart {01}: Latch-Off {00}: No Response	
							bit[9:8]	Threshold	
							bit[7]	Low Byte Parity	
							bit[6:0]	Threshold	
CDC	Cable Drop Compensation	0 mV to 600 mV (50 mV/step)	0x16		W_Word	0 (0 V)	bit[3:0]	Range {0 to 12} 50 mV/LSB	
CC	Constant Current Regulation	15% to 100% of CC, (0.17 mV/step/R _s)	0x18	0x98	W_Word	192 (100%)	bit[15]	High Byte Parity	Range {29 (15%) to 192 (100%)}
							bit[8]		
							bit[7]	Low Byte Parity	
							bit[6:0]		
V _{KP}	Constant Output Power Knee Voltage	5.3 V to 30 V (100 mV/step)	0x1A		W_Word	300 (30 V)	bit[15]	High Byte Parity	Range {53 to 300} 100 mV/LSB
							bit[8]		
							bit[7]	Low Byte Parity	
							bit[6:0]		
LS	Line Sense	Enable	0x1C		W_Byte	0x00	bit[0]	{1}: Line sense trigger, auto reset to 0	
CCSC	Output Short-Circuit Fault Detection	AR, Latch-off or No Response	0x20		W_Byte	0x02	bit[1:0]	{10}: Auto-Restart {01}: Latch-Off {00}: No Response	

Table 3. Command Register Assignments (cont).

Name	Function	Adjustment Range	Register Address		Type	Default	Description	
			Address	Address with Odd Parity				
ISSC	IS pin Short Fault Response and Detection Frequency Threshold	Disable Output, AR, Latch-off or No Response	0x22	0xA2	W_Byte	0x32	bit[1:0]	{11}: Disable-Output ^A {10}: Auto-Restart {01}: Latch-Off {00}: No Response
		Frequency (30kHz/60kHz/90kHz/120kHz)					bit[3:2]	Frequency Detection Threshold {00}: 60 kHz {01}: 30 kHz {10}: 90 kHz {11}: 120 kHz
		Threshold for Current Limit					bit[6:4]	{001}: d'16 {010}: d'32 {011}: d'48 {100}: d'64 {101}: d'80 {110}: d'96 {111}: d'112
Watchdog Time	Communication Rate Monitor	Disable/0.5 s/1 s/2 s	0x26		W_Byte	0x01 (0.5 sec)	bit[1:0]	{00}: No Watch-Dog {01}: 0.5 sec {10}: 1 sec {11}: 2 sec
Interrupt	Interrupt Mask	Writing a non-zero value enables interrupt	0x2C		WR_Byte	0x00	bit[8]	Operating Mode Flag (OMF)
		Interrupt is automatically disabled after one interrupt pulse sent out					bit[7]	Series Bus Switch Short
							bit[6]	Control Secondary
							bit[5]	BPS Current Latch-off
							bit[4]	CVO Mode Peak load timer
							bit[3]	IS pin Short
							bit[2]	Output Short-Circuit
							bit[1]	VOUTUV)
bit[0]	VOUT(OV)							
VBUSSC	Series BUS Switch Short-Circuit Fault	Threshold for Current Sense	0x36	0xB6	W_Byte	0x02	bit[5:4]	{11}: d'72 {10}: d'64 {01}: d'32 {00}: d'48
		Number of Current Sense Samples					bit[3:2]	{11}: 4 samples {10}: 3 samples {01}: 2 samples {00}: 1 sample
		AR, Latch-off or No Response					bit[1:0]	{10}: Auto-Restart {01}: Latch-Off {00}: No Response
DCM-only	Discontinuous Conduction Mode Only	Enable or Disabled	0x3A	0xBA	W_Byte	0x00	bit[2]	{0}: Disable {1}: Enable

Table 4. Command Register Assignments (cont).

Name	Function	Adjustment Range	Register Address		Type	Default	Description
			Address	Address with Odd Parity			
SRZVS	SR based ZVS Mode	Disabled	0x3E		W_Byte	bit[11]	{1}: Enable FWD Valley Switching {0}: Disable FWD Valley Switching
						bit[10]	{1}: Enable SRZVS mode {0}: Disabled SRZVS mode
						bit[7:5]	SR-ZVS Delay Count ^c
						bit[4:0]	SR-ZVS ON Count ^c

Table 5. Command Registers Assignments (cont).

Notes:

- A. Disable Output Fault Response Disables VBEN with Reset at fault. Reset may trigger AR depending on the operating conditions.
- B. Disable the weak bleeder by writing 0x0x into 0x86 at power-on to reduce no-load power.
- C. The minimum values for SR-ZVS ON count and Delay count should be $\geq d/3$ to observe the change of ~ 85 ns with each step.

텔레메트리(리드백) 레지스터 주소 할당 및 설명

	Name	Register Name	Register Address	Type	Register Bit Assignments		
					bit[15]	High Byte Parity	
Command Register Read-Back	READ1	Output Voltage Set-Point	0x02	R_Word	bit[12:8]		{Reg_CV}
					bit[7]	Low Byte Parity	
					bit[6:0]		
					bit[15]	High Byte Parity	{Reg_CC}
	READ2	Output Current Set-Point	0x04	R_Word	bit[8]		
					bit[7]	Low Byte Parity	
					bit[6:0]		
	READ3	Overvoltage Threshold	0x06	R_Word	bit[15]	High Byte Parity	{Reg_OVA} (10 mV/LSB)
					bit[12:8]		
					bit[7]	Low Byte Parity	
					bit[6:0]		
	READ4	Undervoltage Threshold	0x08	R_Word	bit[15]	High Byte Parity	{Reg_UVA} (10 mV/LSB)
					bit[12:8]		
					bit[7]	Low Byte Parity	
					bit[6:0]		
	READ5	Constant Power Threshold	0x0A	R_Word	bit[8:0]	{Reg_VKP}	
	READ6	Overvoltage Fault	0x0C	R_Word	bit[15:14]	{Reg_OVA_Response}	
		Undervoltage Fault			bit[13:12]	{Reg_UVA_Response}	
		Output Short-Circuit			bit[11:10]	{Reg_CCSC_Response}	
		IS pin Short			bit[9:8]	{Reg_ISSC_Response}	
		Undervoltage Time Out			bit[7:6]	{Reg_UVA_TIMER}	
		Watchdog Time Out			bit[5:4]	{Reg_WD_TIMER}	
		CV Mode			bit[3:2]	{Reg_CVO_Response}	
		CV Mode Timer			bit[1:0]	{Reg_CVO_TIMER}	
	READ7	VBUS Switch Enable	0x0E	R_Word	bit[14]	{Reg_VBEN}	
		Minimum Load			bit[13]	{Reg_BLEEDER}	
		Turn PSU Off			bit[12]	{Reg_PSUOFF}	
		Fast VI Commands			bit[11]	{Reg_FSTVIC}	
		Constant-Voltage Mode Only			bit[10]	{Reg_CVO}	
		Over-Temperature Fault Hysteresis			bit[9]	{Reg_OTP_HYS}	
		Cable Drop Compensation			bit[3:0]	{Reg_CDC}	
	READ8	Measured Output Current	0x10	R_Word	bit[15]	High Byte Parity	{Reg_MEASURED_I}
					bit[8]		
					bit[7]	Low Byte Parity	
					bit[6:0]		
Measurement	READ9	Measured Output Voltage	0x12	R_Word	bit[15:12]	4'b0	
						Vout Range	Report-back resolution
						3 - 4 V	20 mV
						4 - 8 V	40 mV
						8 - 16 V	80 mV
						16 - 32 V	160 mV

Table 6. Telemetry (Read-Back) Register Assignments.

Name	Description	Register Address	Type	Register Name	
READ10 (Instantaneous)	Interrupt Enable	0x14	R_Word	bit[15]	{Reg_INTERRUPT_EN}
	System Ready Signal			bit[14]	{Reg_CONTROL_S}
	Output Discharge			bit[13]	{Reg_VDIS}
	Line Sense Reporting Ready			bit[12]	{Reg_Line_Sense}
	Allow to Enter CV command			bit[10]	{Reg_CV_EN}
	Over-Temperature Protection Fault			bit[9]	{Reg_OTP}
	VOUT_ADC > 1.04*VOUT			bit[5]	{Reg_VOUT4PCT}
	VOUT_ADC > 1.1*VOUT			bit[4]	{Reg_VOUT10PCT}
	IS pin Short-Circuit Detected			bit[3]	{Reg_ISSC}
	Output Short-Circuit Detected			bit[2]	{Reg_CCSC}
	Output Voltage UV Fault Comparator			bit[1]	{Reg_VOUT_UV}
	Output Voltage OV Fault Comparator			bit[0]	{Reg_VOUT_OV}
READ11	Operating Mode Flag (OMF)	0x16	R_Word	bit[2]	CC Mode
				bit[1]	CP Mode
				bit[0]	CV Mode
READ12	Average Output Current	0x18	R_Word	bit[15:8]	8b'0
				bit[7:0]	16 sample average of READ 8
READ13	Average Output Voltage	0x1A	R_Word	bit[15:12]	4b'0
				bit[11:0]	16 sample average of READ 9
READ14	Voltage DAC	0x1C	R_Word	bit[15:8]	DAC_100mV
				bit[7:0]	DAC_10mV
READ15	CVO Mode DO	0x1E	R_Word	bit[6]	{Reg_DO_CVO}
	IS pin Short-Circuit DO			bit[4]	{Reg_DO_ISSC}
	Output Voltage OV DO			bit[2]	{Reg_DO_VOUT_OV}
	Output Voltage UV DO			bit[1]	{Reg_DO_VOUT_UV}
	Watchdog triggered			bit[0]	{Reg_Watchdog}
READ16	CVO Mode AR	0x20		bit[14]	{Reg_ar_CVO}
	Bus switch Short-Circuit AR			bit[13]	{Reg_ar_VBUSSC}
	IS pin Short-Circuit AR			bit[12]	{Reg_ar_ISSC}
	Output Short-Circuit AR			bit[11]	{Reg_ar_CCSC}
	Output Voltage OV AR			bit[10]	{Reg_ar_VOUT_OV}
	Output Voltage UV AR			bit[9]	{Reg_ar_VOUT_UV}
	PSU turn OFF command received			bit[7]	{Reg_Lo_CMD}
	CVO Mode LO			bit[6]	{Reg_Lo_CVO}
	Bus switch Short-Circuit LO			bit[5]	{Reg_Lo_VBUSSC}
	IS-pin Short-Circuit LO			bit[4]	{Reg_Lo_ISSC}
	Output Short-Circuit LO			bit[3]	{Reg_Lo_CCSC}
	Output Voltage OV LO			bit[2]	{Reg_Lo_VOUT_OV}
	Output Voltage UV LO			bit[1]	{Reg_Lo_VOUT_UV}
	BPS pin LO			bit[0]	{Reg_BPS_OV}

Table 7. Telemetry (Read-Back) Register Assignments (cont).

Name	Description	Register Address	Type	Register Name		
READ17	Interrupts	0x22	R_Word	Mask	Status	
					bit[8]	{Reg_OMF}
					bit[7]	{Reg_VBUSSC}
				bit[15]	bit[6]	{Reg_~CONTROL_S}
				bit[14]	bit[5]	{Reg_LO_Fault}
				bit[13]	bit[4]	{Reg_CVO_AR}
				bit[12]	bit[3]	{Reg_ISSC}
				bit[11]	bit[2]	{Reg_CCSC}
				bit[10]	bit[1]	{Reg_VOUT_UV}
				bit[9]	bit[0]	{Reg_VOUT_OV}
READ21	Line Sense TON report	0x2A	R_Word	bit[15:12]	4b'0	
				bit[11:0]	16 sample accumulated value of ~ primary switch ON time	
READ22	Line Sense TOFF report	0x2C	R_Word	bit[15:0]	16 sample accumulated value of ~ SR switch ON time	
READ23	End of Line Calibration	0x2E	R_Word	bit[3]	{0}: Positive offset {1}: Negative offset	
				bit[2:0]	Constant Current regulation offset	

Table 8. Telemetry (Read-Back) Register Assignments (cont).

명령 레지스터

시스템 준비 상태 레지스터

시스템 준비 비트 {Reg_control_s}는 I²C 트랜잭션을 시작하기 전과 InnoSwitch5-Pro가 오토-리스타트(AR), 래치 오프(LO), 출력 비활성화(DO) 또는 초기 파워업을 통해 리셋 상태에 들어간 후에 읽어야 합니다.

{Reg_control_s} 비트가 "1"로 설정되면 InnoSwitch5-Pro가 I²C 명령을 수신할 준비가 되었음을 나타냅니다.

{Reg_control_s} 비트를 읽으려면 READ10 하위 주소 0x14를 0x80 주소에 씁니다. 그런 다음 주소 0x80에서 상위 바이트 데이터를 다시 읽습니다. 비트 14는 {Reg_control_s}입니다.

정전류 레귤레이션은 평균 전류 측정 레지스터(READ12)를 기반으로 합니다.

5A CC 기준점(threshold)의 경우 전류 센싱 저항은 6.4mΩ입니다. 이 예에서 전류 제한 스텝 크기는 ~26mA/step입니다.

예제: 최대 CC가 5A($R_s = 6.4m\Omega$)인 파워 서플라이의 경우, CC 설정 포 인트를 5A에서 2.5A로 변경하는 방법은 다음과 같습니다. 이것은 CC를 100%(0xC0)에서 50%(0x60)로 변경하는 것과 같습니다(출수 패리티를 적용하면 0x80E0이 됨):

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CC Register (0x98)
Low Byte: 0xE0 (8'b0100 0000)
High Byte: 0x80 (8'b1000 0000)

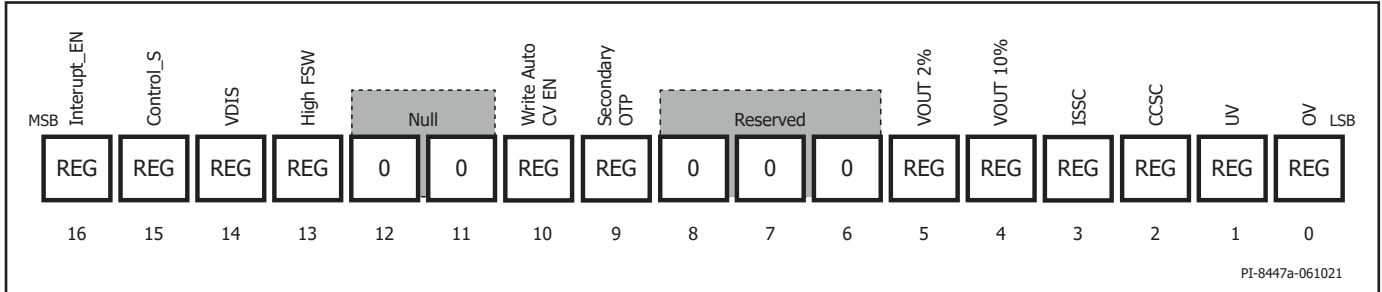


Figure 12. {Reg_Control_s} Telemetry Register (READ 10).

예제: {Reg_control_s} 비트 읽기

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
Read Register: 0x80
PI_Command: READ10 (0x14), READ10 (0x14) PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)

출력 전압(CV), 출력 정전류(CC), 정전력 모드(CP), 케이블 전압 강하 보정(CDC) 및 정전압 전용 모드(CV0) 프로그래밍

CV Register (0x10)

파워 서플라이의 출력 전압은 VOUT 핀에서 레귤레이션됩니다. 유효한 프로그래밍 범위는 10mV/lb 단위로 3V~30V입니다. 기본 CV 레지스터 값은 5V입니다. 5V 미만 및 50mA 미만의 경우하에서는 10mV/step으로 출력 단조성이 보이지 않을 수 있습니다.

예제: CV를 5V에서 8V로 변경
8V를 lb 표시로 변환: $8/(10mV/lb) = 800$ 16진수 형식으로 변환 ($800 = 0x320$)
출수 패리티 비트가 추가되면 16진수 데이터는 0x8620입니다.
이에 대한 비트 I²C 명령은 다음과 같습니다.

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CV Register (0x10)
Low Byte: 0x20 (8'b0010 0000)
High Byte: 0x86 (8'b1000 0110)

이 명령 시퀀스는 그림 10과 그림 24에 나와 있습니다.

CC Register (0x98)

정전류 레귤레이션 레지스터 주소는 0x18이며 출수 패리티가 추가되면 0x98입니다. 정전류 레귤레이션 기준점(threshold)은 풀 스케일의 15%(d'29) CC에서 100%(d'192)까지 조정할 수 있습니다. 풀 스케일 정전류 기준점(threshold)은 IS 핀과 GND 핀 사이의 센싱 저항을 통해 설정됩니다. 풀 스케일 전류 전압 강하의 일반적인 값은 32mV($I_{SV(TH)}$)입니다. 분해능 스텝 크기는 (0.52%/step)입니다.

$32mV/192 = 0.167 \text{ mV/step/Rs}$

정전력 출력 전압 기준점(threshold) VKP(0x1A)

정전력 출력 특성은 100% 정전류 레귤레이션 기준점(threshold)(풀 스케일 전류 설정)과 "변곡점(knee) 전압 전압"을 통해 프로그래밍됩니다. 풀 스케일 CC가 2.5A이고 변곡점 전압 전압이 8V로 설정되면 정전력은 20W입니다. VKP 레지스터가 12V로 설정되면 결과적으로 VKP 기준점을 초과하는 정전력 특성은 30W가 됩니다.

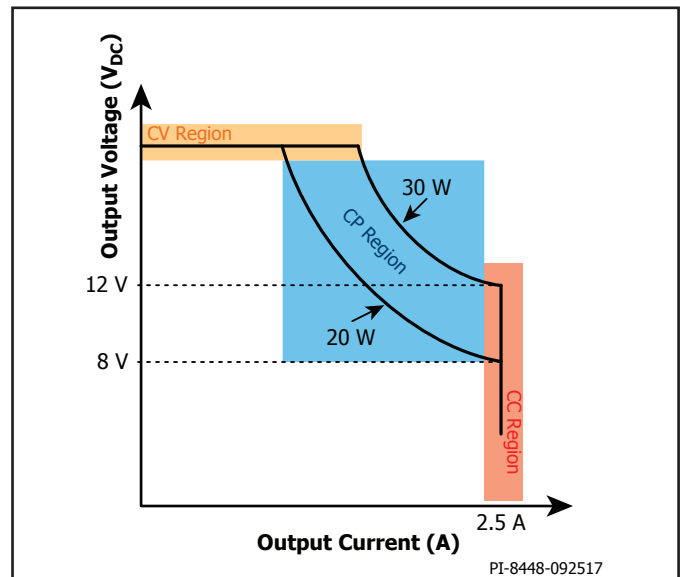


Figure 13. Constant Output Power Profile.

무부하에서 고부하 조건에 이르기까지 InnoSwitch5-Pro는 CV에서 동작한 다음 CP로 전환되고 VKP 기준점(threshold) 미만에서 CC 영역으로 전환됩니다. VKP를 최대값(30V)으로 설정하면 정전력 출력 레귤레이션 영역이 없어집니다.

예제: VKP를 30V(d'300)(0xF0 = 출력 패리티가 적용된 값 0x0170)에서 8V(0x50 = 0x80D0)로 변경:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: VKP Register (0x1A)
Low Byte: 0xD0 (8'b1101 0000)
High Byte: 0x80 (8'b1000 0000)

정전력 레귤레이션 기준점(threshold)을 낮추면 주어진 VKP 설정으로는 프로그래밍된 최대 출력 전력이 수정되지 않습니다. 위의 예시에서 CC 레귤레이션을 2A(풀 스케일 CC는 그대로 2.5A)로 설정하면(VKP = 8V), 아래에 표시된 것과 같은 출력 프로파일이 생성되며 동일한 20W 정전력 특성의 CP 특성 10V 절편이 나타납니다.

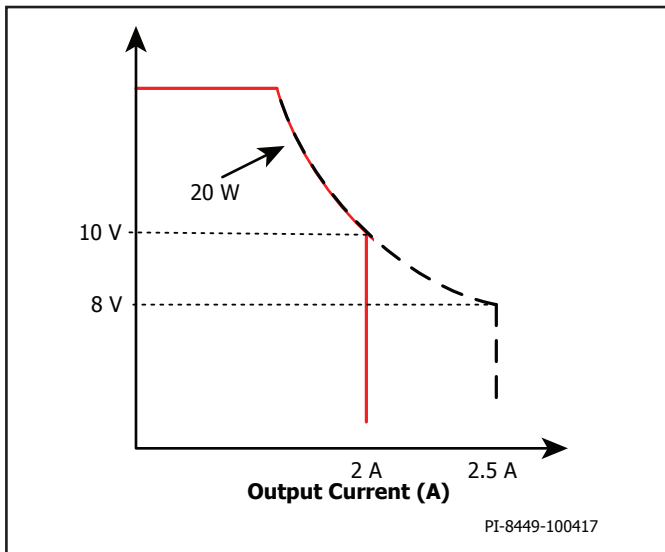


Figure 14. Constant Output Power Profile with Reduced CC Regulation Threshold.

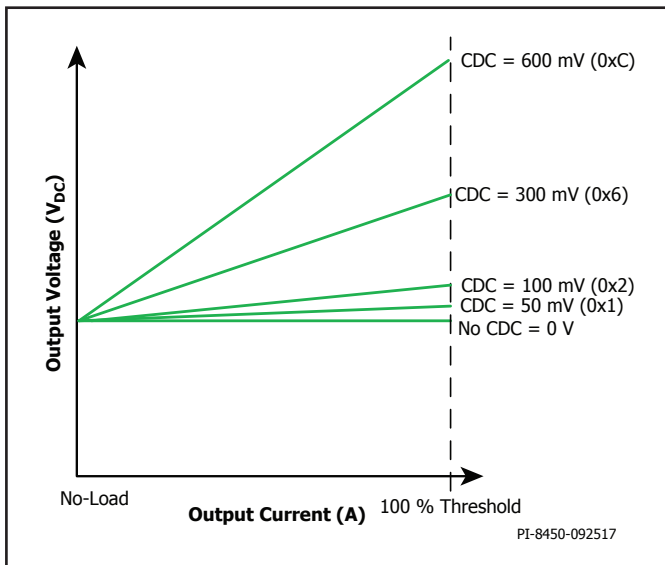


Figure 15. CDC as Function of Load Current.

케이블 전압 강하 보정(CDC)(0x16)

케이블 전압 강하 보정의 양은 50mV/step 단위로 0V~600mV 범위에서 제어할 수 있습니다. CDC는 정전력 레귤레이션 기준점(threshold)을 프로그래밍하는 데 사용되는 센싱 저항(IS와 GND 핀 사이의 저항)을 통해 전류의 기능으로 적용됩니다. 무부하 시에는 CDC가 없고 부하가 증가하면 100% 정전력 레귤레이션 기준점(전류 센싱 저항 전체의 풀 스케일 전압) 온셋에서 프로그래밍된 최대값에 이르게 되므로 보정이 선형적으로 증가합니다.

아래 표는 원하는 CDC를 프로그래밍하기 위한 레지스터 값을 보여줍니다.

CDC (mV)	Hex Value	Binary
0	0x00	4'b0000
100	0x02	4'b0010
150	0x03	4'b0011
200	0x04	4'b0100
250	0x05	4'b0101
300	0x06	4'b0110
350	0x07	4'b0111
400	0x08	4'b1000
450	0x09	4'b1001
500	0x0A	4'b1010
550	0x0B	4'b1011
600	0x0C	4'b1100

Table 9. Cable Drop Compensation.

IS 핀과 GND 핀 사이의 전류 센싱 저항이 단락되면 케이블 전압 강하 보정이나 정전력 레귤레이션이 일어나지 않습니다.

예제: CDC를 0V에서 300mV로 변경(0x06)

PI_SLAVE_ADDRESS [W]: 0x30 (8'b1011 0000)
PI_Command: CDC Register (0x16)
Byte: 0x06 (4'b0110)

정전압 전압 모드(0x0E)

InnoSwitch5-Pro를 정전압만으로 동작하고 정전력 레귤레이션 모드를 갖지 않도록 프로그래밍할 수 있습니다. 설정된 출력 전류 레지스터(0x98)는 CVO 모드가 활성화될 때 정전력을 레귤레이션하는 대신 과부하 기준점(threshold)을 설정합니다. 부하 전류가 프로그래밍된 전류를 초과하면 피크 부하 타이머(t_{PT})가 시작됩니다. 피크 부하 타이머(레지스터 0x0E의 CVO 타이머 비트[4:3])의 옵션은 8ms, 16ms, 32ms 또는 64ms입니다. 피크 부하가 프로그래밍된 타이머를 초과하면, CVO 레지스터 0x0E 비트 [2:1]을 통해 이 고장에 출력 비활성화, 오토-리스타트, 래치 오프 또는 무응답으로 응답하도록 InnoSwitch5-Pro를 프로그래밍할 수 있습니다. 피크 과부하에 대한 기본 응답은 8ms 타이머로 오토-리스타트입니다.

출력 비활성화(DO) 응답의 경우, InnoSwitch5-Pro는 고장 발생 시 직렬 버스 스위치를 열고 기본 구성으로 리셋합니다. 리셋 후, InnoSwitch5-Pro는 파워 서플라이의 동작 조건에 따라 다른 고장(VOUT OV AR 등)을 알릴 수 있습니다.

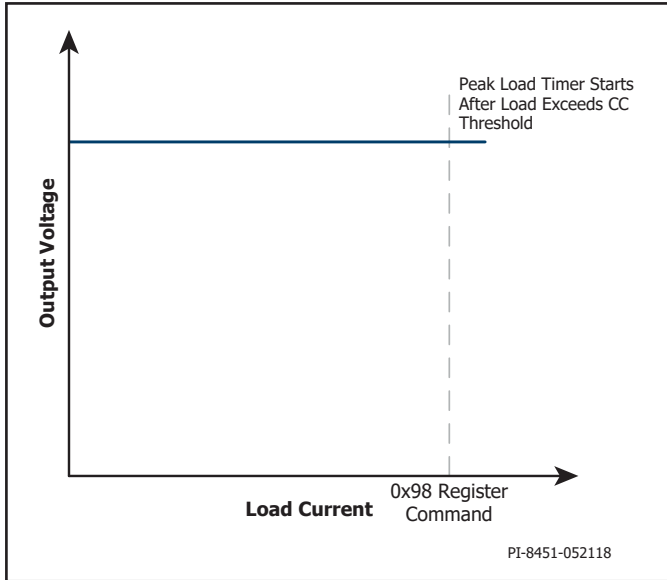


Figure 16. Constant Voltage Only (CVO) Mode.

예제: CVO 모드를 활성화하고 t_{PLT} 를 16ms로 설정하고 고장 응답을 출력 비활성화(DO)로 설정: (0x0F):

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CVO Register (0x0E)
Byte: 0x0F (8'b0000 1111)

동기 정류기 기반 제로 전압 스위칭(SR-ZVS)

InnoSwitch5-Pro IC의 QR(유사 공진) 동작 모드에서는 I²C 명령을 통해 2차측 SR FET를 사용하여 1차측 스위치의 제로 전압 스위칭을 달성할 수 있습니다.

SR-ZVS 모드가 활성화되면 2차측 컨트roller는 파워 서플라이가 불연속 모드로 진입하는 시점을 감지하고 SR-ZVS 레지스터(0x3E, bit [4:0] – SR-ZVS 온 타임)에 프로그래밍된 기간 동안 SR FET를 턴온합니다. 이 시간 동안 자화 전류는 1차측에서 반사 출력 전압에 의해 결정된 속도로 음의 방향으로 충전됩니다. SR-ZVS 온 타임이 끝나면 자화 에너지가 1차측 스위치의 드레인 노드 커패시턴스를 방전하기 시작합니다. 이 방전 기간은 2차측 사이클 요청을 보내기 전에 SR-ZVS 레지스터(0x3E, bit [7:5] – SR-ZVS 지연 시간)를 통해 프로그래밍할 수 있습니다. 최소 지연은 스위칭 요청이 전송되기 전에 SR 게이트가 게이트 기준 전압(Threshold) 미만으로 방전되도록 프로그래밍해야 합니다. 프로그래밍된 지연이 너무 짧고 SR 게이트 전압이 충분히 방전되지 않은 경우 2차측은 스위칭 요청을 중단하고 디바이스는 교차 전도를 방지하기 위해 오토-리스타트합니다.

SR-ZVS 온 타임과 SR-ZVS 지연 시간은 모두 출력 전압과 부하 전류에 따라 I²C 명령을 통해 ~85ns 단위로 조정하여 다양한 동작 조건에서 가장 높은 효율을 달성할 수 있습니다. 프로그래밍 가능한 한계는 명령 레지스터 할당 표를 참조하십시오. 측정된 타이밍은 SR-ZVS 레지스터에 설정된 값보다 약 1~2클럭 사이클 더 큼니다.

SR-ZVS 온 타임의 경우 최소 프로그래밍 값 d'3을 사용하면, SRZVS 온 타임에 대한 측정값은 ~400ns인 반면 SR-ZVS 지연 시간은 ~350ns입니다.

이 ZVS 동작 중에 SR FET의 열 특성을 개선하고 스위칭 손실을 줄이기 위해 SR-ZVS 레지스터(0x3E, bit [11] – 밸리 스위칭)에 1'b1을 쓰면 FW 전압이 최소 전압에 가까워질 때 SR FET을 강제로 스위칭할 수 있습니다.

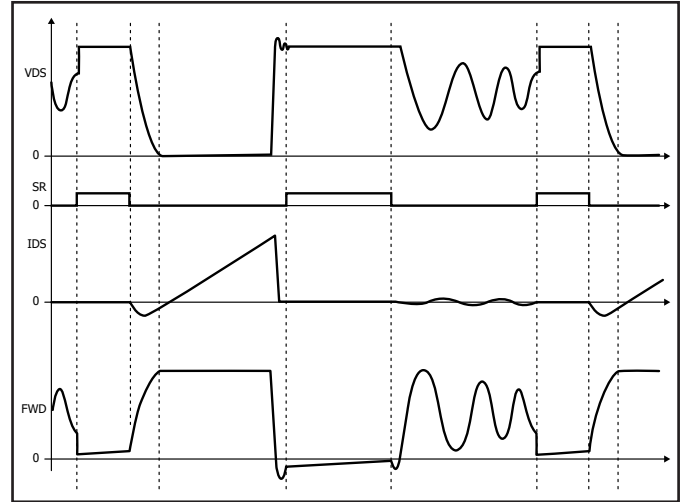


Figure 17. Waveforms for SR-ZVS Mode of Operation.

예제: SR-ZVS 모드 활성화:

SR-ZVS 온 타임 = (SRZVS ON count + 1) * 85 ns = (6+1) * 85 ns = ~600ns (bit [4:0] = d'6 or 5'b 00110)

SR-ZVS 지연 시간 = (SRZVS Delay Count + 1) * 85 ns = (3+1) * 85 ns = ~350 ns (bit [7:5] = d'3 or 3'b 011)

SR-ZVS 활성화 = 1'b1 (bit [10])

밸리 스위칭 활성화 = 1'b1 (bit [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: SR-ZVS Register (0x3E)
Low Byte: 0x66 (8'b0110 0110)
High Byte: 0x0C (8'b0000 1100)

SR-ZVS를 비활성화하는 동안 밸리 스위칭도 비활성화해야 QR(유사 공진) 모드가 활성화됩니다.

동작 모드 전환 시퀀스

QR(유사 공진) 동작 모드에서 SR-ZVS 동작 모드로 전환하거나 그 반대로 전환할 때는 아래 순서를 따르는 것을 권장합니다.

QR(유사 공진) 모드에서 SR-ZVS 모드로의 전환 시퀀스:

1단계: 밸리 스위칭을 활성화하지 않고 SR-ZVS 모드를 활성화합니다.

예제:

$SR-ZVS \text{ 온 타임} = (6+1) * 85 \text{ ns} = \sim 600\text{ns} \text{ (bit [4:0] = d'6)}$

$SR-ZVS \text{ 지연 시간} = (3+1) * 85 \text{ ns} = \sim 350 \text{ ns} \text{ (bit [7:5] = d'3)}$

$SR-ZVS \text{ 활성화} = 1'b1 \text{ (bit [10])}$

$\text{밸리 스위칭 활성화} = 1'b0 \text{ (bit [11])}$

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: SR-ZVS Register (0x3E)
 Low Byte: 0x66 (8'b0110 0110)
 High Byte: 0x04 (8'b0000 0100)

2단계: 밸리 스위칭을 활성화합니다.

예제:

$SR-ZVS \text{ 온 타임} = (6+1) * 85 \text{ ns} = \sim 600\text{ns} \text{ (bit [4:0] = d'6)}$

$SR-ZVS \text{ 지연 시간} = (3+1) * 85 \text{ ns} = \sim 350 \text{ ns} \text{ (bit [7:5] = d'3)}$

$SR-ZVS \text{ 활성화} = 1'b1 \text{ (bit [10])}$

$\text{밸리 스위칭 활성화} = 1'b1 \text{ (bit [11])}$

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: SR-ZVS Register (0x3E)
 Low Byte: 0x66 (8'b0110 0110)
 High Byte: 0x0C (8'b0000 1100)

SR-ZVS 모드에서 QR(유사 공진) 모드로의 시퀀스:

1단계: 먼저 밸리 스위칭을 비활성화합니다.

예제:

$SR-ZVS \text{ 온 타임} = (6+1) * 85 \text{ ns} = \sim 600\text{ns} \text{ (bit [4:0] = d'6)}$

$SR-ZVS \text{ 지연 시간} = (3+1) * 85 \text{ ns} = \sim 350 \text{ ns} \text{ (bit [7:5] = d'3)}$

$SR-ZVS \text{ 활성화} = 1'b1 \text{ (bit [10])}$

$\text{밸리 스위칭 활성화} = 1'b0 \text{ (bit [11])}$

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: SR-ZVS Register (0x3E)
 Low Byte: 0x66 (8'b0110 0110)
 High Byte: 0x04 (8'b0000 0100)

2단계: 아래 제공된 설정으로 SR-ZVS 모드를 비활성화합니다.

예제:

$SR-ZVS \text{ 온 타임} = \text{bit [4:0]} = d'0$

$SR-ZVS \text{ 지연 시간} = \text{bit [7:5]} = d'2$

$SR-ZVS \text{ 활성화} = 1'b0 \text{ (bit [10])}$

$\text{밸리 스위칭 활성화} = 1'b0 \text{ (bit [11])}$

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: SR-ZVS Register (0x3E)
 Low Byte: 0x40 (8'b0100 0000)
 High Byte: 0x00 (8'b0000 0000)

SR-ZVS 온 타임이 d'0인 경우, SR 게이트 드라이브 신호가 최소 ZVS 기간 동안 관찰됩니다. 최소 지연은 스위칭 요청이 전송되기 전에 SR 게이트가 게이트 기준 전압(Threshold) 미만으로 방전되도록 프로그래밍해야 합니다.

프로그래밍 가능한 보호 메커니즘

출력 과전압 및 저전압 보호 기준점(threshold)/고장 동작

설정된 CV에 따라 동작 중에 OV/UV 기준점(threshold)을 프로그래밍할 수 있을 뿐만 아니라 고장이 발생했을 때 파워 서플라이의 동작(a. 무응답 - 고장 레지스터를 설정한 해놓은 것, b. 래치 오프(LO), c. 오토-리스타트(AR) 또는 d. 출력 비활성화(DO))와 UV 고장 감지 타이밍(8ms, 16ms, 32ms, 64ms)도 프로그래밍할 수 있습니다. InnoSwitch5-Pro에는 UV 고장 시 UV 타이머를 비활성화하는 옵션이 있으며, 이 경우 선택한 타이머 옵션이 무시되고 지연은 ~80μs로 고정된 출력 과전압 지연과 동일합니다. 무응답을 하도록 프로그래밍된 모든 고장은 텔레메트리 리드백 고장 레지스터에 기록됩니다.

출력 비활성화(DO) 응답의 경우, InnoSwitch5-Pro는 고장 발생 시 직렬 버스 스위치를 열고 기본 구성으로 리셋합니다. 리셋 후, InnoSwitch5-Pro는 파워 서플라이의 동작 조건에 따라 다른 고장(VOUT OV AR 등)을 알릴 수 있습니다.

OVA(0x92) : 과전압 기준점(Threshold)과 OV 고장에 대한 고장 응답을 지정하려면 이 주소에 쓰기

UVA(0x94) : 저전압 기준점(threshold), UV 타이머, UV 고장에 대한 고장 응답을 지정하려면 이 주소에 쓰기

Example: To change the absolute output undervoltage threshold 3 V (d'30), fault response to Disable-Output (DO) and configure fault timer to 64ms: (0xBC9E with odd parity):

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: UVA Register (0x94)
Low Byte: 0x9E (8'b1001 1110)
High Byte: 0xBC (8'b1011 1100)

IS 핀 및 출력 회로 단락 고장 보호

InnoSwitch5-Pro IC는 출력 전류 센싱 저항에서 회로 단락 고장이 발생하는지 또는 IS-GND 핀 양단에서 회로 단락 고장이 발생하는지 모니터링하도록 구성할 수 있습니다.

IS 핀을 통해 센싱된 전류가 프로그래밍된 전류 제한 기준점(Threshold)(ISSC 레지스터 0xA2의 비트 [6:4])를 초과하지 않고 스위칭 주파수가 프로그래밍된 기준점(Threshold)(ISSC 레지스터 0xA2의 비트 [3:2])를 초과하는 경우 고장이 발생합니다. 스위칭 주파수는 30~120 kHz 범위에서 선택할 수 있습니다. 설계의 예상 동작 조건에 맞게 주의해서 선택해야 합니다.

IS 핀 단락(ISSC)은 a. 무응답, b. 래치 오프(LO), c. 오토-리스타트(AR) 또는 d. 출력 비활성화(DO)로 응답하도록 프로그래밍할 수 있습니다. 동작이 무응답인 경우 텔레메트리 리드백 고장 레지스터가 기록됩니다.

ISSC (0xA2): IS-GND 단락에 대한 동작을 지정하려면 이 주소에 쓰기.

Example: To set the behavior of an IS pin short to AR for switching frequency exceeding 30 kHz and current limit threshold of d'48: (0x36):

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: ISSC register (0xA2)
Byte: 0x36 (8'b0011 0110)

InnoSwitch5-Pro IC는 IS 핀 저항의 전압이 $I_{SV(TH)}$ 를 ~3배 이상 초과하면 CCSC 고장 레지스터(READ 10 bit 2)를 설정합니다. CCSC 레지스터는 a. 무응답, b. 래치 오프(LO) 또는 c. 오토-리스타트(AR)의 응답을 갖도록 프로그래밍할 수 있습니다. 직렬 버스 스위치 이후의 출력 커패시턴스가 100μF를 초과하는 애플리케이션에서, CCSC에 대한 응답은 올바른 스타트업을 위해 무응답으로 설정해야 하며 직렬 버스 스위치가 닫힌 이후 정상 동작 중에 다른 고장 응답으로 다시 프로그래밍할 수 있습니다.

CCSC (0x20): 출력 회로 단락에 대한 동작을 지정하려면 이 주소에 쓰기.

Example: Set behavior of output short-circuit to No-response:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CCSC Register (0x20)
Byte: 0x00 (2'b00)

CCSC 레지스터를 무응답으로 설정하고 출력에 회로 단락 조건을 생성하면 스위칭 주파수가 t_{AR} 보다 오랫동안 f_{OVL} 파라미터보다 클 경우 오토-리스타트가 실행됩니다.

직렬 버스 스위치 단락 고장 보호

IS 핀을 통해 센싱된 전류가 프로그래밍된 기준점(Threshold)(VBUSC 레지스터 0xB6의 비트 [5:4])를 초과하고 VBEN이 비활성화된 경우 직렬 버스 스위치 단락 고장이 설정됩니다. 고장을 알리기 전에 설정된 기준점(Threshold)을 초과하는 전류 샘플 수(1, 2, 3, 4개의 연속 샘플)를 프로그래밍하는 옵션이 있습니다.

VBUS 스위치 단락(VBUSC)은 a. 무응답, b. 래치 오프(LO), c. 오토-리스타트(AR)로 응답하도록 프로그래밍할 수 있습니다. 동작이 무응답인 경우 텔레메트리 리드백 고장 레지스터가 기록됩니다.

VBUSC 고장이 트리거되면 2차측이 제어를 포기하거나 VBEN 활성화 명령을 보내서 해제할 수 있습니다. 인터럽트 마스크에 쓰면 고장이 해제되지 않습니다.

워치도그 타이머(0x26)

워치도그 타이머는 I²C 명령줄의 통신을 감독하며 타임아웃을 조정합니다. 프로그래밍 가능한 시간 간격 내에 I²C 명령이 수신되지 않으면 InnoSwitch5-Pro IC는 리셋 상태가 됩니다. 마스터가 첫 번째 I²C 명령(읽기 또는 쓰기)을 실행할 때까지 워치도그 타이머가 작동하지 않습니다. 리셋 상태에서는

1. VBUS 스위치가 비활성화됩니다(직렬 스위치가 열립니다).
2. VOUT 핀 전압은 기본 5V 기준점으로 조정됩니다.
3. 모든 명령 레지스터가 지워집니다.

레지스터 0x26에 0x00을 쓰면 워치도그 타이머가 비활성화됩니다. 이 기능을 비활성화하면 디바이스의 초기 소프트웨어 디버깅 또는 테스트 시 디바이스의 기능 검사에 유용할 수 있습니다.

Example: To disable the Watchdog timer:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: Watchdog Timer Register (0x26)
Byte: 0x00 (2'b00)

직렬 VBUS 스위치 열기 및 닫기(0x04)

VBEN을 활성화하면(VBUS 직렬 스위치 닫기) 높은 제어 정확도를 달성하기 위해 ADC 샘플링 주파수가 빨라집니다. VBEN이 비활성화된 경우(직렬 VBUS 스위치 열림) CV 레지스터(0x10)와 CC 레지스터(0x98)에 대한 쓰기 명령을 80ms보다 빠르게 수락할 수 없습니다.

VBEN 레지스터(0x04)에 0x03(출수 패리티가 적용된 값 0x83)을 쓰면 직렬 VBUS 스위치가 닫히고 이 레지스터에 0x00(출수 패리티가 적용된 값 0x80)을 쓰면 스위치가 열립니다. VBUS 스위치가 열려 있으면(VBEN 비활성화) 시스템이 기본 출력 전압 설정 포인트 5V로 리셋됩니다. 또한 직렬 VBUS 스위치를 비활성화하면 모든 프로그래밍 가능 명령 레지스터가 기본값으로 리셋됩니다. VBEN이 비활성화되거나 VDIS 레지스터가 활성화되면 InnoSwitch5-Pro 컨트롤러는 리셋 상태가 됩니다.

두 가지 명령 모두에서 컨트롤러가 리셋 상태가 되기 때문에 명령 끝에 ACK 또는 NACK가 수신될 것으로 기대해서는 안 됩니다.

InnoSwitch5-Pro IC에는 버스 스위치 오픈과 시스템 리셋 없음 옵션도 포함되어 있습니다. VBEN 레지스터(0x04)에 0x01(출수 패리티가 적용된 값 0x01)을 쓰면 시스템 리셋 없이 스위치를 엽니다. 이 경우, 직렬 버스 스위치가 열리고 스위치 이전의 출력 전압은 CV 레지스터에서 이전에 구성된 대로 유지됩니다. 모든 프로그래밍 가능 명령 레지스터는 기본값으로 리셋되지 않고 대신 이전에 프로그래밍된 구성을 유지합니다.

VBEN 레지스터를 활성화하면 액티브 VOUT 핀 블리더 및 출력 부하 방전 기능 섹션에 설명된 VDIS 레지스터(0x08)가 자동으로 비활성화됩니다.

Example: Enabling (Closing) the Series VBUS switch (0x83):

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: VBEN Register (0x04)
Byte: 0x83 (8'b1000 0011)

시스템 리셋(0x00)으로 직렬 버스 스위치를 열기 위한 명령을 보내기 전에 출력 전압(CV 레지스터 0x10)을 5V로 설정하는 명령을 보내는 것이 좋습니다. 오토-리스타트 또는 래치 오프가 발생하면 버스 스위치가 비활성화되지 않습니다. 출력 비활성화(Disable-Output)의 경우 버스 스위치가 비활성화되고 시스템이 기본 구성으로 리셋됩니다. 출력 전압을 16V 위로 높이기 전에 VBEN 명령을 보내 직렬 버스 스위치를 활성화(스위치 닫기)해야 합니다.

파워 서플라이 턴오프(0x8A)

I²C 마스터에는 I²C 명령을 통해 파워 서플라이를 끄는 기능이 있으며 파워 서플라이를 다시 시작하려면 AC 전원 사이클링이 필요합니다.

Example: Turn-off the power supply:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: Turn-Off PSU Register (0x8A)
Byte: 0x01 (1'b1)

빠른 VI 명령

기본적으로 CV(0x10) 및 CC(0x98) 명령이 각각 프로그램 출력 전압/전류로 전송될 수 있는 최대 속도는 10ms입니다. 그러나 속도 제한은 빠른 VI 명령 레지스터(0x8C)에 0x1을 설정하여 없앨 수 있습니다.

Example: To disable speed limit for V/I commands:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: Fast VI Speed Register (0x8C)
Byte: 0x01 (1'b1)

출력 부하 방전 기능

InnoSwitch5-Pro IC는 VB/D 핀을 그라운드로 가져와 VBUS 출력 전압을 방전할 수도 있습니다. 방전 회로는 일반적인 애플리케이션 회로도에 표시된 VBUS 출력에서 VB/D 핀으로 연결된 직렬 다이오드 + 저항입니다. 선택된 저항은 전기 사양에 명시된 최대 전류 제한 내에서 VB/D 핀으로의 전류를 제한해야 합니다.

VDIS 레지스터(0x08)에 0x03(출수 패리티가 적용된 값 0x83)을 쓰면 부하 방전 기능을 활성화할 수 있습니다. VDIS 레지스터를 활성화하면 VBEN 레지스터(0x04)가 자동으로 비활성화되고 디바이스가 기본 상태로 리셋됩니다.

I²C 마스터는 텔레메트리를 통해 VOUT 핀 전압 또는 고정 타이머를 모니터링하여 이 두 기능을 비활성화할 시기를 결정할 수 있습니다.

디바이스 리셋이 바람직하지 않은 상황에서는 VDIS 레지스터(0x08)에 0x02를 쓰면 리셋 없이 부하 방전 기능을 활성화할 수 있습니다. 이 명령은 장치를 리셋하지 않고도 부하 방전을 활성화합니다.

Example: Activate the Vout Bleeder:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: BLEEDER Register (0x86)
Byte: 0x01 (8'b0000 0001)

Example: Discharge the VBUS Output:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: VDIS Register (0x08)
Byte: 0x83 (8'b1000 0011)

I²C 트래픽을 줄이기 위한 자동 비활성화 제어 기능이 있는 액티브 VOUT 핀 블리더

출력 전압을 고-저 레귤레이션 설정 포인트에서 방전하기 위해 VOUT 핀의 강한 블리더 기능을 활성화해야 하는 상황이 있을 수 있습니다.

InnoSwitch5-Pro IC에는 자동 비활성화 기능이 있는 BLEEDER 활성화 옵션이 포함되어 있습니다. BLEEDER 레지스터(0x86)에 0x03을 쓰면 자동 비활성화 기능과 함께 블리더 기능이 활성화됩니다. VOUT10PCT 또는 VOUT4PCT 레지스터가 지워지면 블리더가 자동으로 비활성화됩니다. 이 선택은 BLEEDER 명령의 비트 [2]를 통해 프로그래밍할 수 있습니다. VOUT10PCT 레지스터는 출력 전압이 대상 레귤레이션 전압의 10%를 초과하면 설정됩니다. VOUT4PCT 레지스터는 출력 전압이 대상 레귤레이션 전압의 4%를 초과하면 설정됩니다. 자동 블리더 제어 명령을 실행하기 전에 약한 블리더를 0x86=0xDx로 활성화해야 합니다. 출력 전압 감소 프로세스 동안 CV 명령과 자동 비활성화 기능이 있는 강한 블리더 활성화 사이에 ~1ms 지연이 있는 것이 좋습니다.

컨트롤러의 과도한 전력 손실을 막기 위해 BLEEDER 레지스터를 장시간 활성화하지 않아야 합니다.

InnoSwitch5-Pro IC는 강한 블리더가 활성화되면 SR 핀을 자동으로 비활성화합니다. 블리더가 출력 전압을 줄이는 데 사용될 때 스위칭이 예상되지 않기 때문입니다.

과도 응답

애플리케이션에서 더 빠른 과도 응답이 필요한 경우에 대비해 InnoSwitch5-Pro IC에는 저-고 출력 전압 전환 시간을 단축하는 명령 레지스터가 포함되어 있습니다. 명령 레지스터 주소 및 권장 설정은 아래 표에 나와 있습니다.

Command Register Address	Default		Recommended for Speed Up	
	MSB	LSB	MSB	LSB
0x32	0x28	0x1E	0x14	0x0A
0x34	0x18	0xC8	0x1F	0x84

기본 설정 또는 권장 설정 이외의 값을 사용하면 진동이 발생할 수 있습니다.

정전압 부하

최종 애플리케이션에 필요한 경우 InnoSwitch5-Pro의 정전류 레귤레이션 모드를 정전압(CV) 유형 부하에 맞게 최적화할 수 있습니다. 이 명령 레지스터를 활성화하면 CV 부하에 대해서만 출력 전류 리플이 줄어듭니다. 아래의 명령 레지스터 및 설정은 CV 부하를 지원해야 하는 경우에만 사용해야 합니다.

Command Register		Default		Recommended for CV Lod	
Address	Address with Odd Parity	MSB	LSB	MSB	LSB
0x30	0xB0	0x00	0x1F	0x0A	0x20

DCM 전용

InnoSwitch5-Pro IC에는 2차측에서 1차측으로의 스위칭 사이클 요청을 제한하여 컨버터가 항상 DCM(불연속 전도 모드)에서 동작하도록 하는 기능이 포함되어 있습니다.

하이 라인에서 스텝 부하가 발생하면 일반적으로 하나 이상의 CCM 사이클을 도입하고 피크 FWD 핀 전압을 높입니다. DCM 전용 기능을 활성화하면 이 피크 전압이 제한되어 SR FET에 가해지는 스트레스가 줄어듭니다.

DCM 전용 기능은 I²C 명령을 통해 활성화/비활성화할 수 있습니다. DCM 전용 레지스터(0xBA)에 0x04를 쓰면 이 기능이 활성화됩니다.

Example: Enable DCM-only mode:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: DCM 전용 레지스터(0xBA)
 Byte: 0x04 (8'b0000 0100)

텔레메트리(리드백) 레지스터

텔레메트리 읽기 레지스터(READ1~READ7)는 표 3의 모든 명령 레지스터 내용을 보여줍니다. 텔레메트리 읽기 레지스터 주소는 관심 있는 시작과 끝 텔레메트리 주소를 사용하여 한 번의 I²C 리드백 명령으로 파워 서플라이 상태를 얻을 수 있게 최적의 풀링을 허용하도록 그룹화되어 있습니다.

고장 레지스터

설정 전압, 설정 전류, 정전력 변곡점(knee) 전압, 제어(직렬 VBUS 스위치, VOUT 핀 블리더, 부하 방전 등) 및 모든 고장 상태를 비롯한 모든 명령 레지스터는 I²C를 통해 InnoSwitch5-Pro의 텔레메트리 기능을 사용하여 다시 읽을 수 있습니다.

READ10 텔레메트리 레지스터는 순간적이며 조건이 유효하지 않을 때마다 지워집니다.

READ15(0x1E) 및 **READ16(0x20)** 레지스터에는 오토-리스타트, 래치 오프, 출력 비활성화에 대한 고장 레지스터 데이터가 포함되어 있습니다. 이 레지스터는 BPS 핀이 저전압 기준점(Threshold) 아래로 떨어질 때만 지워집니다.

Example: Read the Fault Telemetry Register to determine an auto-restart occurred due to an output undervoltage (UV) Fault:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
Read Register: 0x80
Telemetry Register: 0x20

PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: Low Byte 8'b0000 0000 (0x00)
High Byte 8'b0000 0010 (0x02)

동작 모드 플래그(OMF)

InnoSwitch5-Pro IC는 텔레메트리 레지스터 **READ11(0x16)**에서 동작 모드를 보고합니다. InnoSwitch5-Pro가 CV, CP, CC 중 어떤 모드에서 동작하는지 보고합니다. 인터럽트 마스크가 활성화된 경우 동작 모드가 CV, CP, CC 모드 간에 변경될 때마다 인터럽트가 발생합니다. 서플라이의 OMF 상태는 정상 상태 동작 시 읽어야 합니다.

메인 레귤레이션 DAC 입력

READ14 텔레메트리 레지스터는 메인 레귤레이션 루프에 대한 입력이며 정전압, 정전류 및 정전력 출력 레귤레이션을 제어합니다. 이 레지스터가 CV 설정 레지스터(0x10)와 동일하면 컨버터는 정전압 모드에서 작동하는 것입니다. **READ14**가 CV 설정 레지스터(0x10)보다 작으면 컨버터는 정전력 변곡점 전압 레지스터(0x1A)의 값에 따라 정전류(CC) 또는 정전력(CP) 모드에서 작동하는 것입니다.

READ14 레지스터의 출력 전압은 다음과 같이 계산됩니다.

$$V_{OUT} = 5\text{ V} + (\text{MSB} \times 100\text{ mV}) - (\text{LSB} \times 10\text{ mV}).$$

Example: **READ14** (0x1C): MSB = 0x00, LSB = 0x0E
LSB is d'14 so the computed $V_{OUT} = 5 - (14 \times 10\text{ mV}) = 4.86\text{ V}$

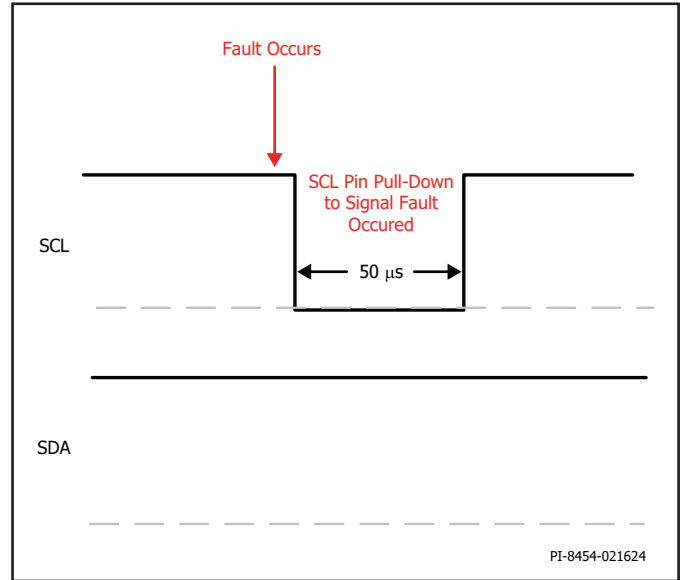


Figure 18. Interrupt Mask During Idle I²C.

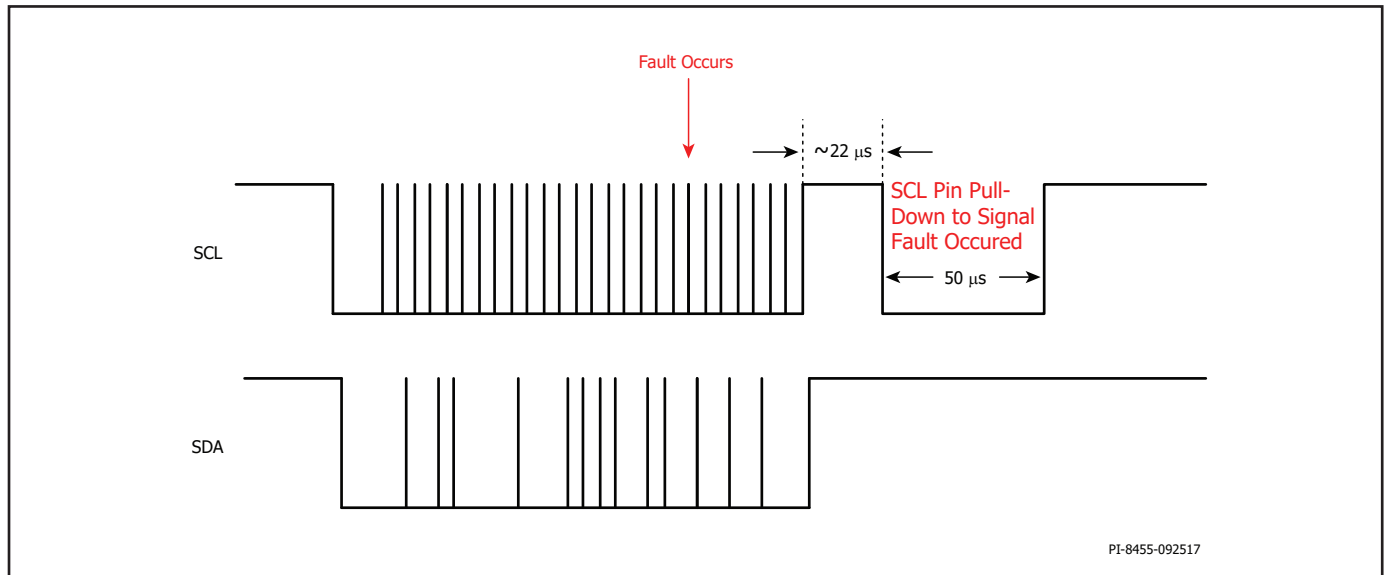


Figure 19. Interrupt Mask During Active I²C Transaction.

SCL 핀을 통한 고장 신호 인터럽트

고장 보고를 개선하기 위해 I²C 유틸 상태 중(SDA 및 SCL 핀이 모두 High 가 될 경우) SCL 핀에는 액티브 인터럽트 보고 기능이 갖춰져 있습니다.

고장이 발생하면 SCL 핀은 다음 두 가지 조건 중 하나에서 작동합니다.

1. SCL 핀이 유틸 모드인 경우(그림 15 참조) 고장이 감지되는 즉시 고장 인터럽트가 발생합니다. 이 인터럽트는 SCL 핀을 50 μ s 동안 풀다운한 다음 다시 HI 상태로 돌려 놓습니다.
2. SCL 핀이 사용 중이면(액티브 I²C 트랜잭션)(그림 16 참조) 고장 인터럽트는 I²C 트랜잭션이 완료될 때까지 기다렸다가 ~22 μ s 동안 기다리고 50 μ s(최소) 동안 SCL 라인을 풀다운한 다음 HI 상태로 돌려 놓습니다.

인터럽트 마스크 쓰기 레지스터(0x2C)는 각 고장 조건에서 활성화되어야 합니다. 그림 19를 참조하십시오. 이를 통해 이 기능을 활성화할 수 있습니다. 고장이 발생하면 인터럽트가 리셋되며, SCL 보고 체계를 활성화하려면 관심 있는 특정 고장을 다시 활성화해야 합니다.

인터럽트 마스크 읽기 레지스터(0x22)는 인터럽트가 트리거될 때 자동으로 지워지지 않으며 인터럽트 마스크 쓰기 레지스터가 다시 활성화될 때만 리셋됩니다. 컨트롤 2차측 인터럽트 비트 [6]은 2차측 컨트롤러가 1차측과의 핸드셰이킹을 기다리고 있음을 나타냅니다. 여러 시스템 고장으로 인해 1차측 써플 섀드온 또는 입력 라인 저전압/과전압 조건과 같은 이벤트가 발생할 수 있습니다.

참고 1: 무응답 및 인터럽트 마스크 활성화로 구성된 고장 응답은 SCL 핀에 인터럽트 신호를 발생시킵니다.

참고 2: 출력 비활성화와 인터럽트 마스크 활성화로 구성된 모든 고장 응답은 고장이 통지되고 SCL 핀의 인터럽트 신호 상태가 모호할 때 시스템 리셋을 초래합니다. 출력 비활성화 응답으로 구성된 고장에 대해 인터럽트 마스크를 활성화하지 않을 것을 권장합니다.

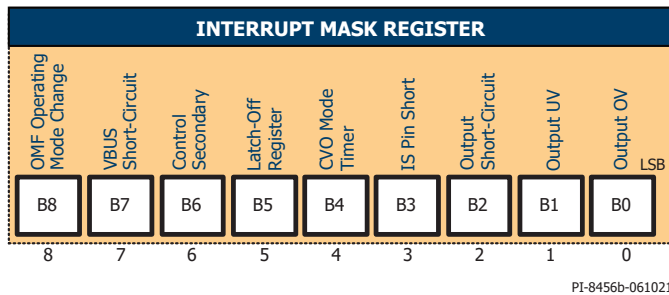


Figure 20. Interrupt Mask Register.

Example: Set the Interrupt Write Register to flag SCL pin fault for output OV, UV or short-circuit only:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: INTM Register (0x2C)
Byte: 0x07 (8'b0000 0111)

출력 전압 측정

VOUT 핀의 전압은 텔레메트리 레지스터 READ9 (0x12)에서 사용할 수 있습니다. 이 텔레메트리 레지스터의 허용 오차는 3~30V의 전체 레귤레이션 범위에서 $\pm 3\%$ 입니다. ~50mA 미만의 부하에서 출력 전압이 5V 미만인 경우 컨버터의 스위칭 주파수가 매우 낮아서 지정된 허용 오차 내에서 전압이 변동될 수 있습니다. 이것은 정상적인 동작입니다.

출력 전압 리포트백은 12비트 형식이지만 분해능은 표 10과 같이 출력 전압 범위에 따라 다릅니다. 이 텔레메트리 레지스터는 표시용이며, 정상 상태 작동에서 VOUT 핀은 CV 레지스터(0x10) 섹션에서 논의된 CV 쓰기 레지스터(0x10)에 따라 매우 엄격하게 조정됩니다.

출력 전압에 따른 리포트백 분해능 스텝 크기는 다음과 같습니다.

Output Voltage Range (V)		Resolution Step Size
3	4	20 mV
4	8	40 mV
8	16	80 mV
16	32	160 mV

Table 10. Output Voltage Report Back Resolution.

Example: If the READ 9 read-back register value is 0xA801 recalling that low byte precedes the high byte, the proper hex to decimal conversion would be from 0x01A8 = 424 in decimal.

전체 출력 전압 범위에서 리포트백은 10mV를 곱해 실제 출력 전압으로 변환해야 합니다. 이 예에서는 출력 전압이 4.24V가 됩니다.

모든 읽기 레지스터와 마찬가지로 출력 전압 설정 포인트 READ1(0x02)의 리드백은 상위 바이트보다 하위 바이트로 먼저 포맷됩니다.

출력 전류 측정

부하 출력 전류는 텔레메트리 레지스터에서도 사용할 수 있습니다.

텔레메트리 레지스터 READ8(0x10)에는 순간 측정된 상대 출력 부하 전류 데이터가 포함됩니다. 부하 전류는 InnoSwitch5-Pro의 IS-GND 핀 사이에 연결된 센싱 저항에 의해 프로그래밍된 풀 스케일 정전류 레귤레이션 기준점에 따라 상대적으로 이용 가능합니다.

ADC 전체 범위는 192이며, 이는 전류 센싱 저항의 100% 기준점 (threshold)을 나타냅니다.

Example: If a 10 m Ω sense resistor is used and the read-back register is 0x8040.

상위 바이트에서 홀수 패리티 비트를 제거하면 0x40은 십진수로 64가 됩니다.

센싱된 전류 값 = $N(\text{십진수}) \times 0.167/R_{\text{SENSE}}$
 $64 \times 0.167/10 = 1.068A$. 이것은 측정된 출력 전류값입니다:

(0.167mV = 32mV/192, 여기서 32mV = $I_{\text{SV(TH)}}$)이고 192는 ADC 전체 범위입니다).

READ12 및 READ13는 각각 측정된 출력 전류 및 출력 전압의 16개 샘플 롤링 평균입니다. 이 평균 레지스터 값은 순간 레지스터(READ8 및 READ9)보다 안정적이지만 안정화하는 데 약간 더 오래 걸립니다.

직렬 BUS 스위치가 열리면 이러한 레지스터들은 지워지고 값은 측정이 누적되기 시작할 때까지 0으로 리셋됩니다. READ 12 및 READ 13의 분해능은 각각 READ8 및 READ 9와 동일합니다.

출력 전압 및 전류 측정 레지스터는 100 μ s마다 업데이트됩니다.

입력 라인 전압 측정

InnoSwitch5-Pro IC는 1차측 스위치 전도 시간과 2차측 스위치(동기 정류기) 전도 시간을 보고하는데, 이는 Volt-sec 균형 방식에서 라인 입력 전압을 추정하는 데 사용될 수 있습니다. TON이라고 하는 1차측 스위치 전도 시간은 READ21(0x2A)에 보고되고 TOFF라고 하는 2차측 스위치 전도 시간은 READ22(0x2C)에 보고됩니다.

텔레메트리는 명령 레지스터 0x1C에 0x01을 써서 라인 센싱 활성화 명령이 전송될 때만 업데이트됩니다. 명령이 전송되면 InnoSwitch5-Pro IC는 16개 샘플 누적 값으로 TON 및 TOFF 텔레메트리를 업데이트하고 라인 센싱 보고 준비 플래그는 READ10 레지스터 비트 [12]에 설정됩니다. 평균 TON 및 TOFF를 추출하려면 값을 16으로 나누어야 합니다. 소비 전력을 최적화하기 위해 TON과 TOFF의 텔레메트리는 라인 센싱 활성화 명령이 전송될 때만 업데이트됩니다.

Example: Read the TON and TOFF telemetry:

라인 센싱 활성화 명령

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: Line Sense Register (0x1C)
Byte: 0x01 (8'b0000 0001)

라인 센싱 보고 준비 플래그 읽기

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
Read Register: 0x80
Telemetry Register: 0x14
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: Low Byte 8'b0000 0000 (0x00)
High Byte 8'b0101 0000 (0x50)

TON 및 TOFF 텔레메트리 레지스터 읽기

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
Read Register: 0x80
Telemetry Register: 0x2A
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: Low Byte 8'b0010 1110 (0x2E)
High Byte 8'b0000 0110 (0x06)

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
Read Register: 0x80
Telemetry Register: 0x2C
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: Low Byte 8'b1111 0010 (0xF2)
High Byte 8'b0000 0011 (0x03)

TON과 TOFF를 변환하여 라인 입력 전압을 추정하는 방정식은 다음과 같습니다.

$$VIN = \frac{N_p}{N_s} \times (VOUT + V_{DS(SR)}) \times \frac{TOFF}{TON}$$

Example: At 100 V input and 30 V output, using TON, TOFF and average VOUT telemetry reported to estimate the input line voltage

Method 1: Directly using the 16-sample accumulated values (more accurate)

$N_p = 25$; $N_s = 5$

평균 VOUT, READ13 (0x1A) = h'0x0B9C 또는 d'2972 (29.72V)
16개 샘플 누적 TON 카운트, READ21 = h'0x062E 또는 d'1582
16개 샘플 누적 TOFF 카운트, READ22 = h'0x03F2 또는 d'1010

$$VIN = \frac{25}{5} \times 30 \text{ V} \times \frac{1010}{1518} = 99.8 \text{ V}$$

Note: For TON count telemetry value, $4 \times 16 = d'64$ needs to be subtracted to account for the delays in the system

Method 2: By converting the reported count values into time.

16진수를 10진수로 변환:

READ21: 0x062E(16진수)를 d'1582(10진수)로

$$TON_{AVG} = 1582/16 \times 85 \text{ ns} = 8.4 \mu\text{S}$$

READ22: 0x03F2(16진수)를 d'1010(10진수)로

$$TOFF_{AVG} = 1010/16 \times 85 \text{ ns} = 5.36 \mu\text{S}$$

Note: TON_{AVG} includes extra delay of 250 ~350 ns which needs to be subtracted to account for the delays in the system.

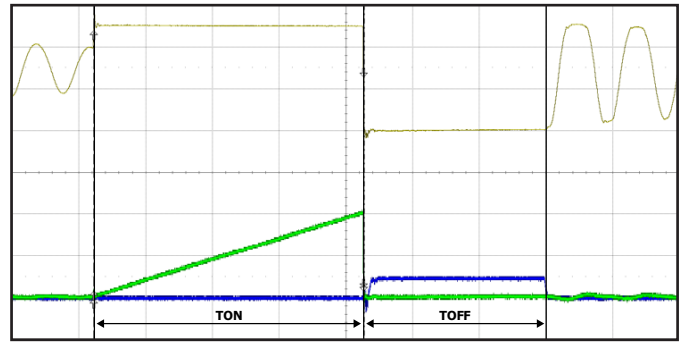


Figure 21. Measurement of TON Time and TOFF Time.

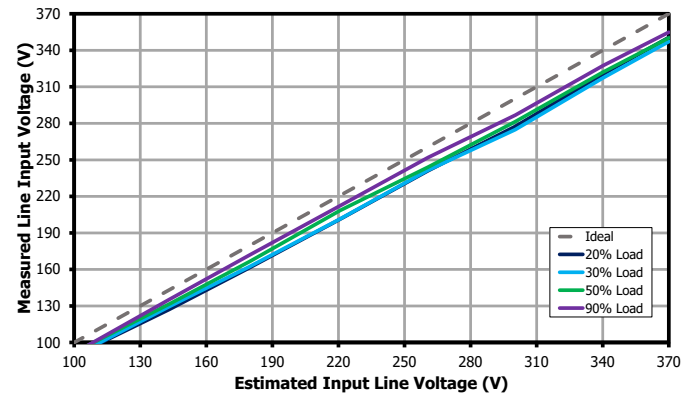


Figure 22. Accuracy of Input Line Voltage Measurement.

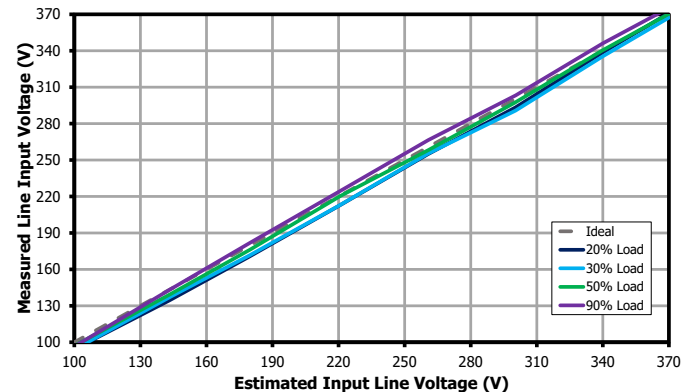


Figure 23. Accuracy of Input Line Voltage Measurement Centered.

라인 센싱 기능의 정확성을 위해서는 규칙적인 스위칭 패턴과 완전한 SR 전도 기간이 필요합니다. Volt-sec 균형 방정식이 얼마나 정확하게 모델링되었는지에 따라 달라집니다. 경부하에서 스위칭 패턴이 불규칙하고 ON/OFF 시간이 최소 전도 시간에 가까운 경우 라인 센싱 기능의 정확도가 떨어집니다. SR이 비활성화된 경우 이 기능을 사용할 수 없습니다.

SR 전도 기간이 짧은 경우 짧은 SR 전도를 보상하지 않고 TOFF 텔레메트리를 계산에 직접 사용하면 정확도가 떨어집니다. 이러한 경우 다양한 동작 조건에서 설계를 특성화하고 라인 입력 전압을 추정하기 전에 추가 시간을 TOFF 파라미터에 포함하는 것이 좋습니다. 펌웨어에서 보정 계수를 사용하여 이상적인 라인을 중심으로 곡선을 배치하면 이 정확도를 더욱 향상시킬 수 있습니다.

SRZVS 동작 모드의 경우, 라인 센싱 활성화 명령을 실행하기 전에 SRZVS 동작을 최적화해야 합니다. 즉, SRZVS 온 타임과 SRZVS 지연 시간을 최적의 ZVS로 설정해야 합니다. 과도한 SRZVS 온 타임과 지연 시간은 입력 라인 전압 추정에 사용되는 Volt-sec 균형 방정식에 부정확성을 초래합니다. QR 동작 모드에 사용되는 Volt-sec 균형 방정식은 SRZVS 동작 모드에도 여전히 유효합니다.

Example: At 200 V input and 30 V output, using TON, TOFF and average VOUT telemetry reported to estimate the input line voltage

Method 1: Directly using the 16-sample accumulated value (more accurate)

$$N_p = 25 \text{ T}; N_s = 5 \text{ T}$$

$$\text{평균 VOUT, READ13 (0x1A)} = \text{h'0x0B9A} \text{ 또는 } \text{d'2970 (29.70V)}$$

$$16\text{개 샘플 누적 TON 카운트, READ21} = \text{h'0x03A3} \text{ 또는 } \text{d'931}$$

$$16\text{개 샘플 누적 TOFF 카운트, READ22} = \text{h'0x0465} \text{ 또는 } \text{d'1125}$$

$$\begin{aligned} \text{VIN} &= \frac{N_p}{N_s} \times (\text{VOUT} + V_{\text{DS(SR)}}) \times \frac{\text{TOFF}}{\text{TON}} \\ \text{VIN} &= \frac{25}{5} \times 30 \text{ V} \times \frac{1125}{867} = 194.64 \text{ V} \end{aligned}$$

Note: For TON count telemetry value, $4 \times 16 = \text{d'64}$ is subtracted to account for the delays in the system.

라인 종단(End of Line) 교정

InnoSwitch5-Pro는 출력 전류 허용 오차 성능을 향상시키기 위해 애플리케이션의 각 디바이스에 대해 디바이스 오프셋의 변화를 독립적으로 취소할 수 있는 라인 종단 교정 기능을 제공합니다. InnoSwitch5-Pro는 READ23 레지스터에서 테스트 중에 측정된 오프셋의 텔레메트리를 제공합니다. 이 오프셋은 정전류 레귤레이션 기준점(Threshold)을 설정하는 CC 레지스터(0x18)에 전송된 코드에 더하거나 뺄 수 있습니다.

Example: If READ23 telemetry data is 0x0004. The least significant 4 bits are 4'b0100.

$$\text{라인 종단 교정 텔레메트리} = 4'b0100(2\text{진수}) \text{ 또는 } \text{d'4}(10\text{진수})$$

$$\text{정전류 레귤레이션 오프셋 비트 [2:0]} = 3'b100 \text{ 또는 } \text{d'4}(10\text{진수})$$

$$\text{오프셋 부호 비트 [3]} = 1'b0, \text{ 양수 의미}$$

CC 레귤레이션 코드(0x18)

= 제로 오프셋이 적용된 CC CODE + 라인 종단 교정

2A에 대한 CC 레귤레이션 코드가 d'64라면(라인 종단 교정 오프셋 = 0으로 디바이스가 교정된 경우), 이 부품에 대한 CC 레귤레이션 코드는 d'64 + d'4 = d'68이 되어 '0' 오프셋이 적용된 부품과 동일한 CC 성능을 가지며, 부품 간 변동으로 인한 허용 오차는 완전히 취소됩니다.

절차는 애플리케이션 설계에서 제로 오프셋인 부품을 사용하여 CC 레귤레이션 코드를 교정하고 도출한 다음 라인 종단 교정 텔레메트리를 사용하여 디바이스 오프셋을 더하거나 빼는 것입니다. 부호 비트가 양수이면 오프셋을 CC 레귤레이션 코드에 더합니다. 부호 비트가 음수이면 오프셋을 CC 레귤레이션 코드에서 뺍니다.

I²C 연결

uVCC 외부 파워 서플라이

uVCC 핀은 외부 컨트롤러에 정확하게 레귤레이션된 3.6V 서플라이를 제공합니다. 이 서플라이의 최대 부하 전류 용량은 VOUT 핀이 5V 이상일 때 0.5초 동안 40mA입니다. 정상 상태 동작의 경우 uVCC에서 끌어온 전류는 10mA 미만일 것으로 예상됩니다. uVCC 핀은 2.2μF 이상의 세라믹 커패시터를 사용하여 GND 핀에 분리해야 합니다. VOUT 핀 전압이 3.9V 미만인 경우 내부 LDO가 떨어지며 VOUT 핀 전압을 따릅니다. 이러한 조건에서 uVCC 핀 전압은 부하 전류 및 내부 직렬 임피던스에 따라 달라집니다. VOUT 핀 = 3V이고 R_{uVCC}의 부하 전류가 6mA일 때, uVCC의 예상 출력은 $3V - R_{uVCC}(\Omega) \times 6mA$ 가 됩니다.

uVCC 핀이 uVCC_{RST} 기준점(threshold) 미만일 될 정도로 VOUT 핀 전압이 충분히 떨어지면 I²C를 통한 통신은 더 이상 사용할 수 없습니다.

SCL/SDA 폴업 요구 사항

SCL 및 SDA 핀은 저항을 사용하여 uVCC 핀으로 폴업해야 합니다. 최대 폴업 저항은 SCL/SDA 핀과 I²C 마스터의 커패시턴스에 따라 다릅니다. 총 커패시턴스를 20pF로 가정할 때 V_{IL} 기준점(threshold)으로의 결과 전압 하강 시간을 아래 표에 SCL 클럭 주파수에 따라 정리했습니다.

InnoSwitch5-Pro IC는 535kHz 이상의 I²C 주파수에서 사용할 수 있지만, 데이터 시트 파라미터 표와 표 아래의 관련 참고 사항에 설명된 대로 충족해야 하는 특정 타이밍 요구 사항이 있습니다. 535kHz 이상의 주파수에서 이러한 요건을 충족하려면 인터페이스 IC에서 비대칭 I²C CLK 신호를 생성할 수 있는 기능이 필요할 수 있습니다. 인터페이스 IC(또는 I²C 버스를 통해 InnoSwitch5-Pro IC에 연결된 마이크로컨트롤러)에서 이러한 기능을 사용할 수 없는 경우 535kHz 이하의 I²C 주파수를 사용하는 것이 좋습니다.

Max Frequency (kHz)	Max Pull-Up Resistance (kΩ)	t _F (ns)
400	13	300
500	10	240
600	8	200
700	7	178

Table 11. I²C Pull-Up Resistor Values.

I²C 예제 파형

출력 전압을 8V로 설정

그림 10에 나온 예제와 같습니다.

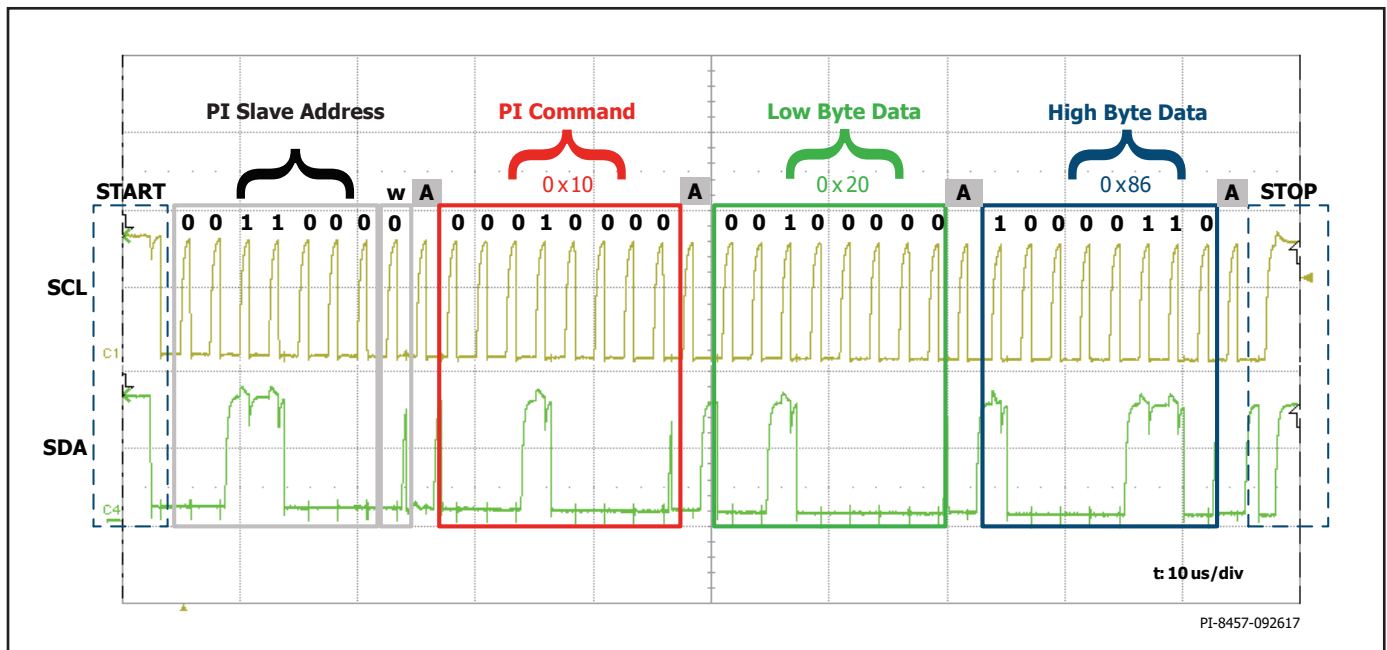


Figure 24. I²C Waveforms for Setting Output Voltage to 8 V.

저전압으로 발생한 AR 이벤트 이후 텔레메트리 고장 레지스터 읽기

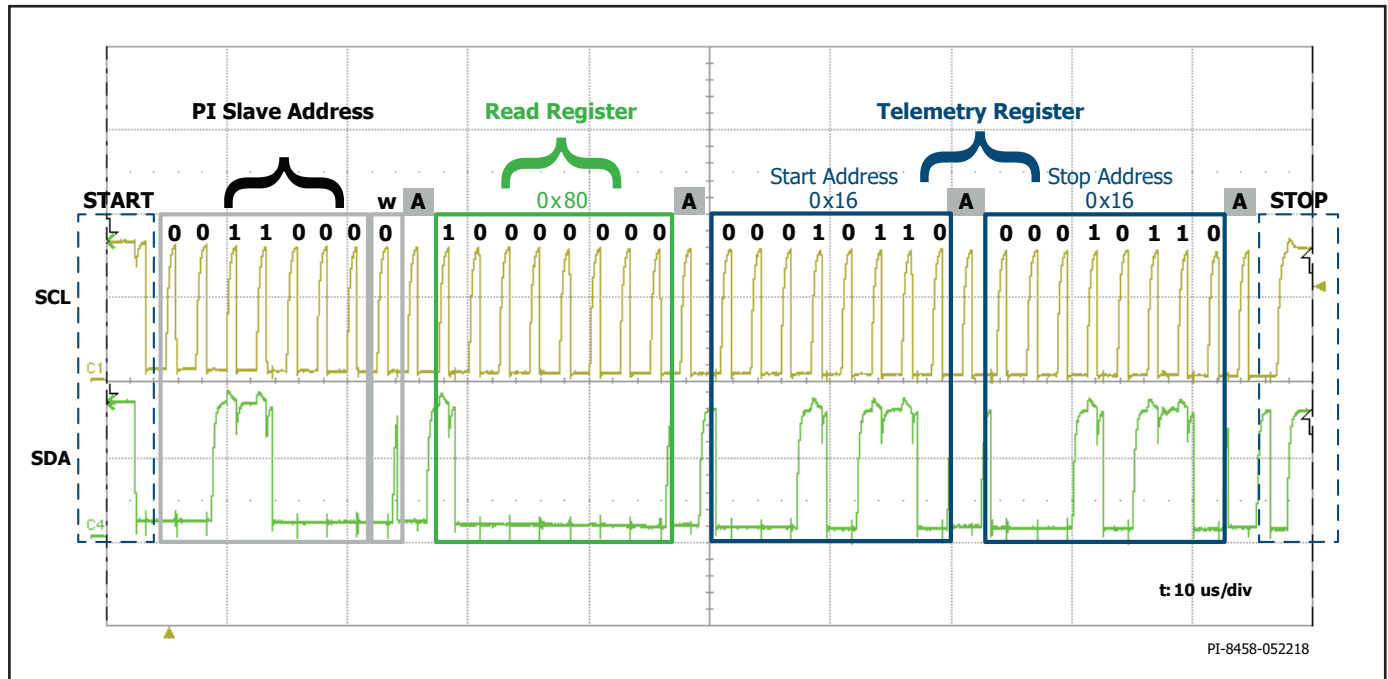


Figure 25. I²C Waveforms for Writing Address of Fault Register READ11 in Read Register (READ0) in Order to Read Back READ11.

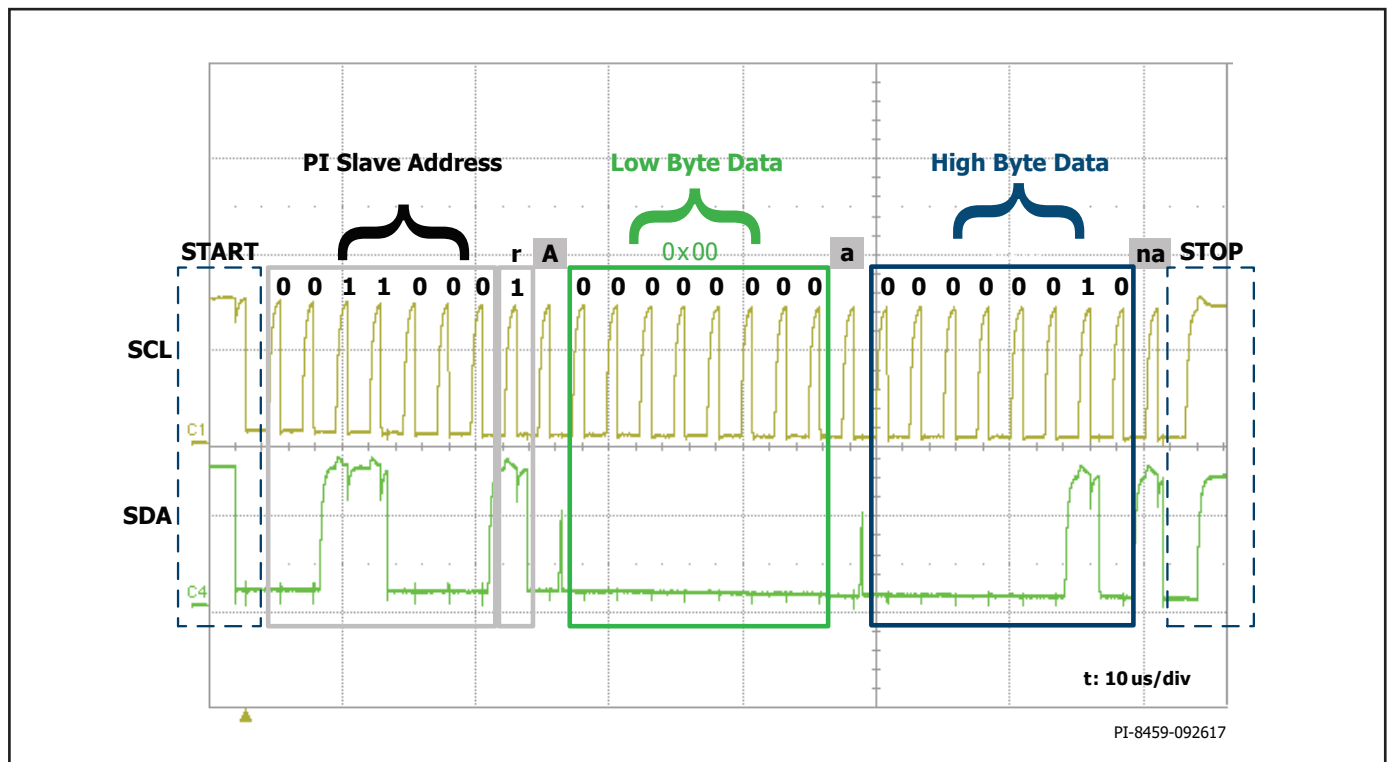


Figure 26. I²C Waveforms for Read Value From READ11 Register.

Applications Example

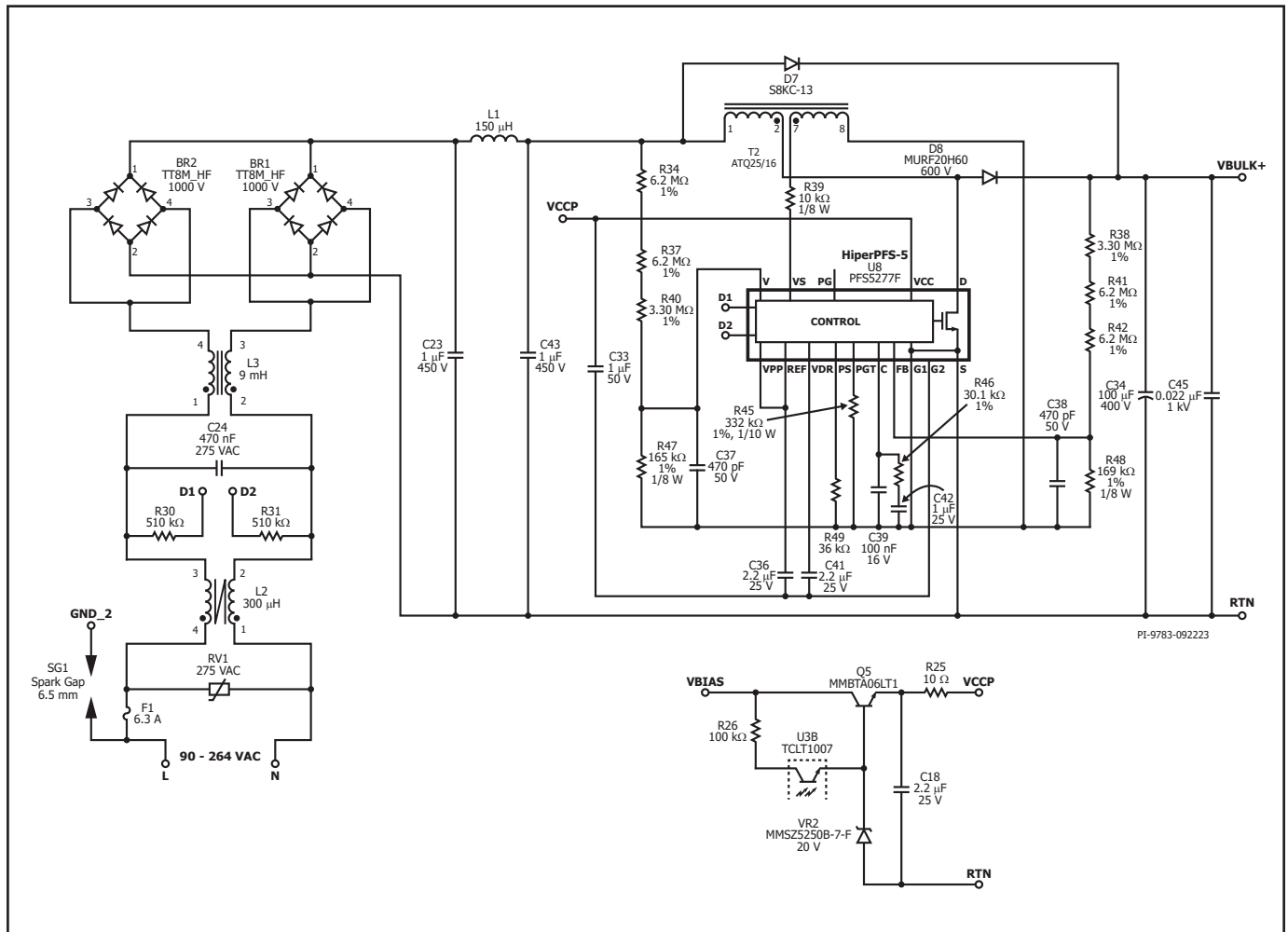


그림 27에 표시된 회로는 InnoSwitch5-Pro INN5477F 플라이백 스위치 IC, PFS5277F IC를 사용하는 PFC 단, USB PD 컨트롤러로 Injoinic IP2756을 사용하는 USB PD 3.1 EPR(Extended Power Range) 파워 서플라이입니다. 공칭 전력 140W, 피크 전력 280W를 제공하도록 설계되었습니다. 지원되는 USB PD 소스 용량은 5V/5A, 9V/5A, 15V/5A, 20V/5A, 28V/5A, 15V~28V/5A EPR AVS입니다. 피크 전력 용량은 5% 듀티 사이클에서 1ms 동안 28V/10A입니다. 이 USB PD 파워 서플라이는 DOE 레벨 6과 EU CoC v5를 준수합니다.

입력 퓨즈 F1은 회로를 절연하며 부품 고장으로부터 보호합니다. 커먼 모드 초크 L2, L3, Y 커패시터 C1은 커먼 모드 노이즈 필터링을 제공하는 반면, X 커패시터 C24, 디퍼렌셜 초크 L1, 커패시터 C23, C43은 디퍼렌셜 모드 EMI 필터링을 제공합니다. MOV RV1은 서지 보호에 사용됩니다. 브릿지 정류기 BR1과 BR2는 AC 라인 전압을 정류하며 전파 정류된 DC를 제공합니다.

트랜스포머 1차측의 한 쪽 끝은 정류된 DC 버스에 연결되어 있고, 다른 쪽 끝은 InnoSwitch5-Pro IC의 드레인 단자에 연결되어 있습니다. 저항 R9, R12, R17은 저전압 및 과전압(UV/OV) 보호를 위한 입력 전압 센싱 기능을 제공합니다. 다이오드 D2, 커패시터 C7, 저항 R10, R11, R5, R6으로 구성된 1차측 RCD 클램프는 1차측 스위치가 턴오프되는 순간에 INN5477F IC(U2)의 피크 드레인 전압을 제한합니다. 트랜스포머의 누설 인덕턴스에 저장된 에너지는 커패시터 C7로 전달되고 나중에는 주로 R5와 R6에서 소산됩니다. 저항 R10과 R11은 턴오프 시와 다이오드 D2의 역리커버리 중에 U2의 드레인 전압에서 링잉을 줄이는 데 사용됩니다. R10과 R11은 링잉 효과로 EMI 성능을 개선하는 데 도움을 줍니다. TVS 다이오드 VR1은 ESD 또는 EFT와 같은 비정상적인 과도 이벤트 동안 U2의 피크 드레인 전압을 제한하는 데 사용됩니다. 고전압 세라믹 커패시터 C35는 벌크 전압을 디커플링하는 데 사용되며 벌크 커패시터의 플러스와 InnoSwitch5-Pro IC의 SOURCE 핀에 연결된 트랜스포머 핀에 가까이 배치하면 고주파 스위칭 전류의 루프 영역을 줄이는 데 도움이 됩니다.

InnoSwitch5-Pro IC는 SR-ZVS(SR 제로 전압 스위칭) 또는 QR(유사 공진) 플라이백 제어 방식으로 작동하며, 두 방법 모두 가변 주파수와 가변 1차측 전류 제한을 사용하여 2차측으로의 전력 공급을 레귤레이션합니다. 파워 서플라이는 CCM(연속 전도 모드), DCM(불연속 전도 모드), CRM(임계 전도 모드)에서 작동하여 상태 간에 원활한 전환을 제공합니다. 동기 정류기 게이트 드라이버와 1차측 파워 스위치의 순간적인 턴온을 모두 2차측에서 제어하는 것은 두 스위치의 교차 전도 가능성을 피하는 데 도움이 되며 매우 안정적인 작동을 보장합니다.

QR 동작 모드에서 SR FET은 스위칭 사이클에서 한 번만 켜집니다(CCM 사이클과 DCM 사이클 모두의 2차측 전도 시간 동안). CCM 펄스의 경우 SR 게이트 드라이버는 FluxLink를 통해 2차측이 1차측에 새로운 스위칭 사이클을 명령하기 직전에 꺼지고, DCM 펄스의 경우 SR 게이트 드라이버는 SR FET의 전압 강하 크기가 이 데이터 시트에 정의된 $V_{SR(TH)}$ 아래로 떨어지면 꺼집니다.

SR-ZVS 동작 모드가 활성화된 경우 CCM 펄스의 경우 SR FET는 2차측 전도 시간의 시작 부분에서 켜지고 2차측 컨트롤러가 1차측에 새로운 스위칭 사이클을 명령하기 직전에 꺼집니다. 따라서 CCM 스위칭 사이클은 QR 모드와 SR-ZVS 모드에서 정확히 닮아 있습니다. DCM 모드에서는 2차측 전도 시간의 시작과 끝에서 SR FET가 정상적으로 켜지고 꺼지는 것 외에도, 2차측 컨트롤러가 다음 1차측 스위치 턴온을 요청하기 직전에 스위칭 사이클에서 SR FET가 두 번째로 켜지고 꺼집니다(SR-ZVS 펄스라고 함).

SR-ZVS 펄스 온 타임은 I²C 명령을 통해 사용자가 프로그래밍할 수 있습니다. 이 간격 동안 SR FET을 통과하는 전류는 드레인에서 소스로 흐르기 때문에 출력의 일부 에너지가 자화 인덕턴스에 저장됩니다. SR-ZVS 펄스 온 타임이 경과하면 SR FET이 꺼지고 2차측 컨트롤러는 다음 1차측 스위치 턴온 요청을 보내기 전에 SR-ZVS 지연 시간(사용자가 프로그래밍 가능)으로 정의된 기간 동안 기다립니다. 이 SR-ZVS 지연 시간 동안 1차측 자화 인덕턴스는 스위칭 노드 커패시턴스와 공진하여 후속 사이클에서 1차측 스위치의 ZVS 턴온을 촉진합니다. SR을 적절히 조정하면 폴 ZVS를 달성할 수 있습니다. SR-ZVS 모드에서는 비정상적인 동작 조건에서 1차측 디바이스의 BV_{DSS} 를 제한하기 위해 TVS 클램프가 필요합니다.

입력 및 출력 전압이 다른 경우 1차측 ZVS 턴온을 달성하여 최대 효율을 얻으려면 다른 SR-ZVS 온 타임과 지연 시간이 필요할 수 있습니다. SR-ZVS 온 타임 값이 불필요하게 크면 1차측에 과도한 마이너스 전류를 발생시켜 효율이 떨어질 수 있습니다. 마찬가지로 지연 시간이 매우 길면 1차측 스위치 전압이 밸리에서 다시 공진하여 1차측 스위치의 ZVS 턴온을 방지할 수 있습니다. 최적의 턴온을 달성하기 위해서는 SR-ZVS 지연 시간을 자화 인덕턴스와 스위치 노드 커패시턴스 사이 공진 링 시간 주기의 절반에 가깝게 조정하는 것이 좋습니다. SR FET에서 턴온 손실을 줄이려면 SR-ZVS 모드가 활성화되었을 때 FWD 밸리 스위칭을 활성화하는 것이 좋습니다. QR 모드가 활성화되었을 때 턴온 손실을 줄이려면 FWD 전압이 피크(밸리의 1차측 드레인 전압)에 있을 때 1차측 스위치를 켜는 것이 좋습니다.

기본적으로 InnoSwitch5-Pro는 QR 동작 모드에서 작동합니다. SR-ZVS는 I²C 명령을 통해 활성화하거나 비활성화할 수 있습니다. SR-ZVS 기능을 비활성화하면 2차측 컨트롤러가 자동으로 QR 동작 모드로 돌아갑니다. SR-ZVS 기능이 활성화되면 2차측 컨트롤러가 DCM 사이클에 대해서만 SR-ZVS 펄스를 구현한다는 점에 유의해야 합니다. CCM 동작의 경우 SR-ZVS 펄스가 생성되지 않으므로 스위칭 사이클은 QR 모드와 똑같이 보입니다.

InnoSwitch5-Pro IC는 입력이 처음 인가될 때 내부 고전압 전류 소스를 사용하여 BPP 핀 커패시터 C22를 충전해 자체적으로 가동됩니다. 정상 동작 중 1차측 블록은 트랜스포머 T1의 보조 권선에서 전력을 공급받습니다. 보조(또는 바이어스) 권선의 출력은 다이오드 D5를 사용하여 정류되고 커패시터 C21을 사용하여 필터링됩니다. 선형 레귤레이터 회로는 BJT Q6, R54, R23, 제너 다이오드 VR4로 구성됩니다. 이 회로는 InnoSwitch5-Pro IC의 BPP 핀에 충분한 전류가 공급되도록 합니다. BPP 핀에 충분한 전류를 주입함으로써 U2의 내부 전류 소스가 C22를 충전할 필요가 없어 무부하 소비 전력이 줄어든다 정상 동작 시 효율이 향상됩니다. BPP 핀의 전류 소비는 스위칭 주파수에 따라 증가합니다. 저항이 VR4와 직렬로 연결되어 있으면 부하에 따라 BJT Q6의 에미터 전압에 양의 기울기를 제공하여 부하 증가에 따라 BPP 핀에 공급되는 전류를 증가시킵니다. 이렇게 하면 전반적인 효율이 향상됩니다. HSD 핀은 SOURCE 핀에 연결해야 합니다.

제너 다이오드 ZD2는 1차측에서 센싱된 출력에 과전압 보호 기능을 제공합니다. 플라이백 컨버터에서는 보조 권선의 출력이 컨버터의 출력 전압을 추적합니다. 파워 서플라이 출력에 과전압이 발생하는 경우 보조 권선 전압이 증가하고 ZD2가 항복합니다. InnoSwitch5-Pro IC의 BPP에 주입된 전류가 I_{SD} 기준점(Threshold)을 넘어서는 경우, InnoSwitch5-Pro 컨트롤러는 파워 서플라이를 래치 오프하고 출력 전압이 더 이상 증가하지 않도록 방지합니다. 저항 R53은 출력 과전압 보호가 트리거될 때 BPP 핀에 주입되는 전류를 제한합니다.

출력 레귤레이션은 변조 컨트롤을 통해 이루어지고 스위칭 사이클의 주파수와 I_{LM} 은 출력 부하에 따라 조정됩니다. 부하가 높을수록 2차측 컨트roller는 스위칭 사이클을 더 자주 요청하여 I_{LM} 이 높아지는 반면, 부하가 낮거나 무부하일 때는 스위칭 주파수가 낮아져 I_{LM} 값이 낮아집니다. 스위칭 사이클에서 1차측 스위치는 1차측 전류가 특정 동작 상태에 대한 디바이스 전류 제한에 이를 때까지 켜진 상태를 유지합니다. InnoSwitch5-Pro IC의 2차측은 출력 전압과 전류 센싱 기능을 갖추고 있으며 동기 정류를 위해 FET에 게이트 드라이브를 제공합니다. 트랜스포머 2차측 권선의 전압은 2차측 동기 정류기 FET(SR FET) Q2, Q3에 의해 정류되고 커패시터 C3, C5, C6에 의해 필터링됩니다. 피크 전력 280W를 지원하기 위해 C6(330 μ F)가 추가되었습니다. 정격 전력이 140W인 파워 서플라이는 C3과 C5(각각 680 μ F)면 일반적으로 충분합니다. 스위칭 과도 중에 발생하는 고주파 링잉은 RCD 스너버, 저항 R4, R55, 커패시터 C4, 다이오드 D10에 의해 줄어듭니다. 다이오드 D10은 커패시터 C4가 방전될 때 저항 R4와 R55에서의 전력 손실을 최소화합니다. 이 RCD 스너버는 SR FET의 전압 스트레스를 줄이는 데에도 도움이 됩니다. TVS 다이오드 VR5는 피크 전력 동작에 Q2 및 Q3의 피크 드레인 전압을 제한하기 위해 추가되었습니다.

Q2와 Q3의 게이트는 U2 내부의 2차측 컨트roller에 있는 회로에서 구동됩니다. SR FET Q2와 Q3은 저항 R15를 통해 IC의 FWD 핀에서 센싱한 2차측 권선 전압에 따라 켜집니다.

U2의 2차측은 2차측 권선 포워드 전압 또는 출력 전압에서 자체 전원을 공급받습니다. InnoSwitch5-Pro IC를 사용한 설계, 특히 28V 출력 케이스의 경우, 높은 시스템 효율을 보장하고 2차측 칩 온도가 허용 가능한 수준 내에 유지되도록 2차측 바이어스 권선 회로를 사용하는 것을 강력히 권장합니다. 이 설계에서 2차측 바이어스 권선 전압은 다이오드 D4에 의해 정류되고 커패시터 C15에 의해 필터링됩니다. 저항 R13은 BPS 핀으로 흐르는 전류를 제한합니다. 더 높은 출력 전압을 가진 설계의 경우 (>24V), 2차측 바이어스 권선이 풍부한 조건에서 최대 출력 전압으로 BPS 핀에 ~7mA의 전류를 공급하도록 R13 값을 선택하는 것이 좋습니다. InnoSwitch5-Pro IC의 BPS 핀에 연결된 커패시터 C11는 내부 회로에 디커플링 기능을 제공합니다.

IC U2는 저항 R19의 전압 강하를 센싱하여 출력 전류를 모니터링합니다. 측정은 저항 R21과 커패시터 C14를 통해 필터링되고, IS 및 SECONDARY GROUND 핀에서 모니터링됩니다. I²C 인터페이스를 통해 USB PD 컨트roller에 의해 구성된 최대 32mV의 내부 전류 센싱 기준점(Threshold)이 손실을 줄이기 위해 사용됩니다. 출력 전류 기준점(Threshold)을 초과하면 InnoSwitch5-Pro IC는 구성에 따라 가변 주파수 및 가변 1차측 스위치 피크 전류 제어 방식을 사용하여 고정 출력 전류를 유지하거나 파워 서플라이를 셧다운합니다.

정전류(CC) 동작의 경우, 출력 전압이 5V 미만으로 떨어지면 InnoSwitch5-Pro IC 내부의 2차측 컨트roller가 2차측 권선에서 직접 전원을 공급합니다. 1차측 파워 스위치의 온 타임 중 2차측 권선에 나타나는 포워드 전압은 내부 레귤레이터를 통해 SECONDARY BYPASS 핀 디커플링 커패시터 C11을 충전하는 데 사용됩니다. 이를 통해 출력 전류 레귤레이션은 최소 UV 기준값(threshold)의 최소값으로 유지할 수 있습니다. 이 레플 아래에서는 출력 부하가 감소할 때까지 장치가 오토-리스타트에 진입합니다.

출력 전류가 CC 기준점(Threshold) 미만일 때 컨버터는 정전압(CV) 모드로 동작합니다. 출력 전압은 InnoSwitch5-Pro IC의 VOUT 핀에서 모니터링합니다. 측정된 출력 전압은 InnoSwitch5-Pro IC와 USB PD 컨트roller IC의 통합 2차측 컨트roller를 통해 설정된 내부 전압 기준점(Threshold)과 비교됩니다. 출력 전압 레귤레이션은 가변 주파수와 가변 1차측 스위치 피크 전류 제한 제어 방식을 통해 달성됩니다. 커패시터 C44는 디커플링 커패시터 역할을 하며 VOUT 핀에 더 가깝게 배치하는 것이 좋습니다.

N-채널 MOSFET Q1은 플라이백 컨버터의 출력을 USB Type-C 리셉터클에 연결하거나 그로부터 분리하는 버스 스위치 역할을 합니다. MOSFET Q1은 InnoSwitch5-Pro IC의 VB/D 핀에 의해 제어됩니다. 다이오드 D9는 Q1의 소스 및 게이트 단자에 연결되고 저항 R50은 Q1의 게이트 단자에서 VB/D

핀에 연결됩니다. 이 두 부품은 Q1이 꺼질 때 버스 전압에 대한 방전 경로를 제공합니다. 커패시터 C2은 ESD 보호 및 출력 전압 리플 감소를 위해 출력에 사용됩니다.

이 설계에서 Injoinic IP2756(U1)은 USB Type-C 및 PD 컨트roller로 사용됩니다. InnoSwitch5-Pro IC의 출력은 플라이백 출력 전압 VBUS_IN에서 IP2756 디바이스에 직접 전원을 공급합니다. USB PD 프로토콜은 Type-C 플러그의 방향에 따라 CC1 또는 CC2 라인을 통해 통신됩니다.

IP2756 IC는 SCL 및 SDA 라인을 사용하여 I²C 인터페이스를 통해 InnoSwitch5-Pro IC와 통신하여 설정 포인트(출력 전압 CV, 정전류 CC, 케이블 전압 강하 보정 CDC), 보호 기준점(Threshold)과 응답(출력 과전압 OVA/저전압 UVA)과 같은 파워 서플라이 동작 매개변수를 구성하고 텔레메트리 상태(출력 전압, 출력 전류)를 수집합니다. 사용 가능한 PI 명령 및 텔레메트리 레지스터의 전체 목록은 이 데이터 시트에서 확인할 수 있습니다. 커패시터 C16은 uVCC 핀에 대한 디커플링 커패시터로 사용됩니다. U1은 저항 R29에서 전압 강하를 센싱하여 출력 전류를 모니터링하며 저항 R27과 커패시터 C17로 필터링됩니다.

커패시터 C9와 C10은 U1의 VCC 및 VIN 핀에서 디커플링 커패시터로 사용됩니다. 저항 14, R16, R18, R20과 TVS 다이오드 TVS1-TV54는 CC1, CC2, DP, DM 라인을 ESD 서지 이벤트로부터 보호하는 데 사용됩니다. 커패시터 C8과 C13은 CC1과 CC2를 보호하는 데 사용됩니다.

주요 애플리케이션 고려 사항

Output Power Table

데이터 시트 출력 전력표(표 1)는 다음과 같이 가정된 조건에서 얻을 수 있는 최대 실제 연속 출력 파워 레벨을 나타냅니다.

1. 최소 DC 입력 전압은 85VAC 입력의 경우 90V 이상, 230VAC 입력 또는 115VAC(배전압)의 경우 220V 이상입니다. 선택된 입력 커패시터의 정격 전압은 AC 입력 설계 기준을 충족해야 합니다.
2. 효율성에 대한 가정은 전력 레벨에 따라 달라집니다. 가장 작은 디바이스 전력 레벨은 효율이 88%를 넘고 최대로 큰 디바이스에서 93%까지 증가하는 것으로 가정합니다.
3. 트랜스포머 1차측 인덕턴스 오차는 $\pm 5\%$ 입니다.
4. 반사 출력 전압(V_{OR})은 유니버설 라인에 대해 최소 입력 전압에서 $K_p \geq 0.7$ 을, 하이 라인 입력 설계에 대해 $K_p \geq 1$ 을 유지하도록 설정됩니다 (열 제한 환경 효율의 경우 디바이스가 크면 효율이 94%를 넘어야 함). 주어진 동작 조건에서 SR-ZVS를 최대한 활용하려면 $K_p \geq 1.2$ 가 좋습니다.
5. 어댑터 및 오픈 프레임 설계의 최대 전도 손실은 각각 0.6W와 0.8W로 제한됩니다.
6. 피크 및 오픈 프레임 전력 열에서 increased current limit을 선택하고, 어댑터 열에서 standard current limit을 선택합니다.
7. SOURCE 핀이 PCB의 충분한 면적의 동판에 납땜되어 있고 SOURCE 핀 온도를 110°C 이하로 유지하기 위해 히트싱크가 사용됩니다.
8. 주변 온도는 오픈 프레임 설계의 경우 50°C이고, 밀폐형 어댑터의 경우 40°C입니다.
9. 1보다 작은 K_p 값은 1차측 피크 전류에 대한 리플 전류의 비율입니다. 스위칭 사이클의 초기 종료로 인한 전력 제공량 감소를 방지하기 위해 과도 상태 K_p 의 한계점을 0.25 이상으로 하는 것을 권장합니다. 이는 스위치 턴온 시 초기 current limit(I_{INT})이 초과되지 않도록 방지합니다.

1차측 센싱 출력 과전압 보호

InnoSwitch5-Pro IC가 제공하는 1차측 센싱 출력 과전압 보호 기능은 PRIMARY BYPASS 핀으로 유입되는 전류가 I_{SO} 의 기준 전류(Threshold)를 초과할 때 트리거되는 내부 보호 기능을 사용합니다. 이 경우 보호 응답은 래치 오프, 오토-리스타트 등 디바이스의 기능 코드에 따라 달라집니다. PRIMARY BYPASS 필터 커패시터는 내부 필터 역할을 하는 것 외에도, 노이즈 내성을 제공합니다. 바이패스 커패시터가 고주파 필터로 효과적이라면 커패시터는 디바이스의 PRIMARY BYPASS 및 SOURCE 핀에 최대한 가깝게 위치시켜야 합니다.

1차측 센싱 OVP 기능은 정류 및 필터링된 바이어스 권선 전압 서플라이에서 PRIMARY BYPASS 핀까지 제너 다이오드와 저항의 직렬 조합을 연결함으로써 구현할 수 있습니다. 정류 및 필터링된 바이어스 권선 전압 대 권선 전압의 비는 예상 값(권선비의 0.7~1.5배)보다 높거나 낮을 수 있습니다. 1차측 바이어스 권선과 2차측 권선의 커플링이 좋지 않으면 예상보다 낮은 전압이 발생하는 반면, 1차측 바이어스 권선 커패시터에서 피크 충전이 발생하면 예상보다 높은 전압이 발생합니다. 정류 및 필터링된 바이어스 권선 전압은 두 요인 간의 상호 작용에 의해 결정됩니다. 따라서 1차측 바이어스 구성 요소 값을 선택하기 전에 정류된 바이어스 권선 전압을 측정하는 것이 좋습니다. 이 측정은 최저 입력 전압에서 출력에 최고 부하를 가하여 실시하는 것이 좋습니다. 측정된 전압을 이용하여 1차측 센싱 OVP를 얻는데 필요한 부품을 선택합니다. OVP 회로의 저항(R53)의 경우 1) 47Ω OVP 저항과 제너 다이오드를 직렬로 사용하거나 2) ≥47Ω OVP 저항, 제너 다이오드, 범용 블로킹 다이오드를 직렬로 사용하여 OVP 이벤트 중에 BPP로 전류를 흐르게 하되, OVP 회로를 통한 BPP 커패시터 방전은 방지하도록 설계하는 것이 좋습니다.

제너 다이오드와 저항 값은 BPP가 목표 OVP 레벨에서 끌어낸 전류가 BPP 핀 고장 셧다운 기준 전류 I_{SD} 의 최소 한도를 초과하도록 선택해야 합니다. 제너 다이오드는 정상 상태와 과도 상태에서는 전도되어서는 안 됩니다. 따라서 OVP 회로의 클램핑 전압은 해당 조건에서 바이어스 커패시터 전압과 BPP 전압의 차이보다 높아야 합니다. OVP 회로에는 500mW 정격 제너 다이오드를 사용하는 것이 좋습니다.

무부하 소비 전력 감소

InnoSwitch-5 Pro IC는 내부 전류 소스를 통해 충전되는 BYPASS 핀 커패시터에서 에너지를 끌어와 자체 구동 모드로 시작할 수 있습니다. 무부하 소비 전력을 줄이고 다른 조건에서 전반적인 효율을 개선하려면 InnoSwitch-5 Pro IC가 스위칭을 시작할 때 1차측 바이어스 권선을 사용하여 PRIMARY BYPASS 핀에 공급 전류를 제공하는 것이 좋습니다. 트랜스포머의 보조(바이어스) 권선이 이러한 목적을 위해 사용됩니다. PRIMARY BYPASS 핀에 바이어스 권선 드라이버를 공급하면 무부하 소비 전력이 30mW 미만인 파워 서플라이를 설계할 수 있습니다. 가장 낮은 무부하 입력 전력을 위해서는 그림 27에 표시된 저항 R23을 조정해야 합니다. R23의 값을 선택하기 전에 최대 입력 전압 5V, 무부하 조건에서 정류된 바이어스 권선 전압을 측정하는 것이 좋습니다.

2차측 과전압 보호

InnoSwitch5-Pro IC는 2차측 센싱 출력 과전압 보호 기능을 제공합니다. 사용자는 IC 명령을 통해 과전압 기준점(Threshold)의 크기와 응답 유형을 프로그래밍할 수 있습니다.

부품 선택

InnoSwitch5-Pro IC 1차측 회로의 부품

BPP 커패시터

InnoSwitch5-Pro IC의 PRIMARY BYPASS 핀에서 GND에 연결된 커패시터는 1차측 컨트롤러에 대한 디커플링을 제공하고, 또한 그 값은 전류 제한을 결정합니다. 0.47μF 또는 4.7μF 커패시터는 각각 표준 및 강화 I_{UM} 에 사용할 수 있습니다. 전해 커패시터를 사용할 수도 있지만, 양면 보드에는 표면 실장 적층형 세라믹 커패시터가 선호됩니다. IC에 가까이 커패시터를 배치할 수 있고 ESL이 낮기 때문입니다. 크기가 작아 소형 파워 서플라이에도 이상적입니다. 최소 커패시턴스 요건을 충족하기 위해서는 X5R 또는 X7R 유전체를 사용하는 최소 10V, 0805 이상 크기의 커패시터를 사용하는 것이 좋습니다. X7R, X5R과 같이 제조업체나 제품군에 따라 다른 세라믹 커패시터 유형 명칭은 전압 계수가 동일하지 않습니다.

선택한 커패시터의 커패시턴스가 5V에서 20% 이상 떨어지지 않는지 커패시터 데이터 시트를 검토하여 확인하는 것이 좋습니다. Y5U 또는 Z5U/0603 정격 MLCC는 사용하지 마십시오. 이러한 유형의 SMD 세라믹 커패시터는 전압 및 온도 계수 특성이 매우 낮습니다.

바이어스 권선 및 외부 바이어스 회로

1차측 스위치의 DRAIN 핀에서 InnoSwitch5-Pro 1차측 컨트롤러의 PRIMARY BYPASS 핀 사이에 있는 레귤레이션된 내부 전류 소스는 PRIMARY BYPASS 핀에 연결된 커패시터를 충전하여 스타트업을 달성합니다. BPP에 필요한 전류를 공급하는 데 사용할 수 있는 바이어스 공급장치를 만들기 위해서는 적절한 정류기 및 필터 커패시터와 함께 트랜스포머에 바이어스 권선을 제공해야 합니다. 바이어스 권선의 권선비는 가장 높은 입력 전압과 5V, 무부하 출력 조건에서 커패시터 양단에 최소 7V~8V가 발생하도록 선택해야 합니다. 바이어스 권선의 전압이 이보다 낮으면 바이어스 회로가 BPP에 충분한 전류를 주입하지 못해 내부 소스가 턴온되고 무부하 소비 전력이 증가하게 됩니다.

단일 출력 전압을 사용하는 설계의 경우 단일 저장 레귤레이터 회로로 충분할 수 있습니다. 그러나 USB PD 애플리케이션에서 출력 전압 범위는 매우 넓을 수 있습니다(예: EPR 설계의 경우 5V~28V). 이처럼 출력 전압이 크게 변하면 1차측 바이어스 권선 전압이 크게 변합니다. 따라서 넓은 출력 범위 설계의 경우 일반적으로 InnoSwitch5-Pro IC의 PRIMARY BYPASS 핀에 주입되는 전류를 레귤레이션하기 위한 선형 레귤레이터 회로가 필요합니다.

5V 무부하 조건에서 외부 회로의 1차측 바이어스 전류는 InnoSwitch5-Pro IC가 가장 낮은 소비 전력을 달성하도록 I_{S1} 의 최대값으로 설정해야 합니다. BPP 전압은 주입된 BPP 전류가 충분한지 여부를 나타내는 지표로 사용할 수 있습니다. BPP 전압이 V_{SHUNT} (일반적으로 5.36V)에 도달하면 외부에서 BPP에 충분한 전류가 공급됩니다. 그렇지 않으면 1차측 컨트롤러가 레귤레이션된 내부 전류 소스를 사용하여 DRAIN 핀에서 전력을 소모하여 전체 소비 전력이 증가합니다. V_{SHUNT} 를 달성하는 데 필요한 BPP 전류는 동작 스위칭 주파수에 직접 비례하며 데이터 시트의 I_{S1} 및 I_{S2} 파라미터를 사용하여 보간할 수 있습니다.

패스트 또는 울트라 패스트 다이오드에서 일반적으로 나타나는 급격한 리커버리로 인해 더 높은 방사 EMI가 발생할 수 있으므로 정전 커패시턴스가 낮은 glass passivated standard recovery rectifier diode를 사용하는 것이 좋습니다.

최소 22μF의 알루미늄 커패시터를 권장하며, 커패시터 양단에서 발생하는 가장 높은 전압보다 1.2배 높은 정격 전압을 가져야 합니다. 서플라이가 가장 낮은 입력 전압으로 가장 높은 정격 출력 전압과 부하에서 작동할 때 이 커패시터 양단에는 일반적으로 가장 높은 전압이 발생합니다. 28V 출력 설계의 경우 최소 80V, 500mW 정격의 BJT가 권장됩니다.

입력 UV 및 OV 보호

UNDER/OVER INPUT VOLTAGE 핀에서 DC 버스로 연결된 저항은 입력 전압 센싱을 활성화하여 라인 저전압 및 과전압 보호를 제공합니다. 일반적인 유니버설 입력 애플리케이션의 경우 1206 패키지에 각각 1.2~2MΩ의 값을 갖는 저항 2개 또는 3개를 사용하여, 총 V 핀 저항이 3.6~4MΩ이 되도록 하는 것이 좋습니다.

InnoSwitch5-Pro IC는 1차측 센싱 라인 OV 보호 기능을 제공하며, 이 기능은 V 핀을 통과하는 전류가 디글리치 필터(t_{OV+})를 사용하여 UV/OV 핀 라인 과전압 기준점(Threshold)(I_{OV+})을 초과할 때 추가 스위칭 사이클을 억제하는 데 사용할 수 있습니다. V 핀을 통과하는 전류가 UV/OV 핀 라인 과전압 리커버리 기준점(Threshold)(I_{OV-}) 아래로 떨어지면 스위칭이 재개됩니다. 그림 28에서 보여주는 수정된 회로 구성을 사용하면 빠른 AC 리셋이 가능합니다. 입력 공급의 연결이 끊기면 커패시터 C_S 의 전압이 급속하게 줄어들어 InnoSwitch5-Pro IC의 INPUT VOLTAGE MONITOR 핀으로 흐르는 전류가 감소하고 InnoSwitch5-Pro 컨트롤러가 리셋됩니다. 라인 UV/OV 보호 기능은 V 핀을 InnoSwitch5-Pro IC의 SOURCE 핀에 단락하여 비활성화할 수 있습니다.

1차측 클램프

그림 27에서 1차측 스위치가 턴오프되면 누설 에너지가 저항 R10과 R11을 통해 클램프 커패시터 C7로 전달됩니다. 나중에 이 에너지는 병렬 저항 R5와 R6에서 열로 소산됩니다. 더 높은 방사 EMI로 이어지는 패스트 또는 울트라 패스트 다이오드의 일반적인 스냅 리커버리를 방지하려면 정션 커패시턴스가 낮은 glass passivated standard recovery rectifier diode를 사용하는 것이 좋습니다.

C7 커패시터 값을 늘리면 1차측 스위치의 드레인 전압을 더 잘 클램핑하는 데 도움이 됩니다. 그러나 이로 인해 손실이 커질 수도 있다는 점에 유의하는 것이 중요합니다.

클램프 커패시터 정격 전압은 V_{OR} 보다 높아야 합니다. 28V 출력 설계의 경우 V_{OR} 은 일반적으로 135V~185V 범위 내에 있으므로, 1.5nF~3.3nF 범위의 값을 가진 최소 정격 200V의 1206 크기 커패시터가 일반적으로 1

차측 RCD 클램프 회로에 적합합니다. 클램프 다이오드의 역리커버리로 인한 링잉을 줄이는 것 외에도 저항 R10과 R11은 EMI 성능을 개선하는 데 도움이 됩니다. 초기 스파이크가 큰 전류는 1차측 스위치 턴오프 후 저항 R10과 R11을 통해 흐르므로 직렬 클램프 저항에는 수십 옴 범위의 값을 가진 1206 크기의 저항을 사용하는 것이 좋습니다. 병렬 저항 R5와 R6은 클램프 커패시터에 저장된 에너지를 열로 소산합니다. 낮은 값의 저항을 사용하면 드레인 전압을 더 잘 클램핑하는 데 도움이 되지만 손실이 커집니다. 이러한 저항에서 손실되는 에너지는 InnoSwitch5-Pro IC의 I_{LM} 제곱에 비례하므로, 특히 I_{LM} 이 높은 디바이스의 경우 1206 패키지 크기의 저항을 2개 이상 사용하는 것이 좋습니다.

유니버설 AC 입력이 있는 28V 출력 설계의 경우, 역방향 스탠드오프 전압이 200V이고 정격 전력이 3.3W 또는 5W 연속인 TVS를 사용하면 일반적으로 충분합니다.

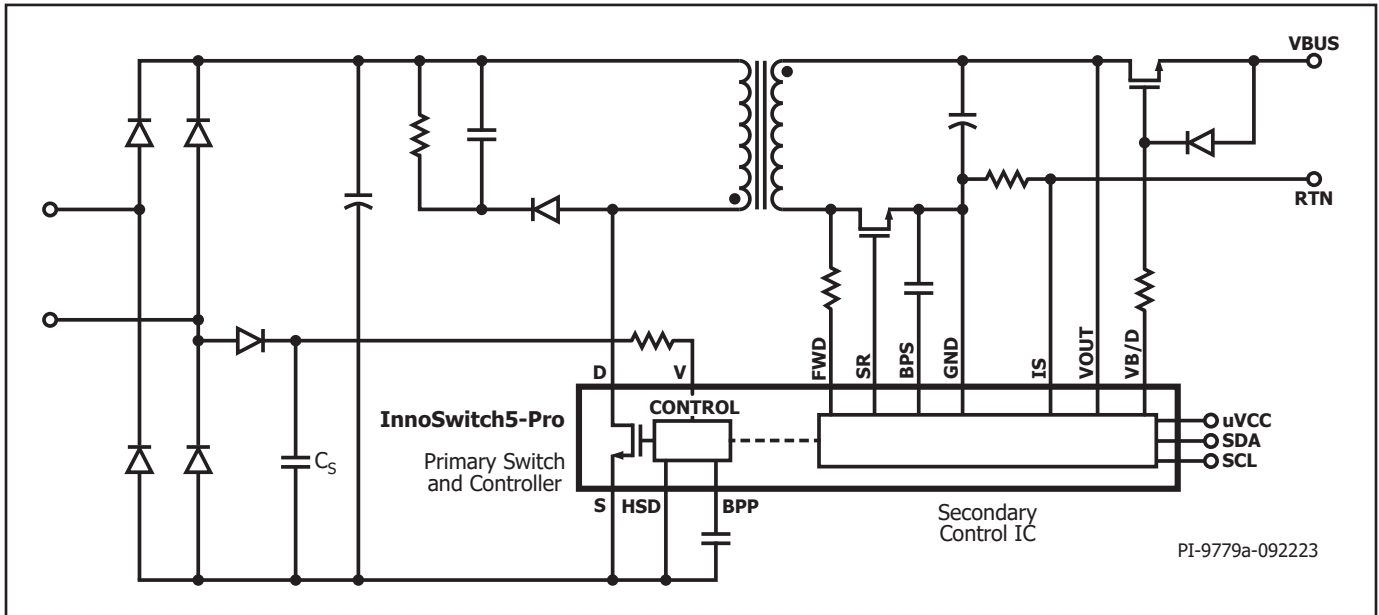


Figure 28. Fast AC Reset Configuration.

InnoSwitch5-Pro 2차측 회로의 부품

SECONDARY BYPASS 핀 - 디커플링 커패시터

InnoSwitch5-Pro IC의 SECONDARY BYPASS 핀을 디커플링하는 데는 2.2μF, 10V/X7R 또는 X5R/0805 이상 크기의 적층형 세라믹 커패시터가 사용되어야 합니다. 출력 전압이 레귤레이션 전압 레벨에 도달하기 전에 SECONDARY BYPASS 핀 전압이 4.5V가 되어야 하므로 BPS 커패시터 값이 이보다 상당히 높을 시 출력 전압이 스타트업 중에 오버슈트를 보일 수 있습니다. 1.5μF 보다 낮은 값은 커패시턴스가 충분하지 못할 수 있으며 예상치 못한 상황을 초래할 수 있습니다. 본 커패시터는 IC 핀에 인접해 있어야 합니다. BPS 전압으로부터 충분한 마진을 확보하기 위해 BPS 커패시터에는 최소 10V 정격이 권장됩니다. 특히 0603과 같은 소형 패키지 SMD의 경우 인가된 DC 전압에 따라 세라믹 커패시터의 커패시턴스가 크게 떨어지므로 동작 시 실제 값을 보장하려면 0805 크기가 필요합니다. 6.3V/0603/X5U 또는 Z5U 유형의 MLCC는 이러한 이유로 권장되지 않습니다. X7R, X5R과 같이 제조업체나 제품군에 따라 다른 세라믹 커패시터 유형 명칭은 전압 계수가 동일하지 않습니다. 선택한 커패시터의 커패시턴스가 4.5V에서 20% 이상 떨어지지 않는지 커패시터 데이터 시트를 검토하여 확인하는 것이 좋습니다. 최적의 결과를 위해서는 X5R 또는 X7R 유전체를 사용하는 커패시터를 사용해야 합니다.

파워 서플라이의 출력 전압이 5V 이상인 경우 2차측 컨트롤러에 대한 공급 전류는 IC의 OUTPUT VOLTAGE(VOUT) 핀에서 제공되는데, 이 핀의 전압이 SECONDARY BYPASS 핀의 전압보다 높기 때문입니다. 파워 서플라이의 출력 전압이 5V 미만인 기동 중 및 작동 조건에서 2차측 컨트롤러는 FORWARD 핀에 연결된 내부 전류 소스로부터 전류를 공급받습니다.

파워 서플라이가 더 높은 출력 전압에서 작동하는 경우 V_{OUT} 에서 2차측 바이어스 공급을 유도하면 내부 선형 레귤레이터에서 상당한 손실이 발생하여 2차측 칩 온도가 증가합니다. 트랜스포머에서 적절한 정류기와 필터로 바이어스 권선을 제공하여 가장 높은 출력 전압에서 BPS 핀에 필요한 전류를 공급할 수 있습니다. 이 바이어스 공급은 출력에 따라 조정되고 V_{BPS} (4.5V)보다 커야 하므로, 더 낮은 출력 전압에서는 필요한 전류를 공급하지 못할 수 있습니다. 2차측 바이어스 권선 턴 수와 2차측 권선 턴 수의 비는 바이어스 권선 전류가 BPS 핀에 전류를 공급하기 시작하는 출력 전압을 결정합니다. BPS 커패시터와 2차측 바이어스 권선 필터 커패시터 사이에 있는 저항의 값은 28V, 풀부하 조건에서 최소 7mA 전류가 BPS 핀으로 흐르도록 선택하는 것이 좋습니다.

FORWARD 핀 저항

충분한 IC 공급 전류를 위해 47Ω , 5% 저항을 사용하는 것이 좋습니다. 동기 정류기 드라이브 타이밍과 같은 디바이스 동작에 영향을 줄 수 있기 때문에 더 낮은 저항 값은 사용하지 않아야 합니다. 최대 $1k\Omega$ 의 더 높은 저항 값을 옵션 병렬 패스트 리커버리 다이오드와 함께 사용하면 동기 정류기 게이트 드라이브 듀티를 조정할 수 있습니다. 다이오드 애노드는 트랜스포머 권선에 연결되고 캐소드는 FORWARD 핀에 연결됩니다. 그림 29, 30, 31, 32는 양호하거나 그렇지 못한 FORWARD 핀 전압 파형의 예를 나타냅니다. V_D 는 SR 양단의 포워드 전압 강하입니다.

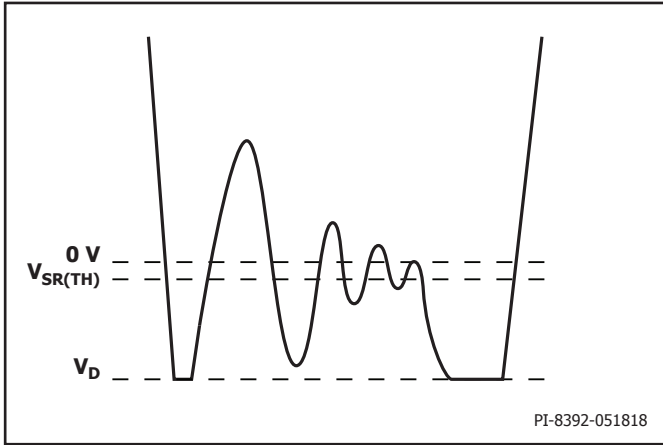


Figure 29. Unacceptable FORWARD Pin Waveform After Handshake with SR Switch Conduction During Flyback Cycle.

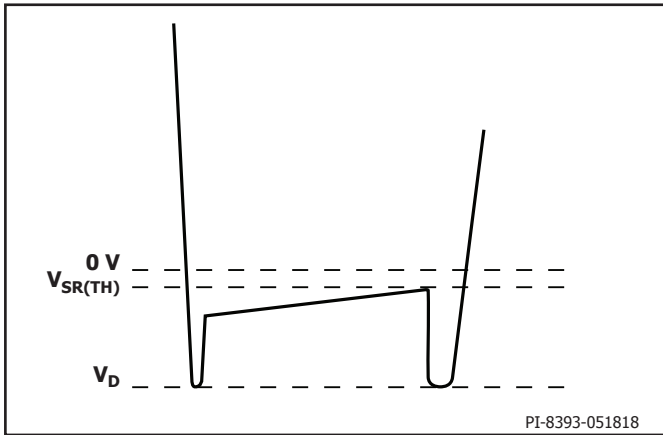


Figure 30. Acceptable FORWARD Pin Waveform After Handshake with SR Switch Conduction During Flyback Cycle.

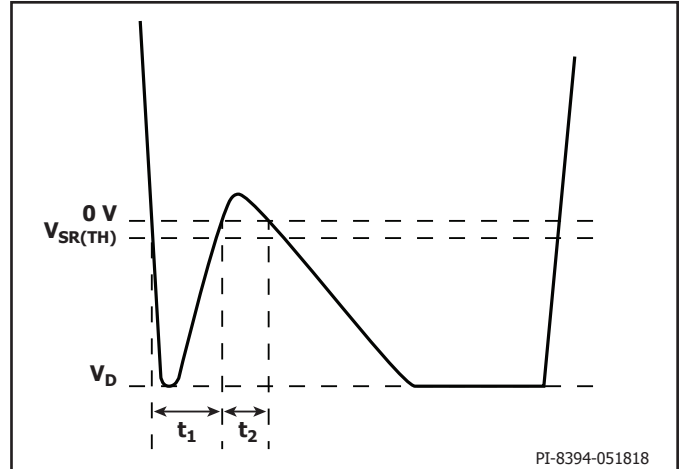


Figure 31. Unacceptable FORWARD Pin Waveform Before Handshake with Body Diode Conduction During Flyback Cycle

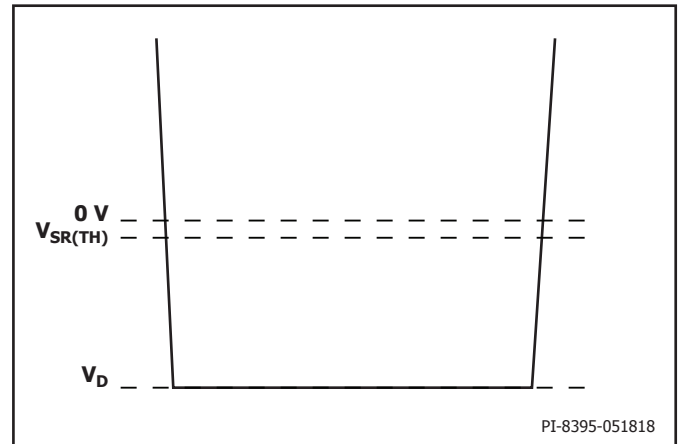


Figure 32. Acceptable FORWARD Pin Waveform Before Handshake with Body Diode Conduction During Flyback Cycle.

동기 정류기 FET

출력에 간단한 다이오드 정류기를 사용해도 되지만 SR FET를 사용하면 European CoC 및 U.S. DoE 에너지 효율 요건을 충족하는 데 필요한 동작 효율을 크게 개선할 수 있습니다. SR FET 게이트는 InnoSwitch5-Pro IC의 SYNCHRONOUS RECTIFIER DRIVE 핀에 직접 연결해야 합니다(SR FET의 게이트 회로에는 저항을 추가로 연결하면 안 됨). 스타트업 중 1차측-2차측 핸드셰이크 후 제어권이 2차측 컨트롤러로 넘어가면, 2차측 컨트롤러는 플라이백 사이클이 시작될 때 SR FET를 켭니다. SR FET의 V_{DS} 크기가 $V_{SR(TH)}$ 아래로 떨어지면 SR FET가 턴오프됩니다. SR FET가 턴오프되면 SR FET의 바디 다이오드를 통해 전류가 정류되면서 플라이백 사이클의 나머지 부분이 완료됩니다. SR 드레인 핀 - FWD 저항 - FWD 핀을 포함하는 FWD 패턴의 길이는 SR FET의 듀티 비를 결정한다는 점에 유의해야 합니다. 이 패턴이 더 길면 SR FET는 플라이백 사이클 동안 예상보다 일찍 꺼질 수 있고, 바람직하지 않은 긴 다이오드 전도가 발생하여 효율이 감소할 수 있습니다. 다른 경우, SR FET가 2차측 전도 시간보다 약간 더 오래 전도되어 2차측 마이너스 전류가 발생하면 원하는 동작이 관찰될 때까지 FWD 핀에 연결된 저항(최대 $1k\Omega$)을 높이는 것이 좋습니다.

다음 표는 다양한 설계에서 SR FET $R_{DS(ON)}$ 을 선택하는 것에 관한 권장 사항을 제공합니다. 100W 이상 정격인 설계의 경우 유효 $R_{DS(ON)}$ 을 줄이기 위해 2개의 SR FET를 병렬로 사용하는 것이 좋습니다. 이를 통해 효율을 개선하고 동일한 2차측 RMS 전류에 대한 SR FET 부품 온도를 낮출 수 있습니다.

Output	FET $R_{DS(ON)}$
20 V / 3 A	7 mΩ
28 V / 3 A and above	3 mΩ or lower

Table 12. Recommended SR FET $R_{DS(ON)}$ for Different Designs.

SR FET 드라이버는 서플라이 레일에 SECONDARY BYPASS 핀을 사용하고 이 전압은 일반적으로 4.5V입니다. 데이터 시트에 온도 전압에서 게이트 전압 4.5V에 대한 $R_{DS(ON)}$ 이 명시되어 있는 경우 기준 전압(Threshold)(절대 최대값)이 최대 4V인 스위치를 사용할 수 있지만, 기준 전압이 높은 FET는 적합하지 않으며, 1.5V~2.5V인 FET가 이상적입니다.

InnoSwitch5-Pro IC를 사용한 설계는 일반적으로 SR FET에 쇼트키 다이오드를 사용할 필요가 없습니다. SR FET 게이트-소스 전압의 상승 및 하강 시간은 게이트-소스 커패시턴스와 InnoSwitch5-Pro IC의 구동 강도에 따라 결정됩니다. 따라서 하나만 사용하는 대신, 병렬로 연결된 SR FET 두 개를 사용하면 이러한 타이밍이 더 길어집니다.

SR FET 드레인-소스 정격 전압은 트랜스포머 권선비, 임출력 전압, SR FET 턴오프 전압 스파이크에 따라 예상되는 최악의 피크 역전압(PIV)과 비교하여 충분한 마진이 있어야 합니다. 120V 정격 FET는 출력 전압이 20V 이상인 설계에 적합합니다.

출력 권선 누설 리액턴스와 SR FET 커패시턴스(C_{OSS}) 간 상호 작용은 1차측 스위치 턴온으로 인해 권선에서 전압 역전이 발생할 때 전압 파형에 링잉을 발생시킵니다. 이 링잉은 SR FET 양단에 연결된 RC 또는 RCD 스너버를 이용하여 억제할 수 있습니다. 5Ω~47Ω 범위의 스너버 저항을 사용할 수 있습니다(저항 값이 높으면 효율이 현저히 떨어집니다). 사용되는 저항의 수와 해당 디바이스 패키지는 스너버 회로에서 전력 손실을 처리할 수 있도록 선택해야 합니다. 스위칭 다이오드도 스너버 저항과 병렬로 연결되어 손실을 최소화할 수 있습니다. 대부분의 설계에는 220pF~3.3nF 값의 X7R 커패시터가 적합합니다. 더 높은 I_{LM} 설계의 경우, 스타트업 중 SR FET 전압 스트레스를 줄이기 위해 위에서 설명한 SR 스너버 외에도 2차측 권선에 RCD 클램프를 사용하는 것이 좋습니다. 이 추가 클램프 회로에서 다이오드의 애노드는 SR FET DRAIN 핀에 연결되고, 그 다음에 다이오드에 직렬로 연결된 병렬 RC 회로가 연결됩니다. 5kΩ~20kΩ 범위의 1206 크기 저항과 10nF~100nF 범위의 1206 크기 200V 정격 커패시터가 권장됩니다.

출력 커패시터

알루미늄 폴리머 고체 커패시터를 사용하는 것이 작은 사이즈, 안정적인 온도 특성, 매우 낮은 ESR 및 높은 RMS 리플 전류 정격으로 인해 상당히 선호됩니다. 그러나 대부분의 고주파 플라이백 스위칭 파워 서플라이에는 낮은 ESR 알루미늄 전해 커패시터가 적합합니다. 이러한 커패시터를 통해 초소형 충전기 및 어댑터를 설계할 수 있습니다.

일반적으로 출력 전류 1암페어 당 200μF~300μF의 알루미늄 폴리머 커패시턴스가 적절합니다. 커패시턴스 선택에 영향을 미치는 다른 요인에는 출력 리플이 있습니다. 최고 출력 전압에 충분한 마진을 더한 것보다 높은 정격 전압을 가진 커패시터를 사용해야 합니다.

출력 과전압 보호

파워 서플라이에서 제공할 수 있는 최대 전력은 프로그래밍된 V_{KP} 와 풀 스케일 전류 제한의 곱으로 구합니다. 프로그래밍된 V_{KP} 기준점(Threshold) 미만의 출력 전압의 경우, InnoSwitch5-Pro IC는 프로그래밍된 전류 제한에 도달하면 출력 전류를 제한합니다. 풀 스케일 전류 제한은 IS 핀과 GND 핀 사이의 저항을 통해 설정됩니다. I^2C 를 통해 더 낮은 전류 제한 값을 프로그래밍할 수 있습니다. 출력 전압이 V_{KP} 기준점(Threshold)을 넘어서는 경우 InnoSwitch5-Pro IC는 정전력 특성을 제공합니다. 프로그래밍된 전류 제한 내에서 부하 전류가 증가할 시 출력 전압과 전류의 곱이 V_{KP} 와 풀 스케일 전류 제한의 곱으로 설정된 최대 전력과 같아지도록 출력 전압이 낮아집니다.

uVCC 핀의 디커플링 커패시터

uVCC와 GND 핀 사이에 최소 2.2μF, X7R 세라믹 커패시터를 배치하는 것이 좋습니다. 외부 마이크로 컨트롤러가 uVCC에서 전원을 공급받는 28V 출력 설계의 경우, 2차측 바이어스 권선에서 uVCC까지 오픈 선형 레귤레이터 회로가 제안됩니다.

SDA 및 SCL 핀용 풀업 저항

400kHz 주파수에서 통신하려면 SDA 및 SCL 핀 각각에서 uVCC 핀으로 가는 4.7kΩ 풀업 저항이 권장됩니다. 풀업 저항의 최대값은 SCL/SDA 라인과 I^2C 마스터에서 제공하는 커패시턴스에 따라 다릅니다. 총 커패시턴스를 20pF로 가정할 때, 표 11에 정리된 SCL 클럭 주파수에 따라 결과 전압은 V_{IL} 기준점(threshold)까지 상승합니다.

VOUT 핀의 디커플링 커패시터

1μF~2.2μF 정격의 X7R 세라믹 커패시터를 VOUT 핀 가까이 배치하는 것이 좋습니다. BPS, uVCC, VOUT 핀 디커플링 커패시터의 접지를 함께 연결하여 IC에 더 가깝게 배치하고, 얇은 패턴을 통해 전원 GND와 쉘빈 연결을 하여 우수한 노이즈 내성을 보장하는 것이 좋습니다.

IS-GND 핀 전류 센싱 저항

이 센싱 저항을 선택하면 필수 풀 스케일 전류가 IS-GND 핀 양단에 32mV 강하를 일으킵니다. 오차가 1% 이하인 저항을 사용하는 것이 좋습니다. 이 센싱 저항은 IS 핀 필터 회로(10Ω 저항과 최소 1μF 커패시터로 구성)에 쉘빈 연결이 있어야 하며 정확한 전류 측정과 CC 레귤레이션을 위해 InnoSwitch5-Pro IC 핀에 최대한 가깝게 배치하는 것이 좋습니다.

출력 디커플링 커패시터

세라믹 출력 디커플링 커패시터는 ESD 성능을 개선하는 데 도움이 됩니다. 이 커패시터는 파워 서플라이의 출력 단자 또는 Type-C 커넥터에 최대한 가깝게 배치해야 합니다.

버스 스위치

높은 부하 전류가 효율에 미치는 영향을 줄일 수 있도록 낮은 $R_{DS(ON)}$ N-채널 FET 버스 스위치를 사용할 것을 권장합니다. FET가 로직 레벨 FET 일 필요는 없습니다. VB/D 핀은 일반적으로 V_{OUT} 보다 7V 높게 전압을 공급할 수 있으므로 게이트 기준점(Threshold)이 4V인 FET를 충분히 향상시킬 수 있습니다. FET 드레인-소스 정격 전압은 파워 서플라이의 최대 출력 전압으로부터 충분한 마진이 있어야 합니다. 28V 출력 설계의 경우 최소 40V 정격의 FET를 사용하는 것이 좋습니다.

버스 방전

버스 방전을 위한 저항 값은 Type-C 커넥터의 출력 전압을 0V로 낮추기 위한(즉, 버스 스위치를 열어야 할 때) 방전 시간 요구 사항에 따라 선택되며, VB/D 핀 내부 전류 방전 한계 $I_{B/D(PS)}$ 는 50mA입니다. 28V 설계에는 USB PD 방전 시간 사양을 충족하고 $I_{B/D(PS)}$ 에서 충분한 마진을 제공하기 위해 1kΩ 저항이 권장됩니다. 단방향 전류 흐름을 위해 버스 스위치 SOURCE-GATE 핀에 범용 다이오드를 직렬로 연결하는 것이 좋습니다.

외부 컨트롤러

SDA 및 SCL 라인을 통해 I²C 명령을 InnoSwitch5-Pro IC로 보내려면 외부 컨트롤러가 필요합니다. 독립 실행형 애플리케이션의 경우 외부 컨트롤러는 InnoSwitch5-Pro IC의 uVCC 핀에서 전력을 공급받을 수 있습니다. 2.8V의 낮은 공급 전압에서도 동작을 유지할 수 있어야 합니다.

회로 기판 레이아웃에 대한 권장 사항

InnoSwitch5-Pro 기판 파워 서플라이에 권장되는 회로 기판 레이아웃은 그림 33과 34를 참조하십시오.

단일 지정 그라운드

입력 필터 커패시터에서 SOURCE 핀에 연결된 동판까지 동일한 그라운드를 사용합니다.

바이패스 커패시터

PRIMARY BYPASS와 SECONDARY BYPASS 핀 커패시터는 각각 PRIMARY BYPASS-SOURCE 및 SECONDARY BYPASS-SECONDARY GROUND 핀에 바로 인접해 있어야 하고 이러한 커패시터에 대한 연결 패턴은 짧아야 합니다.

1차측 루프 연결

입력 필터 커패시터, 트랜스포머 1차측 및 IC를 연결하는 1차측 루프의 면적은 가능한 한 작게 유지해야 합니다.

IS-GND 핀 커패시터

정확한 정전류 레귤레이션을 위해 InnoSwitch5-Pro IC의 IS 핀과 GND 핀 사이에 1μF 이상의 세라믹 커패시터를 사용하는 것이 좋습니다.

1차측 클램프 회로

1차측 스위치 드레인과 EMI에서 누설 관련 전압 스트레스를 줄이려면 클램프 부품을 트랜스포머와 InnoSwitch5-Pro IC에 연결하는 루프를 최소화합니다.

써멀 고려 사항

SOURCE 핀은 IC 리드 프레임과 내부적으로 연결되며 디바이스의 열을 방출하는 주 경로가 됩니다. 따라서 SOURCE 핀은 단일 지정 그라운드 역할뿐만 아니라 히트싱크 역할도 하도록 IC 아래의 동판 영역에 연결해야 합니다. 이 영역은 노이즈가 없는 소스 노드에 연결되기 때문에 EMI 성능을 훼손하지 않고 IC의 좋은 방열을 위해 이 영역을 최대화해야 합니다. 출력 SR 스위치의 경우에도 마찬가지로 패키지의 핀에 연결된 PCB 면적을 최대화하여 SR 스위치에서 열이 소산되도록 합니다.

IC 온도를 최대 절대 제한값 아래로 안전하게 유지하려면 보드에 충분한 동판 영역을 제공해야 합니다. IC의 SOURCE 핀이 납땜된 동판에 제공되는 동판 면적은 정격 풀부하 및 가장 낮은 정격 입력 AC 공급 전압에서 파워 서플라이를 작동할 때 IC 온도를 110°C 아래로 유지할 수 있을 정도로 넓어야 합니다.

Y 커패시터

Y 커패시터는 1차측 입력 필터 커패시터 플러스 단자와 트랜스포머 2차측 출력 플러스 또는 리턴 단자 사이에 직접 연결되어야 합니다. 이와 같은 배선으로 높은 진폭의 커먼 모드 서지 전류를 IC로부터 떨어져 흐르게 할 수 있습니다. 참고 - 입력 pi-filter(C, L, C)를 EMI 필터로 사용하는 경우 필터 내 인덕터는 입력 필터 커패시터의 마이너스 단자 사이에 배치해야 합니다.

출력 SR FET

최상의 성능을 위해서는 2차측 권선, 출력 SR FET, 출력 필터 커패시터를 연결하는 루프 면적을 최소화해야 합니다.

IS-GND 핀, 센싱 저항 패턴

정확한 CC 설정 포인트를 가지려면 전류 센싱 저항에서 IS-GND 핀까지의 패턴을 전류 센싱 저항의 두 노드 각각에 스타 결선으로 연결하는 것이 좋습니다. IS-GND 센싱 패턴은 저항의 솔더 패드 또는 센싱 레지스터로 들어오고 나가는 부하 패턴의 전압 강하를 측정하지 않도록 전류 센싱 저항의 솔더 패드 가장 안쪽에 있어야 합니다.

uVCC, SDA 및 SCL 핀

SDA 및 SCL 핀에 대한 패턴은 노이즈가 있는 노드나 패턴과 떨어져 있어야 합니다. 가능하면 SDA 및 SCL 패턴에 대해 병렬로 쉼드 패턴을 만들어야 합니다.

ESD

ESD/HIPOT 요건을 쉽게 충족하려면 1차측과 2차측 회로 사이에 충분한 공간거리(>8mm)를 유지해야 합니다. 스파크 갭은 출력 플러스 레일과 AC 입력 중 하나 사이에 직접 배치하는 것이 가장 좋습니다. 이러한 구성에서 6.2mm 스파크 갭은 여러 해당 안전 규격의 연면거리 및 공간거리 요구 사항을 충족하는 데 충분할 때가 많습니다. 스파크 갭의 전압은 AC 피크 입력을 초과하지 않으므로 이러한 간격은 1차측에서 2차측까지의 간격보다 작습니다.

USB PD 통신에 사용되는 컨트롤러가 있는 경우 컨트롤러의 그라운드는 C 형 커넥터의 GND 핀이 아닌 InnoSwitch5-Pro IC의 GND 핀에 연결되어야 하며 이는 ESD 성능에 도움이 됩니다. 그러나 여기에 컨트롤러 IC에 별도의 서브 보드가 연결되고 그라운드 경로가 길어질 경우, 컨트롤러 IC의 그라운드를 USB 커넥터 GND 핀에 더 가깝게 연결하면 USB PD 준수 테스트 중 아이 다이어그램(eye diagram)에 도움이 될 수 있습니다.

드레인 노드

드레인 스위칭 노드에서 주로 노이즈가 생성됩니다. 따라서 드레인 노드에 연결된 부품은 IC에 가까이 배치하지만 민감한 피드백 회로에서는 멀리 떨어져 배치해야 합니다. 클램프 회로 부품은 PRIMARY BYPASS 핀에서 물리적으로 멀리 배치하고 패턴 길이를 최소화해야 합니다.

입력 정류기 필터 커패시터, 1차측 권선, IC 1차측 스위치로 구성된 루프 영역은 가급적 작게 유지해야 합니다.

Layout Example

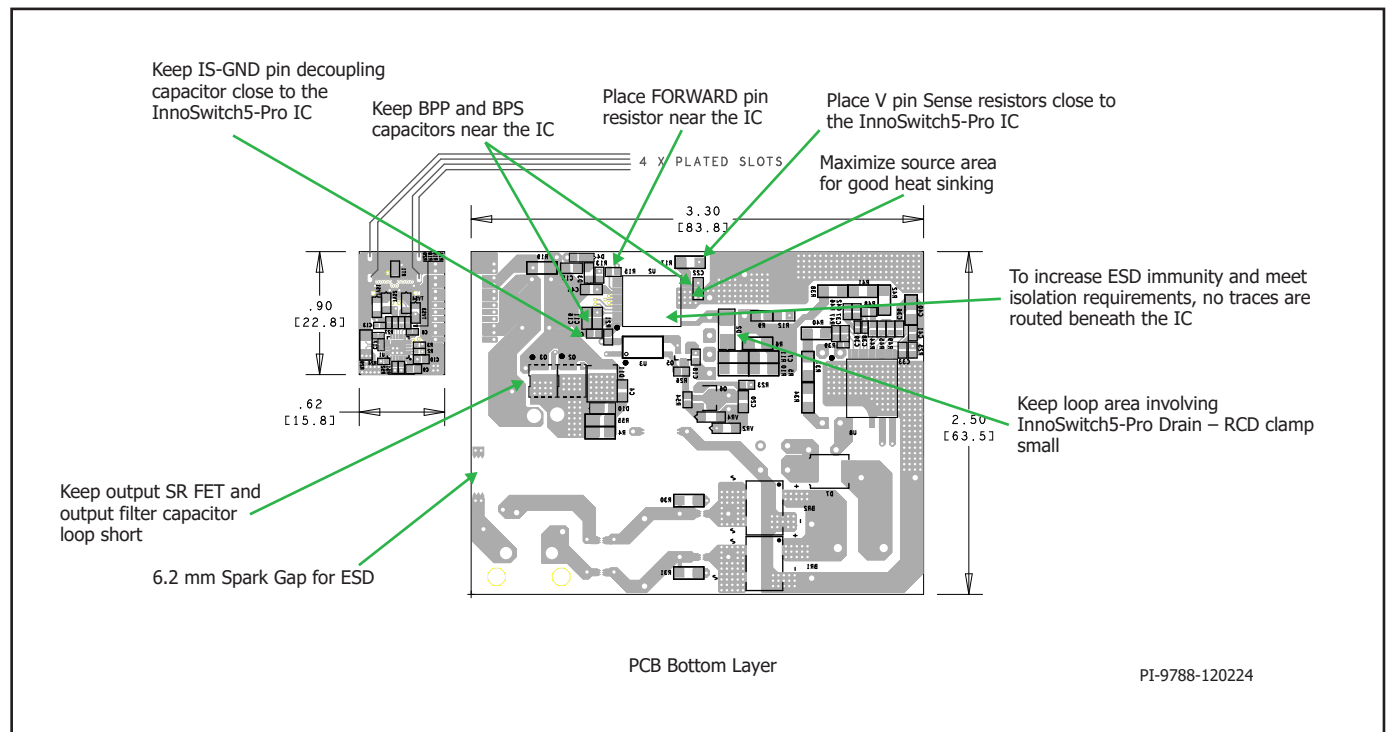


Figure 33. PCB Layout Recommendation – Bottom Layer.

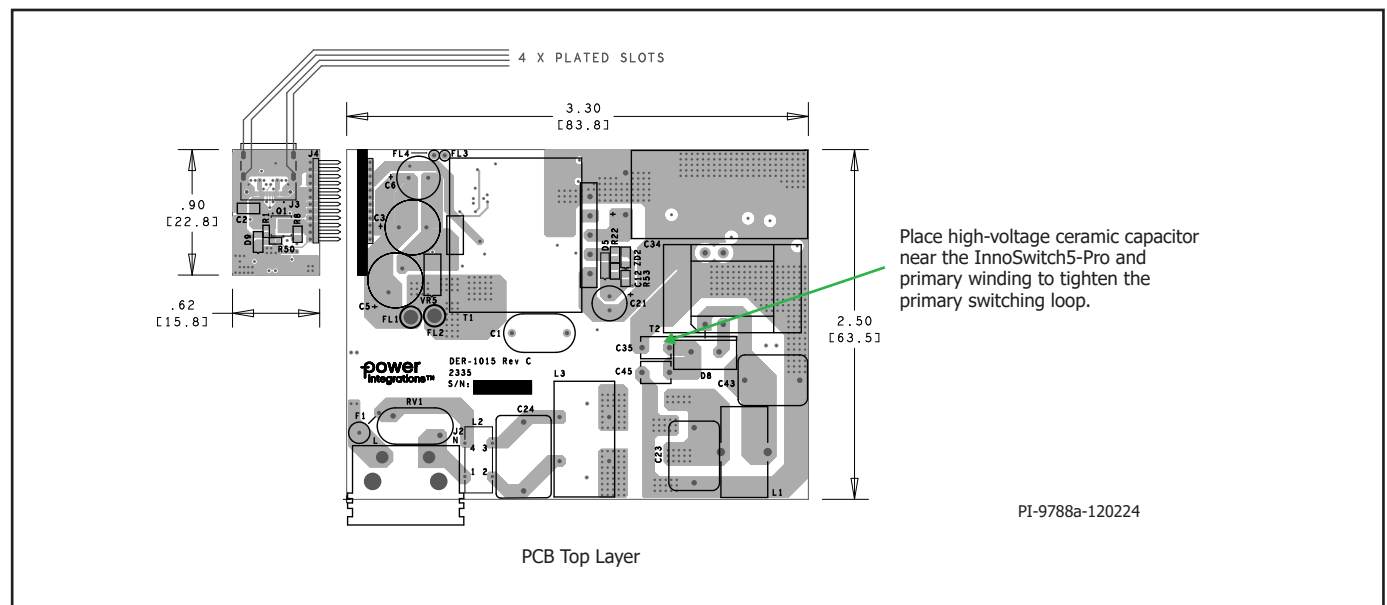


Figure 34. PCB Layout Recommendation – Top Layer.

EMI 감소를 위한 권장 사항

- 부품을 적절하게 배치하고 1차측 및 2차측 전원 회로의 루프 면적을 작게 유지하면 방사 및 전도 EMI를 최소화할 수 있습니다. 루프 면적을 작게 유지하도록 주의를 기울여야 합니다.
- 1차측 RCD 클램프 회로에서 다이오드와 직렬로 연결된 저항은 링잉을 도와 EMI를 줄이는 데 기여합니다.
- 1차측 바이어스 권선과 직렬로 연결된 저항은 방사 EMI를 줄일 수 있습니다.
- 커먼 모드 노이즈를 충분히 줄이려면 일반적으로 파워 서플라이 입력에 커먼 모드 초크가 필요합니다. 단, 트랜스포머에서 션드 권선을 사용해도 동일한 성능을 얻을 수 있습니다. 션드 권선은 입력에서 커먼 모드 필터 인덕터와 함께 사용하여 전도 및 방사 EMI 마진을 개선할 수도 있습니다.
- SR 스위치 RC 스너버 부품값을 조절하면 고주파 방사 및 전도된 EMI를 줄이는 데 도움이 됩니다.
- 디퍼렌셜 인덕터 및 커패시터로 구성된 pi-filter를 입력 정류기 회로에 사용하여 저주파수 디퍼렌셜 EMI를 줄일 수 있습니다.
- 파워 서플라이 출력에 연결된 1μF 세라믹 커패시터는 방사 EMI를 줄일 수 있습니다.

트랜스포머는 파워 서플라이가 최저 입력 전압에서 정격 전력을 제공하도록 설계되어야 합니다. 정류된 DC 버스의 최저 전압은 사용되는 필터 커패시터의 커패시턴스에 따라 달라집니다. 3μF/W가 충분한 마진을 제공하지만, DC 버스 전압을 항상 70V 이상으로 유지하기 위해서는 최소 2μF/W를 사용하는 것을 권장합니다. 트랜스포머 1차측 권선 인덕턴스를 선택하기 위해 설계 계산을 확인하려면 DC 버스의 리플을 측정해야 합니다. PI Expert Online(<https://piexpertonline.power.com/>)을 사용하면 InnoSwitch5-Pro를 쉽게 설계할 수 있습니다.

스위칭 주파수(f_{sw})

InnoSwitch5-Pro IC의 고유 특징으로, 풀부하의 경우 설계자는 스위칭 주파수를 50kHz~130kHz 사이로 설정할 수 있습니다. 더 작은 트랜스포머의 경우 풀부하 스위칭 주파수는 130kHz로 설정되어야 합니다. 풀부하 스위칭 주파수 설정 시에는 1차측 인덕턴스와 피크 전류 오차를 고려하여 평균 스위칭 주파수가 과부하 감지 주파수의 최소 기준점(Threshold)인 f_{owl} 을 초과하지 않도록 하여 오토-리스타트를 방지하는 것이 중요합니다.

표 13은 디바이스 크기에 따른 스위칭 주파수 선택 가이드입니다. 내부 고전압 스위치와 트랜스포머 크기에 따른 전반적인 디바이스 손실 사이의 최적의 절충안을 보여줍니다.

Device	Recommended Full Load Switching Frequency
INN5375F	90-110 kHz
INN5377F	70-90 kHz
INN5477F	60-80 kHz

Table 13. Recommended Switching Frequency for Different Devices*.

* 더 큰 디바이스는 $R_{DS(on)}$ 가 더 낮고 I_{LM} 이 더 큼니다. 고전력 애플리케이션(>75W)에서 사용하도록 설계되었습니다. IEC 표준에 따라 이러한 설계는 고조파 전류 요구 사항을 충족해야 하므로 역률 보정 프런트 엔드가 필요합니다. 이러한 설계의 경우 DC-DC 섹션에 대한 입력 전압이 380-400VDC 범위에 있다고 가정합니다.

권선비에 의해 발생된 전압, $V_{or}(V)$

이 파라미터는 2차측 전도 시간 동안 (트랜스포머 권선비를 통해) 2차측 권선에서 1차측 권선으로 반사된 전압입니다. ZVS 기능을 최대한으로 사용하고 라인/부하에 가장 균일한 효율을 얻기 위해 권선비에 의해 발생된 전압(V_{or})을 유니버설 입력의 최소 입력 전압에서 $K_p = 0.7$ 로 유지하고, 하이 라인 전용 조건에 대해서는 $K_p = 1$ 로 유지할 수 있도록 설정합니다.

설계 최적화를 위해 다음을 고려하십시오.

- V_{or} 이 높으면 V_{MIN} 에서 전력 공급을 늘릴 수 있습니다. 즉, 입력 커패시터의 값을 최소화하고 InnoSwitch5-Pro 디바이스에서 제공되는 전력 용량을 최대화합니다.
- V_{or} 이 높으면 출력 다이오드 및 SR 스위치의 전압 스트레스가 줄어듭니다.
- V_{or} 을 높이면 누설 인덕턴스를 증가시켜 파워 서플라이의 효율성을 감소시킵니다.
- V_{or} 이 높으면 2차측 피크 전류와 RMS 전류가 증가하여 2차측 동판 손실 및 다이오드 손실이 늘어날 수 있습니다.

여기에는 몇 가지 예외가 있습니다. 매우 높은 출력 전류의 경우 최고 효율을 얻으려면 V_{or} 을 감소시켜야 합니다. 출력 전압이 15V를 넘는 경우 V_{or} 을 높여 출력 동기 정류기 양단의 적절한 PIV를 유지해야 합니다.

피크 전류에 대한 리플 비, K_p

K_p 가 1보다 낮은 경우 연속 전도 모드를 나타내며 여기서 K_p 는 리플 전류와 1차측 피크 전류 간의 비율입니다(그림 35).

$$K_p = K_{RP} = I_R / I_P$$

1보다 큰 K_p 는 불연속 전도 모드를 나타냅니다(그림 36). 이 경우 K_p 는 2차측 다이오드 전도 시간에 대한 1차측 스위치 오프 타임 비율입니다.

$$K_p = K_{DP} = (1 - D) \times T / t = V_{or} \times (1 - D_{MAX}) / ((V_{MIN} - V_{DS}) \times D_{MAX})$$

InnoSwitch5-Pro 설계에는 최소 예상 DC 버스 전압에서 0.7 이상인 K_p 를 사용하는 것이 좋습니다. InnoSwitch5-Pro IC를 사용한 SR-ZVS는 1차측 스위치의 ZVS 턴온을 DCM 사이클(즉, $K_p \geq 1$)에서만 보장하므로 하이 라인 입력에서 설계가 완전히 DCM으로 작동하는 것이 좋습니다. 이를 보장하면 SR FET 전압 스트레스도 낮아집니다. SR-ZVS 동작의 경우, 이 기능을 최대한 활용하고 ZVS 턴온을 달성하기 위해서는 최소한 하이 라인에서 $K_p \geq 1.2$ 가 좋습니다.

일반적인 USB PD와 넓은 출력 전압 범위가 필요한 고속 충전 설계의 경우 출력 전압 변화에 따라 K_p 도 크게 변합니다. K_p 는 높은 출력 전압 조건에 대해 높으며 출력 전압이 낮아지면 함께 낮아집니다. PIXI 스프레드시트를 사용하면 적절한 설계 마진을 확보하면서 K_p , 1차측 권선 인덕턴스, 트랜스포머 권선비, 동작 주파수 선택을 효과적으로 최적화할 수 있습니다.

코어 유형

코어는 파워 서플라이 케이스의 물리적 한계에 따라 선택해야 합니다. 손실이 적은 코어를 선택하여 열로 인한 문제를 줄이는 것이 좋습니다.

안전 마진, M(mm)

1차측과 2차측 사이에 안전 절연거리가 필요하고 3중 절연 와이어를 사용하지 않는 설계의 경우, 각 보빈 측면에 사용할 안전 마진 폭이 중요합니다. 유니버설 입력 설계의 경우, 6.2mm의 총 마진이 필요하며 3.1mm의 값이 권선의 양쪽에서 사용됩니다. 수직 보빈의 경우 여백이 대칭적이지 않을 수 있습니다. 그러나 6.2mm의 총 마진이 필요한 경우 물리적 마진을 보빈의 한 쪽에만 적용할 수 있습니다. 3중 절연 와이어를 사용하는 설계의 경우, 필요한 연면거리를 충족시키기 위해 작은 마진

추가가 필요할 수 있습니다. 모든 코어 크기에 맞는 다양한 보빈이 있으며, 각 보빈은 기계적 간격이 서로 다릅니다. 보빈의 데이터 시트를 참조하거나 문의하여 설계에 필요한 특정 마진을 확인하시기 바랍니다. 마진이 줄어들면 권선에 사용할 수 있는 면적이 줄어들고, 권선 면적은

코어 크기가 작을수록 비례적으로 줄어듭니다. InnoSwitch5-Pro IC를 사용하는 소형 파워 서플라이 설계의 경우 2차측 권선에 3중 절연 와이어를 사용할 것을 권장합니다. 이렇게 하면 마진이 필요하지 않습니다.

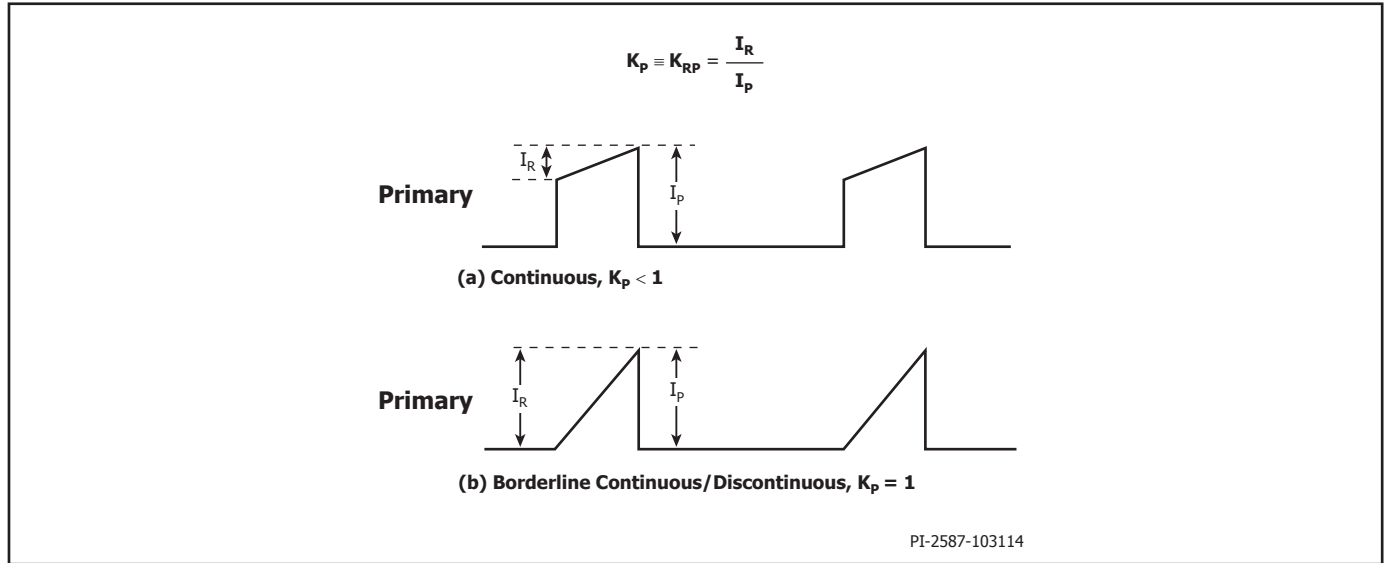


Figure 35. Continuous Conduction Mode Current Waveform $K_p \leq 1$. SR-ZVS Mode will Automatically be Disabled for CCM Cycles.

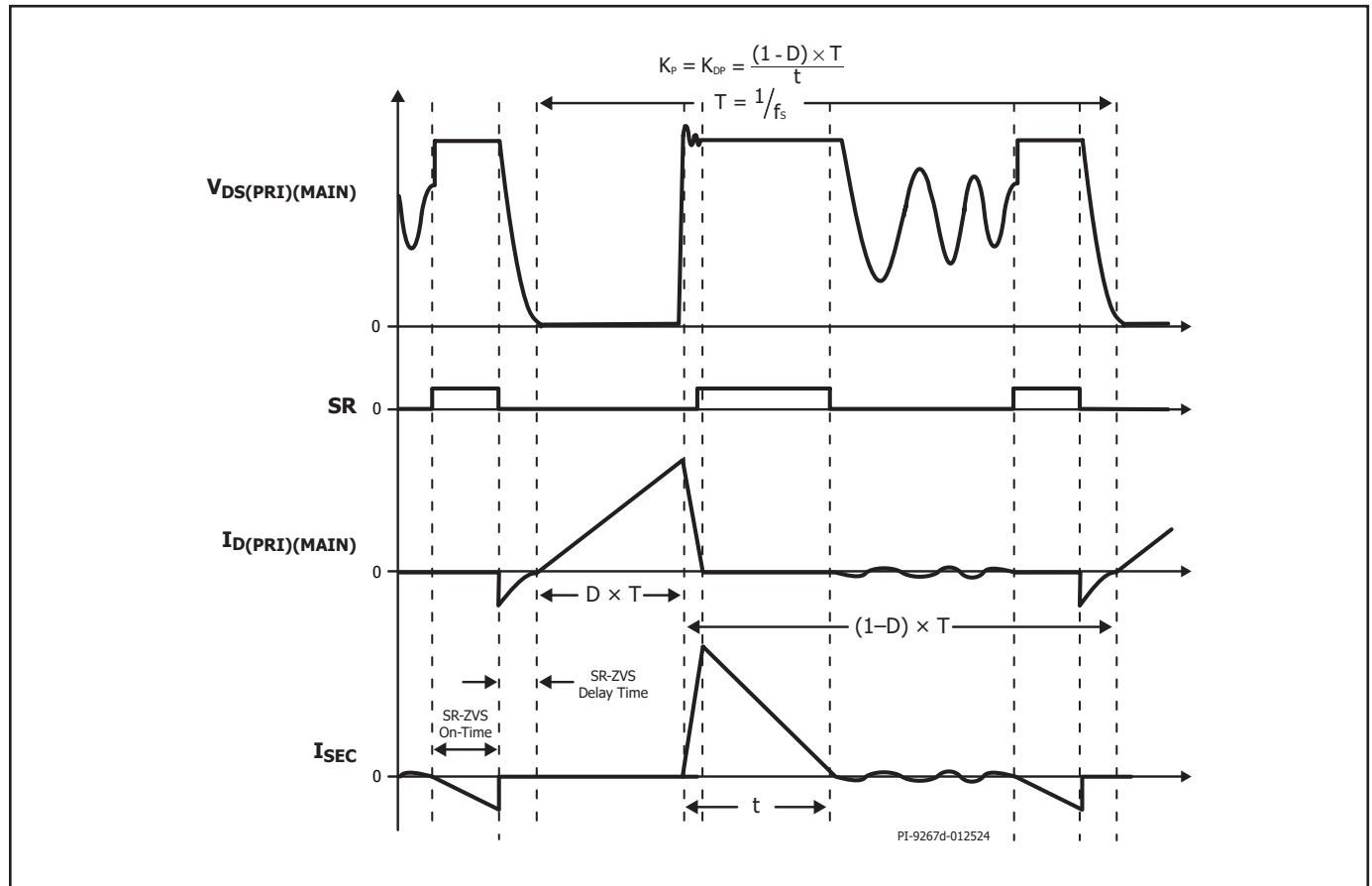


Figure 36. Discontinuous Conduction Mode Current Waveform at High-Line, $K_p > 1$. SR-ZVS On and Delay Times are Included in the Primary Off Duration.

1차측 레이어, L

1차측 레이어는 $1 \leq L \leq 3$ 범위에 속해야 하며 일반적으로 1차측 전류 밀도 제한(CMA)을 충족하는 최저 수치여야 합니다. 200 이상의 Cmls/Amp 값은 대부분의 설계에서 시작 지점으로 사용될 수 있습니다. 써멀 제한으로 인해 더욱 높은 값이 필요할 수 있습니다. 1차측 스위치 전압 스트레스를 줄이려면 누설 인덕턴스를 최소화하는 것이 좋습니다. 3개 이상의 층으로 설계하는 것도 가능하지만, 누설 인덕턴스의 증가와 보빈 내부 권선의 물리적 적합성은 신중하게 고려해야 할 제약 요소가 될 수 있습니다.

최대 동작 자속 밀도, B_m (가우스)

최악의 출력 과도 및 출력 단락 조건에서 피크 자속 밀도를 제한하려면 피크 디바이스 전류 제한(180kHz)에서 3800가우스의 최대값이 권장됩니다. 이러한 상태에서는 출력 전압이 낮으며 스위치가 오프 상태일 때 트랜스포머의 리셋이 거의 발생하지 않습니다. 따라서 정상 동작 레벨 이상에서 트랜스포머 자속 밀도가 계단식으로 상승할 수 있습니다. 선택한 디바이스의 피크 전류 제한에서의 3800 가우스 값은 InnoSwitch5-Pro IC에 내장된 보호 기능과 함께 충분한 마진을 제공하여 스타트업 시 또는 출력 단락 상태에서 코어 포화를 방지할 수 있습니다.

트랜스포머 1차측 인덕턴스, (LP)

최저 동작 입력 전압, 풀부하 시의 스위칭 주파수, 그리고 필요한 V_{OR} 이 결정되면 트랜스포머 1차측 인덕턴스를 계산할 수 있습니다. 트랜스포머 설계 시에는 PIXI 설계 스프레드시트를 참고할 수 있습니다.

빠른 설계 확인 목록

모든 파워 서플라이와 마찬가지로, 모든 InnoSwitch5-Pro 설계의 동작을 벤치에서 검증하여 worst-case에서도 부품 한계를 초과하지 않는다는 점을 확인해야 합니다.

최소한 다음과 같은 시험을 실시할 것을 강력히 권장합니다:

1. 최대 드레인 전압 – InnoSwitch5-Pro IC와 SR FET의 V_{DS} 가 정상 동작 및 스타트업 시 최고 입력 전압 및 피크(과부하) 출력 전력에서 항복 전압의 90%를 넘지 않는지 검증합니다.
2. 최대 드레인 전류 – 최고 주위 온도, 최대 입력 전압, 피크 출력(과부하) 전력에서 측정합니다. 기동 시 나타나는 트랜스포머의 포화 또는 과도한 리딩 엠티 전류 스파이크의 신호가 드레인 전류 파형에서 나타나는지 확인하십시오. 정상 상태 조건에서 테스트를 반복하고 리딩 엠티 전류 스파이크가 $t_{LEB(MIN)}$ 의 끝에서 $I_{LIMIT(MIN)}$ 이하인지 확인합니다. 모든 조건에서 1차측 스위치의 최대 드레인 전류는 지정된 최대 정격 절대값 이하가 되어야 합니다.

3. 써멀 검사 – 지정된 최대 출력 전력, 최소 입력 전압, 최고 주위 온도에서 InnoSwitch5-Pro IC, 트랜스포머, 출력 SR FET, 출력 커패시터의 온도 규격 제한을 초과하는지 확인합니다. InnoSwitch5-Pro IC의 부품간 $R_{DS(ON)}$ 의 편차 때문에 충분한 써멀 마진이 필요합니다.
4. 로우 라인, 최대 전력에서 이러한 편차를 허용하기 위하여 InnoSwitch5-Pro SOURCE 핀 최대 온도는 110°C를 권장합니다.

PowiGaN 디바이스 사용 시 설계 고려 사항

플라이백 컨버터 구성의 경우 IC의 DRAIN 핀에서 일반적인 전압 파형은 그림 37에 나와 있습니다.

V_{OR} 은 2차측 권선이 전도될 때 1차측 권선에 걸친 권선비에 의해 발생된 전압입니다. V_{BUS} 는 트랜스포머 1차측 권선의 한쪽 끝에 연결된 DC 전압입니다. 1차측 스위치의 피크 드레인 전압은 V_{BUS} 와 V_{OR} 의 합과 같습니다. 모든 정상 작동 조건에서 피크 드레인 전압이 650V보다 낮도록 V_{OR} 및 클램프 전압 V_{CLM} 을 선택해야 합니다. 이는 라인 서지와 같은 라인 과도 상태 동안 가공씩 전압을 증가시켜 비정상적인 과도 작동 조건에서 피크 드레인 전압이 750V 미만으로 유지될 수 있도록 충분한 마진을 제공합니다. 이는 탁월한 장기적 신뢰성과 설계 마진을 보장합니다.

ZVS 기능을 최대한으로 사용하고 라인/부하에 가장 균일한 효율을 얻을 수 있도록, 반사 출력 전압(V_{OR})을 유니버설 입력의 최소 입력 전압에서는 $K_p = 0.7$ 로 유지하고, 하이 라인 전용 조건에 대해서는 $K_p \geq 1$ 로 유지하도록 설정합니다.

설계 최적화를 위해 다음을 고려하십시오.

1. 높은 V_{OR} 은 V_{MIN} 에서 전력 공급을 늘릴 수 있습니다. 즉, 입력 커패시터의 값을 최소화하고 PowiGaN 디바이스에서 제공되는 파워 용량을 극대화합니다.
2. V_{OR} 이 높으면 출력 다이오드 및 SR FET의 전압 스트레스가 줄어듭니다.

V_{OR} 이 높으면 2차측 피크 전류와 RMS 전류가 증가하여 2차측 동판 손실 및 다이오드 손실이 늘어날 수 있습니다.

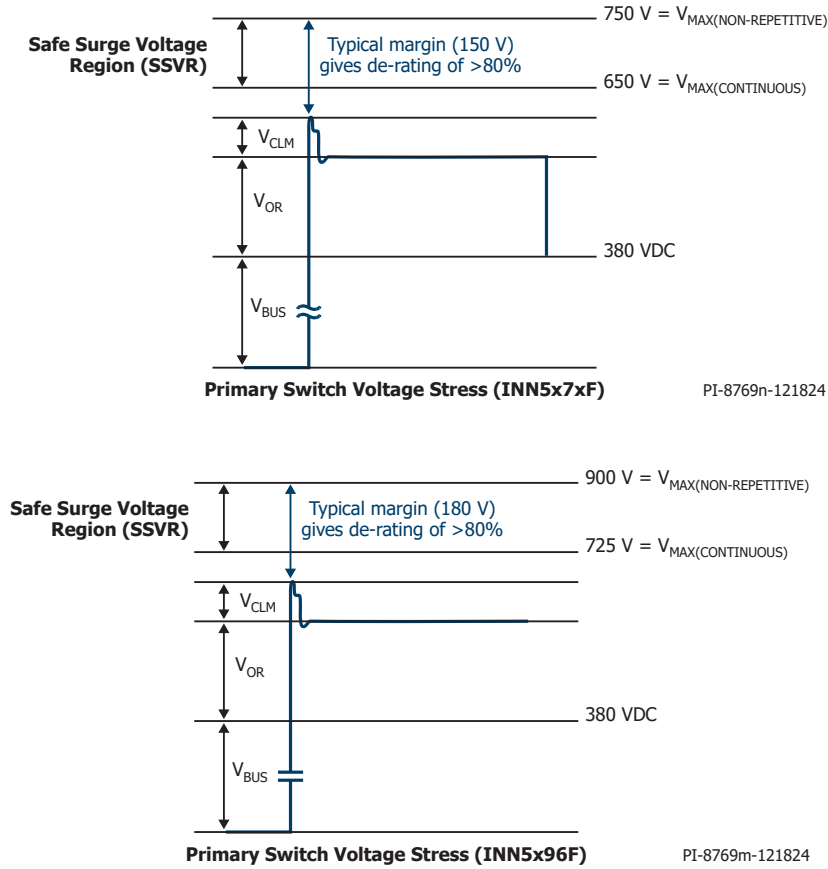


Figure 37. Peak Drain Voltage for 264 VAC Input Voltage.

여기에는 몇 가지 예외가 있습니다. 매우 높은 출력 전류의 경우 가장 뛰어난 효율을 얻으려면 V_{OR} 을 감소시켜야 합니다. 출력 전압이 15V를 넘는 경우 V_{OR} 를 높게 유지하여 출력 동기 정류기 양단의 적절한 PIV를 유지해야 합니다. V_{OR} 선택은 작동 효율에 영향을 미치므로 신중하게 선택해야 합니다.

표 14는 최적의 성능을 위한 일반적인 V_{OR} 범위를 보여줍니다.

Output Voltage	Optimal Range for V_{OR}
5 V	45-70
12 V	80-120
15 V	100-135
20 V	120-160
28 V	135-180

Table 14. Recommended V_{OR} for Optimal Performance.

최대 정격 절대값^{1,2}

DRAIN 핀 전압 ⁶ :	PowiGaN 디바이스 INN537xF.....	-0.3V~750V
	PowiGaN 디바이스 INN547xF.....	-0.3V~750V
	PowiGaN 디바이스 INN5x96F	-0.3V~900V ⁹
DRAIN 핀 피크 전류:	PowiGaN 디바이스 INN5x75F.....	14 A ⁷
	PowiGaN 디바이스 INN5x76F.....	19 A ⁷
	PowiGaN 디바이스 INN5x77F.....	26 A ⁷
	PowiGaN 디바이스 INN5396F	19A ⁷
PowiGaN 디바이스 INN5496F		19 A ⁷
BPP/BPS 핀 전압		-0.3~6V
BPP/BPS 핀 전류		100mA
SCL, SDA, uVCC 핀 전압		-0.3~6V
uVCC 핀 전류 ⁵		12mA
FWD 핀 전압		-1.5V~150V
SR 핀 전압		-0.3V~6 V
V 핀 전압		-0.3V~650V
VOUT 핀 전압		-0.3V~34V
VB/D 핀 전류		50mA
VB/D 핀 전압		-0.3V~40V
IS 핀 전압		-0.3 V~0.3 V ⁸
보관 온도		-65~150°C
동작 정션 온도 ³		-40~150°C
주위 온도		-40~105°C
리드 온도 ⁴		260°C

참고:

- 모든 전압은 SOURCE와 2차측 GROUND를 기준으로 합니다.
 $T_A = 25^\circ\text{C}$.
- 지정된 최대 정격은 제품에 영구적인 손상을 초래하지 않는 한도 내에서 일회적으로 측정된 결과입니다. 지정된 시간보다 오랫동안 최대 정격 절대값 조건에 노출하면 제품 신뢰성에 영향을 미칠 수 있습니다.
- 일반적으로 내부 회로에 의해 제한됩니다.
- 케이스에서 1/16인치 거리를 두고 5초 동안 측정합니다.
- 5V 출력에서만 uVCC 핀은 0.5초 동안 40mA의 최대 전류를 공급할 수 있습니다.
- PowiGaN 디바이스: INN5x7xF
최대 드레인 전압(비반복 펄스), 디레이팅 계산용 0.3V~750V.
최대 연속 드레인 전압 0.3V~650V.
- 최대 허용 전압 및 전류 조합에 대해서는 그림 42를 참조하십시오.
- 500 μs 미만에 대한 최대 전압 절대값은 3V입니다.
- PowiGaN 디바이스: INN5x96F
최대 연속 드레인 전압 -0.3~725V.
최대 드레인 전압(비반복 펄스) -0.3~900V.

열 저항

열 저항:	INN5x75F
	(θ_{JA}) 70°C/W ² , 64°C/W ³
	(θ_{JC}) 21°C/W ¹
	INN5x77F
	(θ_{JA}) 55°C/W ² , 51°C/W ³
	(θ_{JC}) 16°C/W ¹
	INN5x96F
	(θ_{JA}) 71°C/W ² , 66°C/W ³
	(θ_{JC}) 25°C/W ¹

참고:

- 케이스 온도는 패키지 상단에서 측정합니다.
- 0.36평방인치(232mm²) 2온스(610g/m²) 동판에 납땜.
- 1.0평방인치(645mm²) 2온스(610g/m²) 동판에 납땜.

Parameter	Symbol	Conditions SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$ (Unless Otherwise Specified)	Min	Typ	Max	Units
Control Functions						
Start-Up Switching Frequency	f_{SW}	$T_J = 25\text{ }^{\circ}\text{C}$		25	27	kHz
Jitter Modulation Frequency	f_M	$T_J = 25\text{ }^{\circ}\text{C}$, $f_{SW} = 100\text{ kHz}$		1.25		kHz
Maximum On-Time	$t_{ON(MAX)}$	$T_J = 25\text{ }^{\circ}\text{C}$		16.5		μs
BPP Supply Current	I_{S1}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ (Switch not Switching) $T_J = 25\text{ }^{\circ}\text{C}$		300	460	μA
	I_{S2}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ (Switch Switching at 180 kHz) $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	3.2	3.7	mA
			INN5376F	4.29	5.15	
			INN5377F	4.3	5.16	
			INN5396F	4.38	5.27	
			INN5475F	2.96	3.55	
			INN5476F	4.2	5.04	
			INN5477F	4.29	5.15	
			INN5496F	4.36	5.25	
BPP Pin Charge Current	I_{CH1}	$V_{BP} = 0\text{ V}$, $T_J = 25\text{ }^{\circ}\text{C}$		-1.35		mA
	I_{CH2}	$V_{BP} = 4\text{ V}$, $T_J = 25\text{ }^{\circ}\text{C}$		-4.65		
BPP Pin Voltage	V_{BPP}	$T_J = 25\text{ }^{\circ}\text{C}$	4.8	5.00	5.16	V
BPP Pin Voltage Hysteresis	$V_{BPP(H)}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.5		V
BPP Shunt Voltage	V_{SHUNT}	$I_{BPP} = 2\text{ mA}$ $T_J = 25\text{ }^{\circ}\text{C}$	5.16	5.36	5.7	V
UV/OV Pin Brown-In Threshold	I_{UV+}	$T_J = 25\text{ }^{\circ}\text{C}$	23.1	25.2	27.5	μA
UV/OV Pin Brown-Out Threshold	I_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$	20.5	23	25	μA
Brown-Out Delay Time	t_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$		35		ms
UV/OV Pin Line Overvoltage Threshold	I_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$	106	115	118	μA
UV/OV Pin Line Overvoltage Hysteresis	$I_{OV(H)}$	$T_J = 25\text{ }^{\circ}\text{C}$		8		μA
UV/OV Pin Line Overvoltage Recovery Threshold	I_{OV-}	$T_J = 25\text{ }^{\circ}\text{C}$	100	107		μA
Line Fault Protection						
VOLTAGE Pin Line Overvoltage Deglitch Filter	t_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$ See Note B		3		μs

Parameter	Symbol	Conditions SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$ (Unless Otherwise Specified)	Min	Typ	Max	Units
Circuit Protection						
Standard Current Limit (BPP) Capacitor = 0.47 μF	I_{LIMIT} (Switching at 100 kHz)	$di/dt = 500\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	2139	2300	2461
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5376F	2697	2900	3103
		$di/dt = 770\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5377F	3162	3400	3638
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5396F	2705	2900	3105
		$di/dt = 1300\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5475F	3534	3800	4066
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5476F	3906	4200	4494
		$di/dt = 1700\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5477F	4278	4600	4922
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5496F	3920	4200	4495
Increased Current Limit (BPP) Capacitor = 4.7 μF	$I_{\text{LIMIT}+1}$ (Switching at 100 kHz)	$di/dt = 500\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	2374	2580	2786
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5376F	2990	3250	3510
		$di/dt = 770\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5377F	3505	3810	4115
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5396F	3005	3250	3510
		$di/dt = 1300\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5475F	3919	4260	4601
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5476F	4324	4700	5076
		$di/dt = 1700\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5477F	4738	5150	5562
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5496F	4350	4.7	5077
Overload Detection Frequency	f_{OVL}	$T_J = 25\text{ }^{\circ}\text{C}$	148	155	161	kHz
BYPASS Pin Latching Shutdown Threshold Current	I_{SD}	$T_J = 25\text{ }^{\circ}\text{C}$	6.0	7.5		mA
Auto-Restart On-Time	t_{AR}	$T_J = 25\text{ }^{\circ}\text{C}$		82		ms
Auto-Restart Trigger Skip Time	$t_{\text{AR(SK)}}$	$T_J = 25\text{ }^{\circ}\text{C}$ See Note A		1.3		sec
Auto-Restart Off-Time	$t_{\text{AR(OFF)}}$	$T_J = 25\text{ }^{\circ}\text{C}$		2.00		sec
Short Auto-Restart Off-Time	$t_{\text{AR(OFF)SH}}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.20		sec

Parameter	Symbol	Conditions SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$ (Unless Otherwise Specified)	Min	Typ	Max	Units
Output						
ON-State Resistance	$R_{DS(ON)}$	INN5375F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.29	0.39
			$T_J = 100\text{ }^{\circ}\text{C}$		0.41	0.54
		INN5376F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.18	0.28
			$T_J = 100\text{ }^{\circ}\text{C}$		0.27	0.37
		INN5377F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.145	0.21
			$T_J = 100\text{ }^{\circ}\text{C}$		0.23	0.29
		INN5396F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.21	0.33
			$T_J = 100\text{ }^{\circ}\text{C}$		0.32	0.44
		INN5475F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.29	0.39
			$T_J = 100\text{ }^{\circ}\text{C}$		0.41	0.54
		INN5476F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.18	0.28
			$T_J = 100\text{ }^{\circ}\text{C}$		0.27	0.37
		INN5477F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.145	0.21
			$T_J = 100\text{ }^{\circ}\text{C}$		0.23	0.29
		INN5496F $I_D = I_{LIMIT+1}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.21	0.33
			$T_J = 100\text{ }^{\circ}\text{C}$		0.32	0.44
OFF-State Drain Leakage Current	I_{DSS1}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ $V_{DS} = 80\%$ Peak Drain Voltage $T_J = 125\text{ }^{\circ}\text{C}$			200	μA
	I_{DSS2}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ $V_{DS} = 325\text{ V}$ $T_J = 25\text{ }^{\circ}\text{C}$		15		μA
Drain Supply Voltage		See Note B	30			V
Thermal Shutdown	T_{SD}	See Note A	135	142	150	$^{\circ}\text{C}$
Thermal Shutdown Hysteresis	$T_{SD(H)}$	See Note A		70		$^{\circ}\text{C}$

Parameter	Symbol	Conditions SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$ (Unless Otherwise Specified)	Min	Typ	Max	Units
Secondary						
Maximum Secondary Frequency	f_{SREQ}	$T_J = 25\text{ }^{\circ}\text{C}$	164	180		kHz
Minimum Off-time	$t_{\text{OFF(MIN)}}$	$C_{\text{LOAD}} = 5\text{ nF}$ with SR enabled		1.9	2.2	μs
Start-Up VOUT Pin Regulation Voltage	$V_{\text{OUT(REG)}}$	$T_J = 25\text{ }^{\circ}\text{C}$	4.85	5	5.15	V
Output Voltage Programming Range	$V_{\text{OUT(R)}}$	Default = 5 V	3.00		30	V
	TOL_{VOUT}	Tolerance $T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
Output Voltage Step Size	ΔV_{OUT}	$T_J = 25\text{ }^{\circ}\text{C}$		10		mV
Report-Back Output Voltage Tolerance	$V_{\text{OUT(T)}}$	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
Normalized Output Current	I_{OUT}	0.6 - 1.0 $T_J = 25\text{ }^{\circ}\text{C}$, See Note C	-5		+5	%
		0.2 $T_J = 25\text{ }^{\circ}\text{C}$, See Note C	-15		+15	
Normalized Output Current Step Size	ΔI_{OUT}	$T_J = 25\text{ }^{\circ}$		0.52		%
Maximum V/I Update Rate	t_{VI}	See Note B		10		ms
Minimum Time Delay Between I ² C Commands	t_{DELAY}	See Note B	150			μs
Internal Current Limit Voltage Threshold	$I_{\text{SV(TH)}}$	$T_J = 25\text{ }^{\circ}\text{C}$ Across External IS to GND Pin Resistor See Note F		32		mV
Cable Drop Compensation (CDC) Programming Range	ϕ_{CD}	$T_J = 25\text{ }^{\circ}\text{C}$ Default = 0 V	0		600	mV
CDC Tolerance	$\text{TOL}_{\phi_{\text{CD}}}$	$\text{CDC} \geq 100\text{ mV}$ $T_J = 25\text{ }^{\circ}\text{C}$	-35		+35	mV
CDC Programming Step Size	$\Delta\phi_{\text{CD}}$	$T_J = 25\text{ }^{\circ}\text{C}$		50		mV
Output Overvoltage Programming Range	V_{OVA}	Default = 6.2 V	3.3		40	V
Output Overvoltage Tolerance	TOL_{OVA}	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
Output Overvoltage Programming Step Size	ΔV_{OVA}			100		mV
Output Undervoltage Programming Range	V_{UVA}	Default = 3.6 V	2.7		40	V
Output Undervoltage Tolerance	TOL_{UVA}	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%

Parameter	Symbol	Conditions SOURCE = 0 V T _J = -40 °C to 125 °C (Unless Otherwise Specified)		Min	Typ	Max	Units
Secondary (cont.)							
Output Undervoltage Programming Step Size	ΔV _{UVA}				100		mV
Output Undervoltage Timer Programming Options	t _{UVL}	T _J = 25 °C See Notes B, E	Programming Option 1		8		ms
			Programming Option 2		16		
			Programming Option 3		32		
			Default Programming Option 4		64		
Constant Output Power Onset Threshold Programming Range	V _{KP}	Default = 30 V		5.3		30	V
Constant Output Power Tolerance	TOLP _{OUT}	At 85% of Full Scale Current		-10		+10	%
Constant Output Power Onset Threshold Programming Step Size	ΔV _{KP}				100		mV
Constant Voltage Mode Timer Programming Options	t _{CVO}	T _J = 25 °C See Notes B, E	Programming Option 1		8		ms
			Programming Option 2		16		
			Programming Option 3		32		
			Programming Option 4		64		
Watchdog Timer	t _{WDT}	Default Programming Option 1 See Note B			0.5		sec
		Programming Option 2, See Note B			1		
		Programming Option 3, See Note B			2		
VB/D Drive Voltage	V _{VB/D}	With Respect to VOUT Pin		4	7		V
VB/D Pin Internal Current Discharge	I _{B/D(DS)}			50			mA
Secondary Over-Temperature Hysteresis	T _{SEC(HYS)}	Programming Option 1 See Note B			40		°C
		Programming Option 2 See Note B			60		
VOUT Pin Bleeder Current	IVO _{BLD}	VOUT = 5 V			270		mA
uVCC Supply Voltage	uVCC	V _{OUT} = 5 V, 10 mA < I _{UVCC} ≤ 40 mA, T _J = 25 °C, See Note 5 in Absolute Maximum Ratings Table		3.42	3.6	3.78	V
		V _{OUT} ≥ 3.9 V I _{UVCC} ≤ 10 mA T _J = 25 °C		3.42	3.6	3.78	

Parameter	Symbol	Conditions SOURCE = 0 V T _j = -40 °C to 125 °C (Unless Otherwise Specified)		Min	Typ	Max	Units
Secondary (cont.)							
uVCC Pin Output Resistance	R _{UVCC}	T _j = 25 °C				20	Ω
uVCC Reset Voltage Threshold	uVCC _{RST}	See Note A			2.5	2.65	V
BPS Pin Voltage	V _{BPS}			4.3	4.5		V
BPS Pin Current	I _{SNL}	T _j = 25 °C VBUS Switch Open			0.7	0.980	mA
		T _j = 25 °C VBUS Switch Closed			1	1.550	
BPS Pin Current	I _{S3}	F _{SW} = 180 kHz T _j = 25°C		7	8.2	9.5	mA
BPS Pin Undervoltage Threshold	V _{BPS(UVLO)TH}				3.8	4.0	V
BPS Pin Undervoltage Hysteresis	V _{BPS(UVLO)H}				0.7		V
FORWARD Pin Breakdown Voltage	BV _{FWD}			150			V
Synchronous Rectifier @ T _j = 25 °C							
SR Pin Drive Voltage	V _{SR}				4.5		V
SR Pin Voltage Threshold	V _{SR(TH)}				-3		mV
Rise Time	t _{R(SR)}	T _j = 25 °C C _{LOAD} = 2nF See Note B	10-90%		50		ns
Fall Time	t _{F(SR)}	T _j = 25 °C C _{LOAD} = 2nF See Note B	90-10%		30		ns
Output Pull-Up Resistance	R _{PU}	T _j = 25 °C V _{BPS} + 0.1 V I _{SR} = 30 mA			8.9	11.5	
Output Pull-Down Resistance	R _{PD}	T _j = 25 °C V _{BPS} + 0.2 V I _{SR} = 30 mA			4.7	5	

Parameter	Symbol	Conditions SOURCE = 0 V $T_j = -40\text{ }^{\circ}\text{C}$ to $125\text{ }^{\circ}\text{C}$ (Unless Otherwise Specified)	Min	Typ	Max	Units
I²C Bus Specifications (SDA and SCL Pins) *See Note B						
SCL Clock Frequency	f_{SCL}	See Note G	50	400	535	kHz
Low-level Input Voltage	V_{IL}		-0.5		$0.3 \times \text{uVCC}$	V
High-level Input Voltage	V_{IH}		$0.7 \times \text{uVCC}$		$\text{uVCC} + 0.5\text{ V}$	V
Hysteresis of Schmitt Trigger Inputs	V_{HYS}		$0.05 \times \text{uVCC}$			V
Low-Level Output Voltage (Open Drain or Collector)	V_{OL}	$\text{uVCC} > 2.8\text{ V}$ 3 mA Sink Current	0		0.4	V
Low-level Output Current	I_{OL}		3			mA
Output Fall-Time from $V_{\text{IH(MIN)}}$ to $V_{\text{IL(MAX)}}$	t_{OF}	Bus Capacitance from 10 pF to 400 pF	-		250	ns
SDA/SCL Input Current	I_{I}	$(0.1 \times \text{uVCC}) < (V_{\text{SCL}}/V_{\text{SDA}}) < (0.9 \times \text{uVCC})$	-1		1	μA
SDA/SCL Capacitance	C_{I}		-		10	pF
Pulse Width of Spike Suppressed by Input Filter	t_{SP}		50			ns
High Period for SCL Clock	t_{HIGH}	$f_{\text{SCL}} = 400\text{ kHz}$	0.6			μs
Low Period for SCL Clock	t_{LOW}	$f_{\text{SCL}} = 400\text{ kHz}$	1.3			μs
Serial Data Set-up Time	$t_{\text{SU:DAT}}$		100			ns
Serial Data Hold time	$t_{\text{HD:DAT}}$		0			sec
Valid Data Time	$t_{\text{VD:DAT}}$	SCL Low to SDA Output Valid			0.9	μs
Valid Data Time for ACK	$t_{\text{VD:ACK}}$	ACK from SCL Low to SDA Low			0.9	μs
I ² C Bus Free Time Between Start and Stop	t_{BUF}		1.3			μs
I ² C Fall Time (Both SCL and SDA)	t_{fCL}				300	ns
I ² C Rise Time (Both SCL and SDA)	t_{rCL}				300	ns
I ² C Start or Repeated Start Condition Set-up Time	$t_{\text{SU:STA}}$		0.6			μs
I ² C Start or Repeated Start Condition Hold Time	$t_{\text{HD:STA}}$		0.6			μs

Parameter	Symbol	Conditions	Min	Typ	Max	Units
		SOURCE = 0 V T _J = -40 °C to 125 °C (Unless Otherwise Specified)				
I ² C Bus Specifications (SDA and SCL Pins) *See Note B						
I ² C Stop Condition Set-up Time	t _{SU:STO}		0.6			μs
Capacitive Load	C _B				400	pF
Noise Margin at the Low Level	V _{NL}		0.1 × uVCC			V
Noise Margin at the High Level	V _{NH}		0.1 × uVCC			V
SCL Pin Interrupt Timer	t _{INT(SCL)}	T _J = 25 °C		50		μs

- A. This parameter is derived from characterization.
 B. This parameter is guaranteed by design.
 C. Use 1% tolerance resistor.
 D. To ensure correct current limit it is recommended that nominal 0.47 μF / 4.7 μF capacitors are used. In addition, the BPP capacitor value tolerance should be equal or better than indicated below across the ambient temperature range of the target application. The minimum and maximum capacitor values are guaranteed by characterization.

Nominal BPP Pin Capacitor Value	BPP Capacitor Value Tolerance	
	Minimum	Maximum
0.47 μF	-60%	+100%
4.7 μF	-50%	N/A

Recommended to use at least 10 V / 0805 / X7R SMD MLCC.

- E. Settling delay in averaging register will increase total observed time under light and no-load conditions.
 F. This parameter should be used only for calculation of typical value of current sense resistor. The value programmed in CC register (0x98) regulates the output current. The tolerance is specified in the Normalized Output Current parameter (I_{OUT}).
 G. Guarantee minimum low period for SCL clock of 930 ns while operating at any SCL clock frequency. This may require using asymmetrical SCL clock (reduced duty cycle) at higher frequencies.

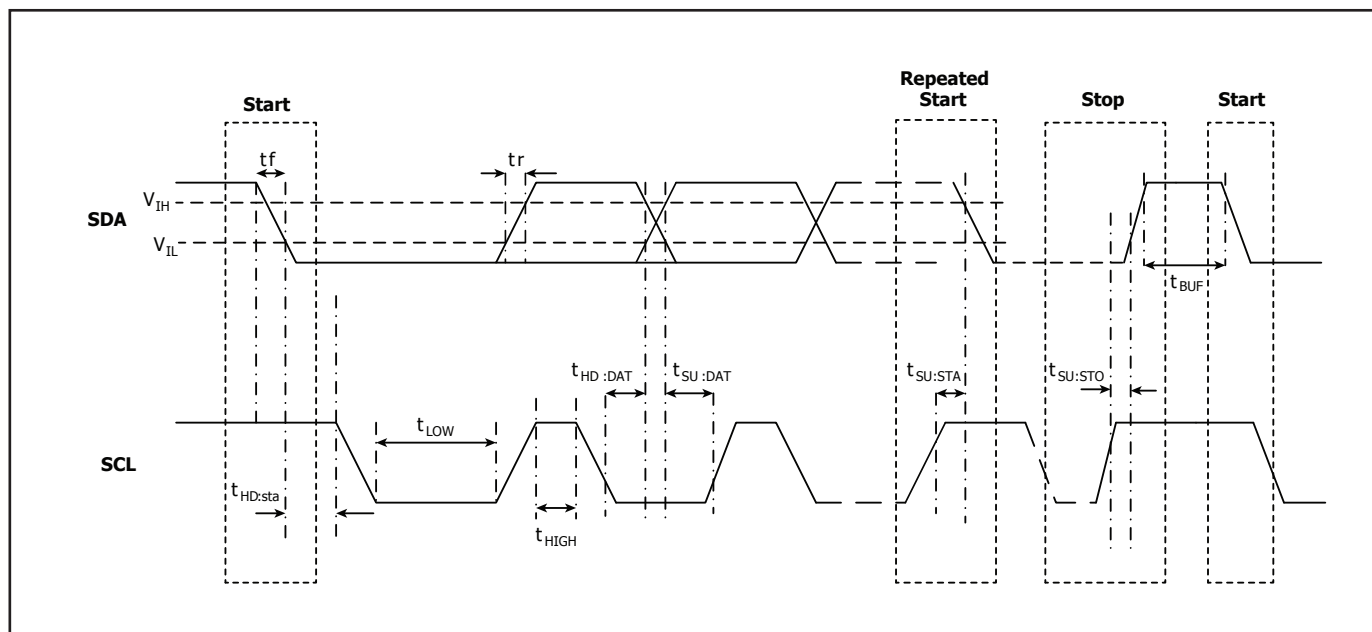


Figure 38. I²C Timing Diagram.

Typical Performance Curves

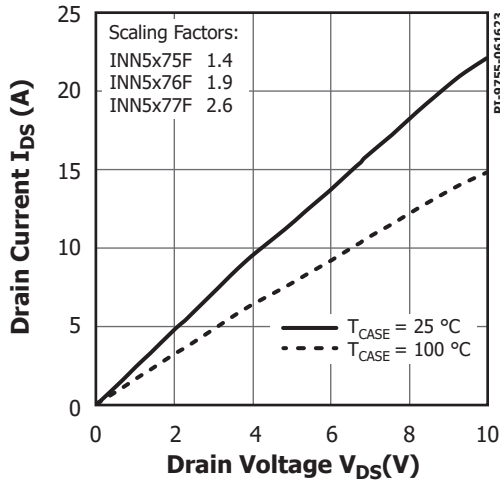


Figure 39. Output Characteristics.

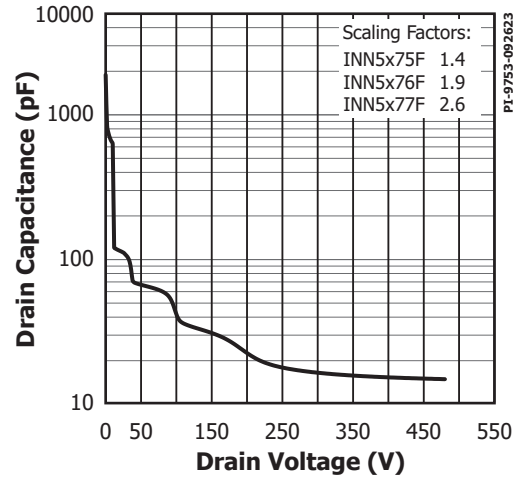


Figure 40. C_{OSS} vs. Drain Voltage.

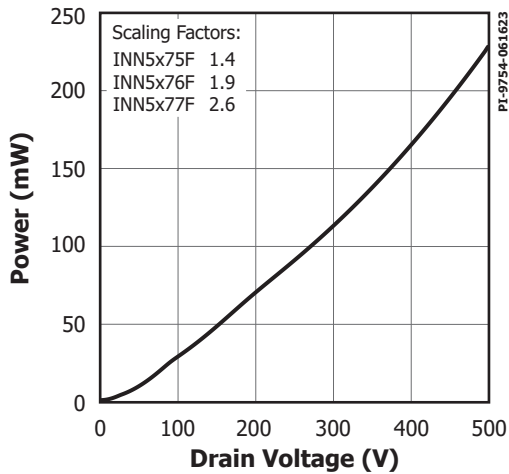


Figure 41. Drain Capacitance Power.

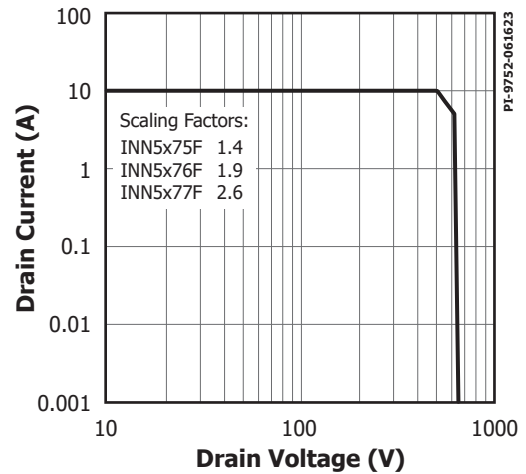


Figure 42. Maximum Allowable Drain Current vs. Drain Voltage .

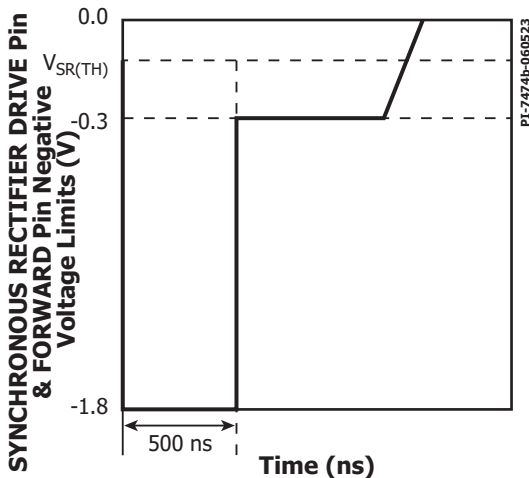


Figure 43. SYNCHRONOUS RECTIFIER DRIVE Pin Negative Voltage.

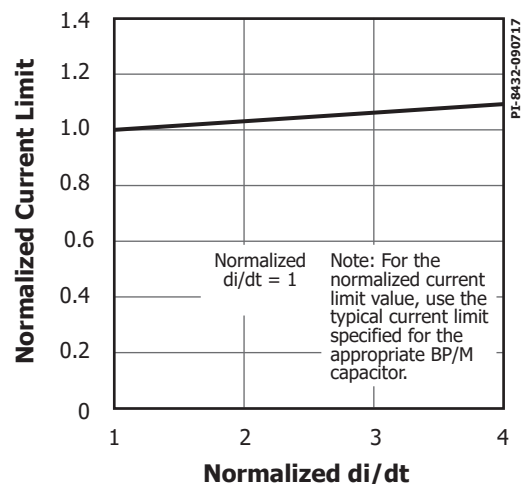


Figure 44. Standard Current Limit vs. di/dt .

Typical Performance Curves

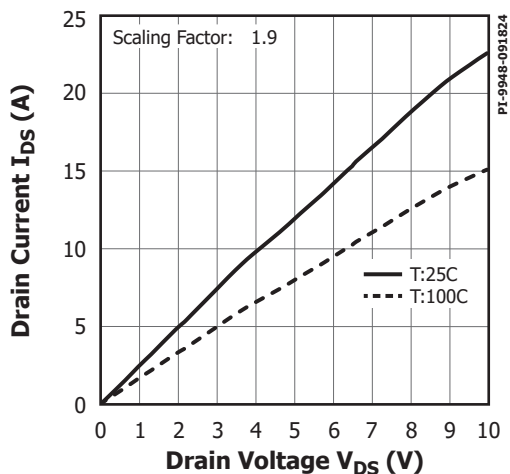


Figure 45. Output Characteristics (for INN5x96F only).

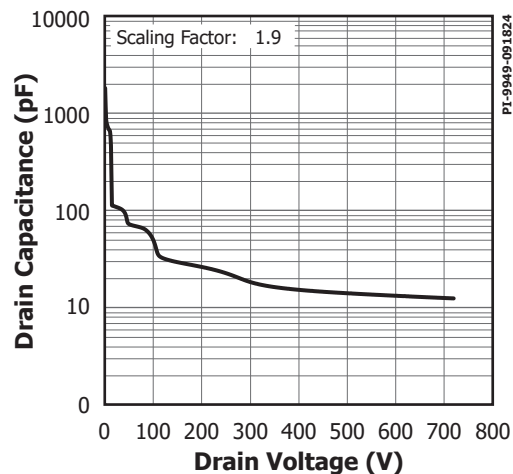


Figure 46. C_{oss} vs. Drain Voltage (for INN5x96F only).

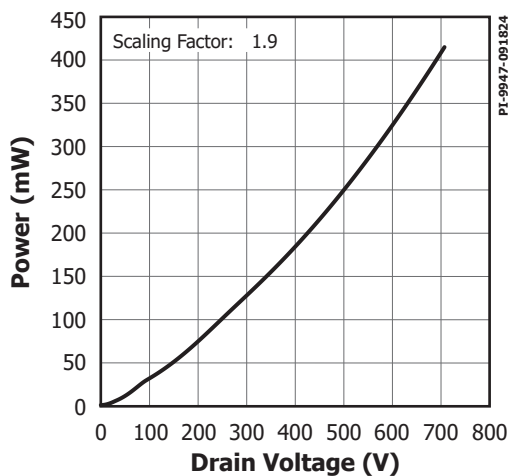


Figure 47. Drain Capacitance Power (for INN5x96F only).

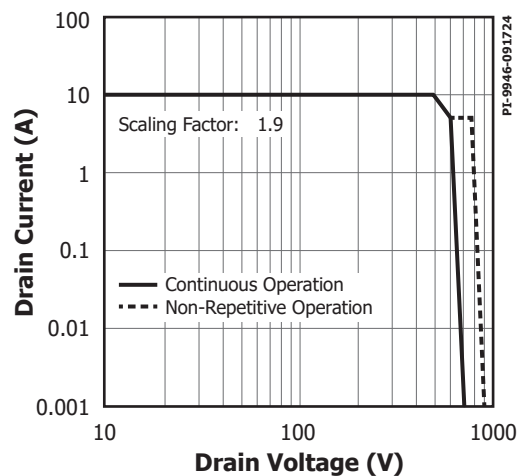
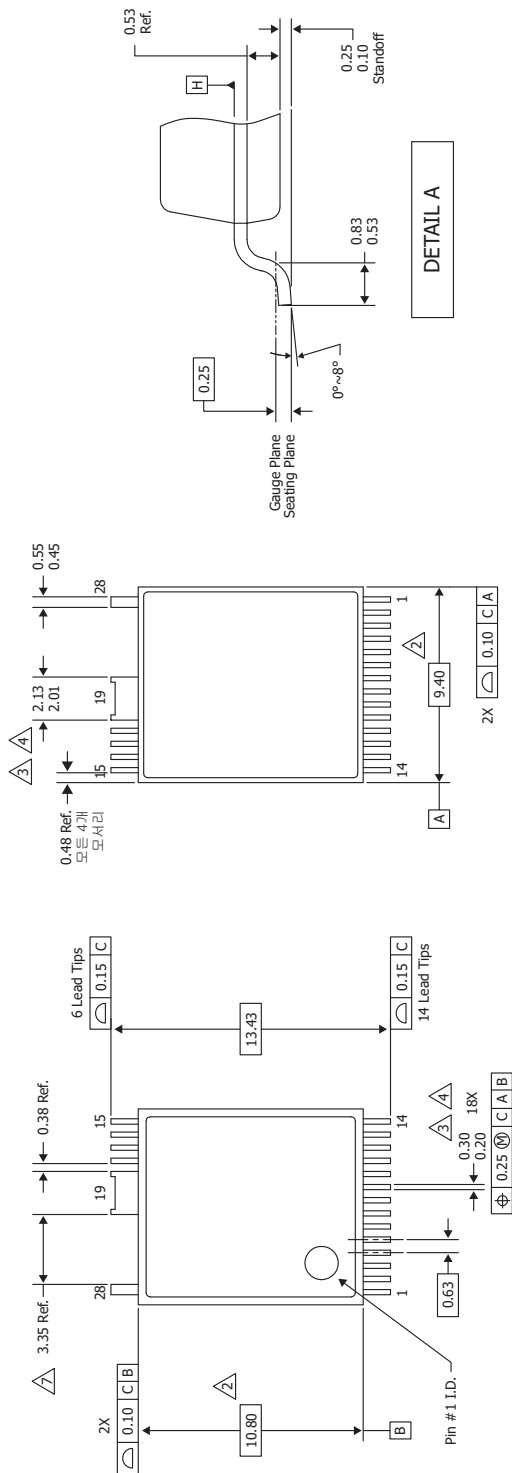


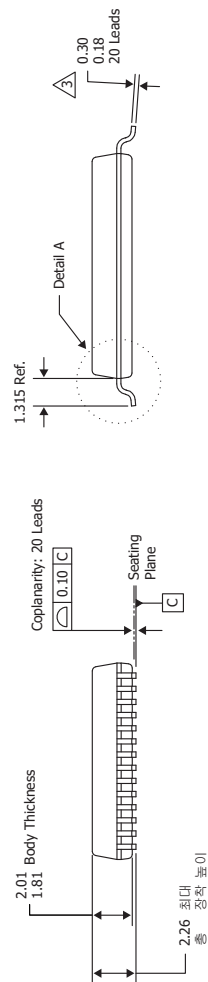
Figure 48. Maximum Allowable Drain Current vs. Drain Voltage (for INN5x96F only).

InSOP-T28D



BOTTOM VIEW

TOP VIEW



SIDE VIEW

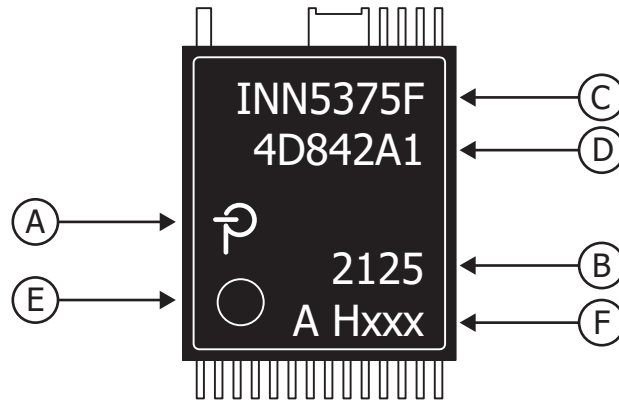
END VIEW

二、

1. ASME Y14.5M – 1994에 따른 치수 및 공차입니다.
 2. 표시된 치수는 몰드 플래시(Mold Flash), 타이 바 버(Tie Bar Burr), 게이트 버(Gate Burr), 인터리드 플래시(Interlead Flash)를 포함하지 않는 플라스틱 본체의 치수이지만, 플라스틱 본체의 윗면과 아랫면 사이의 거리가 포함됩니다. 최대 몰드 돌출은 측면당 0.18mm입니다.
 3. 표시된 치수에는 도금 두께가 포함됩니다.
 4. 인터리드 플래시 또는 돌출부는 포함되지 않습니다.
 5. 제어 치수 단위는 밀리미터(mm)입니다.
 6. 기준점 A와 B는 기준점 H에서 결정됩니다.
 7. 이 치수는 도금을 포함하지 않고 금속 돌출부를 포함하지 않는 리드팀 사이의 공칭 치수입니다. 금속 간 거리(연면거리)는 최소 3.20mm입니다.

패키지 마킹

InSOP-T28D



- A. 파워 인테그레이션스(Power Integrations) 등록 상표
- B. 조립 날짜 코드(앞 두 자리: 연도(YY), 뒤 두 자리: 작업 주(WW))
- C. 제품 ID(부품 번호/패키지 유형)
- D. Lot ID 코드
- E. 핀 1 Indicator
- F. 테스트 Lot 정보 및 기능 코드

PI-9756-062023

Safety Certification Specifications (Safety approval pending)

Parameter	Conditions	Rating	Units
Ratings for UL1577			
Primary-Side Current Rating	Current from pin (16-19) to pin 24	1.5	A
Primary-Side Power Rating	$T_{AMB} = 25\text{ °C}$ (Device mounted in socket resulting in $T_{CASE} = 120\text{ °C}$)	1.35	W
Secondary-Side Power Rating	$T_{AMB} = 25\text{ °C}$ (Device mounted in socket)	0.125	W
Package Characteristics			
Clearance		11.4	mm (min)
Creepage		11.4	mm (min)
Distance Through Insulation (DTI)		0.4	mm (min)
Transient Isolation Voltage		6	kV (min)
Comparative Tracking Index (CTI)		>600	V

Feature Code Table

Summary Features	H901
I_{LIM} Selectable	Yes
Over-Temperature Protection	Hysteretic
Line OV/UV	Enabled
Line UV Timer (35 ms or 400 ms)	35 ms

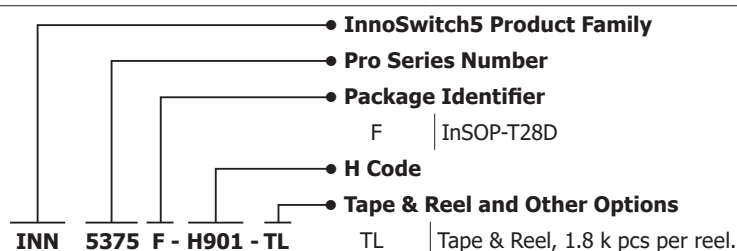
MSL Table

Part Number	MSL Rating
INN5x7xF	3
INN5x9xF	3

ESD and Latch-Up Table

Test	Conditions	Results
Latch-up at 125 °C	JESD78D	> ±100 mA or > 1.5 × V _{MAX} on all pins
Charge Device Model ESD	ANSI/ESDA/JEDEC JS-002-2014	> ±1 kV on all pins

Part Ordering Information



개정	참고	날짜
C	Production release.	01/24
D	INN5396F 및 INN5496F 파라미터 한계 업데이트, 성능 곡선 추가.	12/24

최신 업데이트에 대한 자세한 내용은 당사 웹사이트를 참고하십시오. www.power.com

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 본 문서에서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. Power Integrations는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

특허 정보

본 문서에서 설명하는 제품 및 애플리케이션(제품의 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허 또는 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허에 포함될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.power.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 <https://www.power.com/company/intellectual-property-licensing/>에 명시된 특정 특허권에 따른 라이선스를 부여합니다.

수명 유지 장치 사용 정책

파워 인테그레이션스(Power Integrations)의 제품은 파워 인테그레이션스(Power Integrations) 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

1. 수명 유지 디바이스 또는 시스템이란 (i)신체에 대한 외과적 이식을 목적으로 하거나, (ii)수명 자원 또는 유지를 목적으로 사용되며, (iii)사용 지침에 따라 올바르게 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 디바이스 또는 시스템입니다.
2. 핵심 부품이란 부품의 작동이 실패하여 수명 유지 디바이스 또는 시스템의 작동이 실패하거나, 해당 디바이스 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 디바이스 또는 시스템에 사용되는 모든 부품입니다.

파워 인테그레이션스(Power Integrations), 파워 인테그레이션스(Power Integrations) 로고, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperLCS, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3, SCALE-iDriver는 Power Integrations, Inc.의 상표이며, 기타 상표는 각 회사의 재산입니다. ©2023, Power Integrations, Inc.

파워 인테그레이션스(Power Integrations) 전 세계 판매 지원 지역

본사

5245 Hellyer Avenue
San Jose, CA 95138, USA
본사 전화: +1-408-414-9200
고객 서비스:
전 세계: +1-65-635-64480
북미: +1-408-414-9621
이메일: usasales@power.com

중국(상하이)

Rm 2410, Charity Plaza, No. 88
North Caoxi Road
Shanghai, PRC 200030
전화: +86-21-6354-6323
이메일: chinasales@power.com

중국(선젠)

17/F, Hivac Building, No. 2, Keji Nan
8th Road, Nanshan District,
Shenzhen, China, 518057
전화: +86-755-8672-8689
이메일: chinasales@power.com

독일

(AC-DC/LED/모터 컨트롤 판매)
Einsteinring 37
85609 Dornach/Aschheim
Germany
전화: +49-89-5527-39100
이메일: eurosales@power.com

독일(게이트 드라이버 판매)

HellwegForum 3
59469 Ense
Germany
전화: +49-2938-64-39990
이메일: igbt-driver.sales@power.com

인도

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
전화: +91-80-4113-8020
이메일: indiasales@power.com

이탈리아

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI) Italy
전화: +39-024-550-8701
이메일: eurosales@power.com

일본

Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
전화: +81-45-471-1021
이메일: japansales@power.com

대한민국

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
전화: +82-2-2016-6610
이메일: koreasales@power.com

싱가포르

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
전화: +65-6358-2160
이메일: singaporesales@power.com

대만

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
전화: +886-2-2659-4570
이메일: taiwansales@power.com

영국

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
전화: +44 (0) 7823-557484
이메일: eurosales@power.com