

InnoSwitch5-Pro ファミリー

750 V 及び 900 V PowiGaN スイッチ、同期整流回路、及び FluxLink フィードバックを内蔵したデジタル制御可能なオフライン CV/CC ZVS フライバック スイッチング電源用 IC

製品ハイライト

InnoSwitch5-Pro の新機能

- 高度な SR FET 制御を使用したゼロボルトスイッチング (ZVS) – アクティブ クランプは不要
- 非常に幅広い電圧範囲 3 V ~ 30 V をサポート
- 28 V USB PD 広いパワー領域 (EPR) のネイティブ サポート
- 適応型 DCM/CCM/ZVS 制御向けの二次側での無損失入力電圧検出
- UFCS プロトコルに対して <2% CC の精度を実現

高集積化、実装スペースの小型化

- 堅牢な 750 V 及び 900 V PowiGaN™ 一次側パワースイッチ オプション
- 最大 140 kHz の定常時スイッチング周波数によりトランスが最小化
- 同期整流ドライバ及び二次側検出回路
- FluxLink™、HIPOT 絶縁、フィードバックリンクを内蔵
- 低コストの N チャンネル FET ロードスイッチを駆動
- 外付け MCU 用の 3.6 V 電源内蔵

I²C インターフェイスによるデジタル制御

- 正確な CV、CC、CP 制御
- 電源の電圧と電流を動的に調整
- 選択可能な DCM 専用動作により SR FET 電圧ストレスを軽減
- 最適化されたコマンド セットにより I²C トラフィックを低減
- 電源のステータスと異常の監視のためのテレメトリ

EcoSmart™ - 高エネルギー効率

- 95% 以上の高効率を実現
- 入力センシング回路及びMCUでの消費電力を含めて無負荷時消費電力 30 mW 未満

優れた保護/安全性

- 直列ロードスイッチ短絡保護
- 出力異常応答の無効化
- 高速な入力 UV/OV 保護
- プログラム制御の出力 OV/UV 異常検出と応答
- SR FET のゲートオープン検出
- ヒステリシスを備えた過熱保護機能
- システム異常のための設定可能なウォッチドッグ タイマー

安全規格及び規制に完全に準拠

- 強化絶縁 4000 VAC 以上
- 生産ラインでの HIPOT 100% テストに対応
- UL1577 絶縁耐圧 4000 VAC (最大) 安全認証取得TUV (EN62368-1) 及び CQC (GB4943.1) 安全認証申請中

グリーン パッケージ

- ハロゲン化合物不使用、RoHS 指令適合

用途

- 高密度電源アダプタ
- USB PD + PPS、28V USB PD EPR、QC、VOOC、VFC、SCP、UFCS を含むマルチプロトコル アダプタ
- ダイレクト充電タイプのモバイルデバイス用充電器
- マルチケミストリ及び汎用バッテリーチャージャー
- 調整可能な CV/CC LED バラスト

概要

InnoSwitch5-Pro ファミリーの IC は電源アダプタのサイズを大幅に小型化します。最大 140 kHz のスイッチング周波数と非常に高度な集積化の組み合わせにより、標準的なアダプタの実装で必要となる部品点数と PCB 基板面積が減少します。

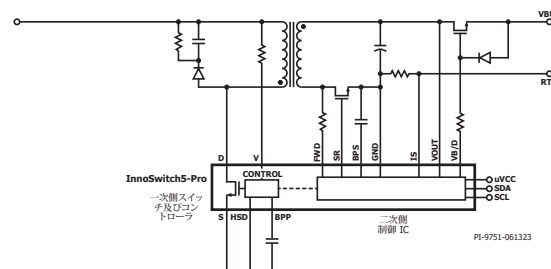


図 1. 標準的なアプリケーション回路図



図 2. 高治面距離、安全規格準拠 InSOP-T28D パッケージ

出力電力テーブル¹

製品 ^{4,5}	750 V PowiGaN スイッチ			
	230 VAC ±15%		85-264 VAC	
	アダプタ ²	オープンフレーム ³	アダプタ ²	オープンフレーム ³
INN5375F	90 W	100 W	75 W	90 W
INN5376F	115 W	125 W	80 W	115 W
INN5377F	135 W	145 W	90 W	135 W
製品 ^{4,5}	900 V PowiGaN スイッチ			
INN5396F	115 W	125 W	80 W	115 W
製品 ^{4,5}	750 PowiGaN スイッチ			
	230 VAC ±15%		385 VDC (PFC 入力)	
	アダプタ ²	オープンフレーム ³	アダプタ ²	オープンフレーム ³
INN5475F	105 W	130 W	160 W	180 W
INN5476F	140 W	160 W	180 W	200 W
INN5477F	170 W	190 W	200 W	220 W
製品 ^{4,5}	900 V PowiGaN スイッチ			
INN5496F	140 W	160 W	180 W	200 W

テーブル 1. 出力電力テーブル

注:

- 最大出力電力は、IC パッケージの最高温度を 125 °C 以下で維持した状態で、設計によって異なります。
- 周囲温度 40 °C、標準的な換気なしの密閉型標準サイズ アダプタでの最小連続電力。
- 最小のピーク電力容量。
- F パッケージ: InSOP-T28D。
- INN53xx シリーズは、ユニバーサル AC 入力設計に最適化されています。INN54xx シリーズは、PFC 入力のピーク電力設計に最適化されています。

InnoSwitch5-Pro IC は、優れた SR FET 制御を使用して、不連続動作モードにおいてゼロボルトスイッチングを達成します。全体的なシステム効率は 95% 以上であるため、熱管理に必要なヒートシンク、スプレッダ、ポッティング材が不要となり、さらにサイズ、部品点数、製造の複雑さを減らすことができます。PowiGaN 一次側パワースイッチ及びコントローラ、絶縁フィードバック、I²C インターフェイス搭載の二次側コントローラを統合することにより、完全プログラム制御で高効率な電源の開発と製造が簡素化されます。

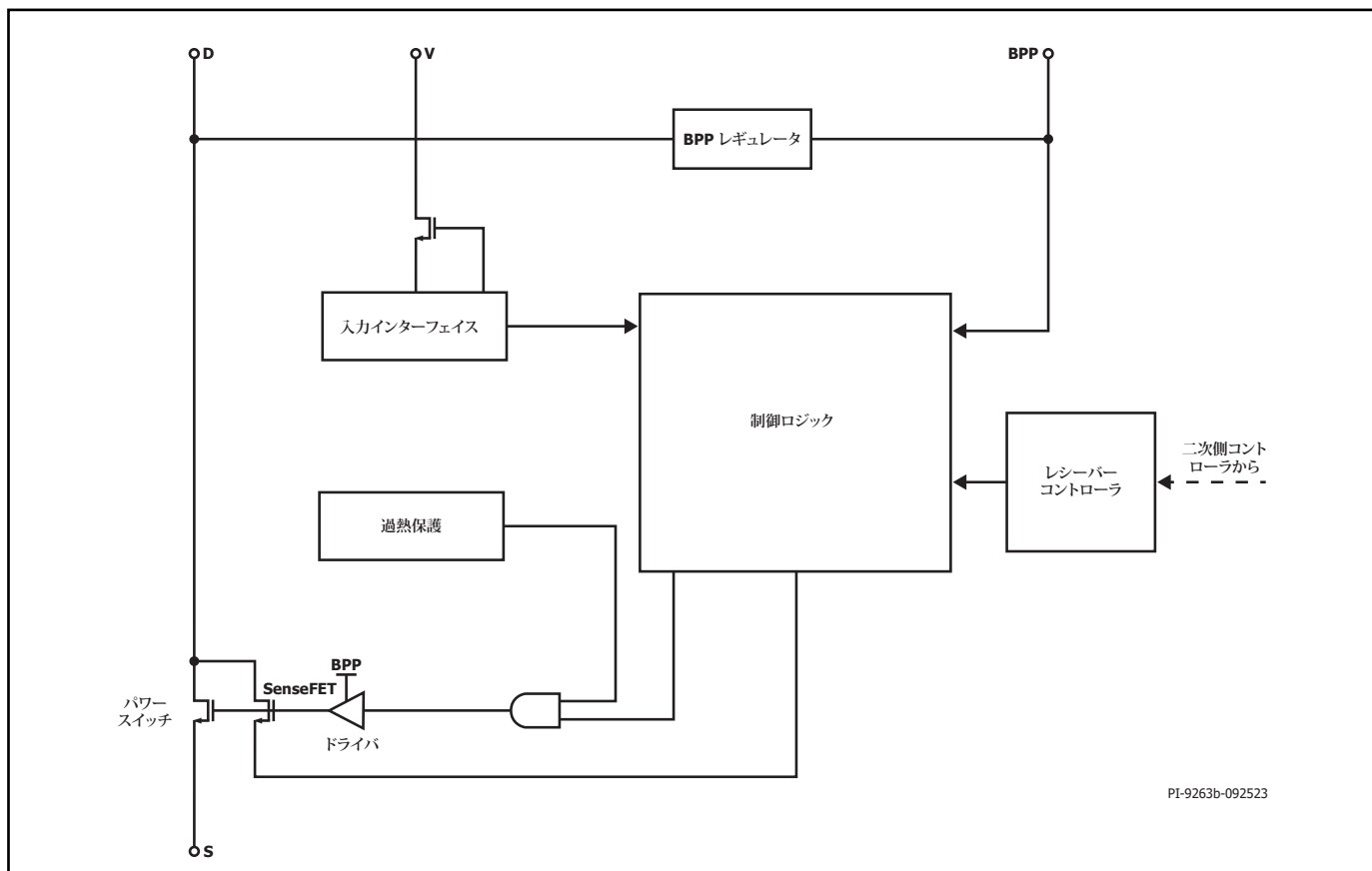


図 3. 一次側コントローラのブロック図

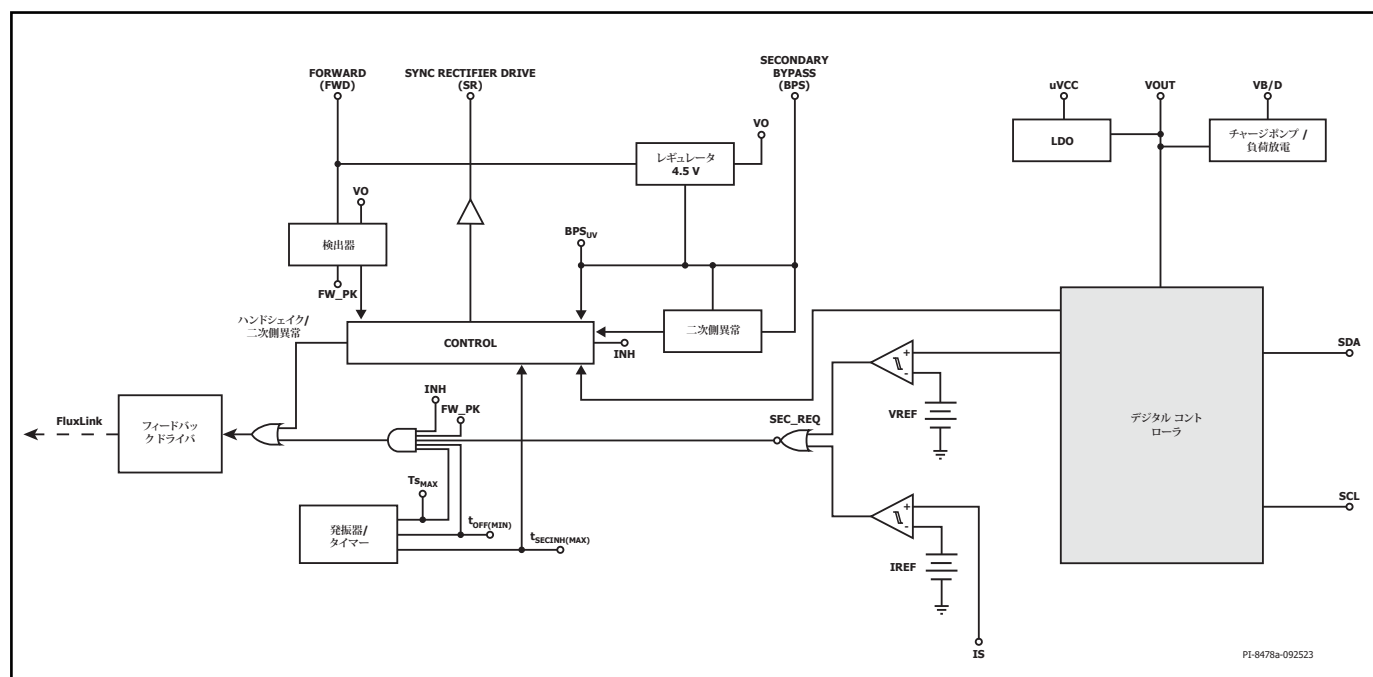


図 4. 二次側コントローラのブロック図

ピン機能の説明

ISENSE (IS) ピン (ピン 1)

電源リターン出力端子への接続。外付け電流センス抵抗を、このピンと SECONDARY GROUND ピンの間に接続します。

SECONDARY GROUND (GND) (ピン 2)

二次側 IC の基準電位。このピンと ISENSE ピンの間にセンス抵抗があるため、電源出力のグラウンドではないことに注意してください。

NC ピン (ピン 3)

オープンのままにします。他のピンには接続しないでください。

SECONDARY BYPASS (BPS) ピン (ピン 4)

二次側 IC 電源用の外付けバイパス コンデンサの接続ポイントです。

I²C クロック (SCL) ピン (ピン 5)

バスマスターから送信される I²C シリアル通信プロトコルのクロック。

I²C シリアル データ (SDA) ピン (ピン 6)

バスマスターから送信される I²C シリアル通信プロトコルのデータ。

外部 VCC 供給 (uVCC) ピン (ピン 7)

外部コントローラ用に 3.6 V 電源を供給します。

VBUS 直列スイッチ駆動及び負荷放電 (VB/D) ピン (ピン 8)

VBUS 対応で、VOUT から VBUS に FET を直列で渡す NMOS ゲートのドライバ。このピンは、出力負荷電圧の放電にも使用できます (VBUS)。

SYNCHRONOUS RECTIFIER DRIVE (SR) ピン (ピン 9)

外付け SR FET ゲート用のゲートドライバ出力及び接続です。

OUTPUT VOLTAGE (VOUT) ピン (ピン 10)

出力電圧に直接接続されており、電流を二次側 IC に供給し、出力電圧レギュレーションを検出します。また、このピンには、アクティブ/プログラム制御プルダウン電流源があります。

FORWARD (FWD) ピン (ピン 11)

トランス出力巻線のスイッチング ノードへの接続点は、一次側パワースイッチのタイミングについての情報を提供し、さらに VOUT がスレッシュホールド値を下回る場合に二次側 IC に電力を供給します。

NC ピン (ピン 12-14)

オープンのままにします。他のピンには接続しないでください。

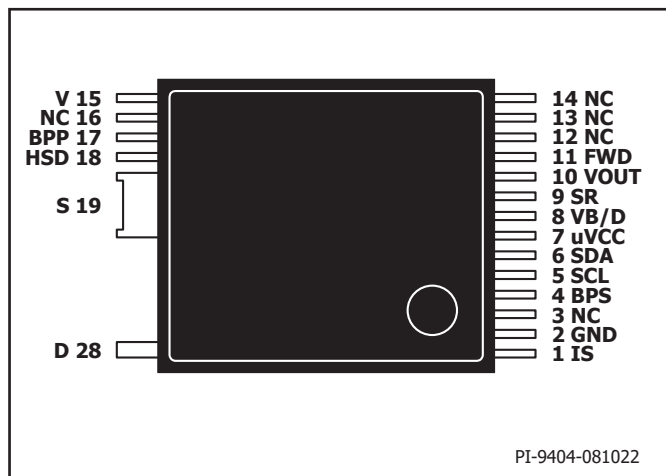


図 5. ピン配置図

UNDER / OVER INPUT VOLTAGE (V) ピン (ピン 15)

入力ブリッジの AC 側または DC 側に接続する高電圧ピンです。入力電圧の低電圧及び過電圧を検知します。ブリッジの AC 側に接続すると、検出されない場合に電力消費を抑えるために、高電圧スイッチがオープンになります。UV/OV 保護機能を使用しない場合は、GND ピンに接続してください。

NC ピン (ピン 16)

オープンのままにするか、SOURCE ピンまたは BPP ピンに接続します。

PRIMARY BYPASS (BPP) ピン (ピン 17)

一次側 IC 電源用の外付けバイパス コンデンサの接続点。標準の ILIM または ILIM+1 を選択するための ILIM 選択ピンでもあります。

HSD ピン (ピン 18)

HSD ピンはグラウンドに接続する必要があります。

SOURCE (S) ピン (ピン 19)

このピンは、パワースイッチのソースに接続されています。PRIMARY BYPASS ピンの基準電位でもあります。

DRAIN (D) ピン (ピン 28)

このピンは、パワースイッチのドレイン端子です。

InnoSwitch5-Pro の機能の概要

InnoSwitch5-Pro は、高耐圧パワースイッチ及び一次側と二次側両方のコントローラを 1 つのデバイスに内蔵しています。

このアーキテクチャには、パッケージ リード フレーム及びボンディングワイヤを使用する斬新な磁気結合フィードバック スキーム (FluxLink) を採用し、二次側コントローラから一次側コントローラに正確な出力電圧と電流の情報を伝える、安全かつ高信頼、コスト効率の高い手段を提供します。

InnoSwitch5-Pro の二次側コントローラは、一次側コントローラと磁気結合した送信回路、電源パラメータとテレメトリ機能を制御する I²C インターフェイス、SECONDARY BYPASS ピンに接続する 4.5 V レギュレータ、同期整流器 FET ドライバ、発振器とタイミング機能、及び多数の内蔵保護機能で構成されます。

InnoSwitch5-Pro の一次側コントローラは、連続動作モード (CCM) で動作できる疑似共振 (QR) フライバック コントローラです。このコントローラは、可変周波数と可変カレントリミットの両方の制御方式により動作します。一次側コントローラは、周波数ジッター発振器、二次側コントローラに磁気結合された受信回路、カレントリミット コントローラ、PRIMARY BYPASS ピンに接続する 5 V レギュレータ、バイパス過電圧検出回路、無損失入力電圧検出回路、カレントリミット選択回路、過熱保護、及びリーディング エッジブランキングで構成されます。

図 3 と図 4 に、最も重要な機能を示した一次側コントローラと二次側コントローラの機能ブロック図を示します。

一次側コントローラ

InnoSwitch5-Pro は可変周波数のコントローラで、効率の向上と出力電力容量の拡張を実現するために、CCM/CrM/DCM モードで動作します。

PRIMARY BYPASS ピン レギュレータ

PRIMARY BYPASS ピンには、パワースイッチがオフ時に DRAIN ピンから電流を引き込むことによって PRIMARY BYPASS ピン コンデンサを V_{BPP} まで充電する内部レギュレータがあります。PRIMARY BYPASS ピンは、内部回路用電源ピンです。パワースイッチがオンすると、デバイスは、PRIMARY BYPASS ピン コンデンサのエネルギーによって動作します。

さらに、PRIMARY BYPASS ピンに外付け抵抗を介して電流が供給される場合、シャント レギュレータが PRIMARY BYPASS ピン電圧を V_{SHUNT} にクランプします。これにより、InnoSwitch5-Pro にバイパス巻線を介して外部電力を供給できるようになり、5 V 出力設計の場合の無負荷時消費電力を 30 mW 以下に抑えることができます。

一次側バイパス ILIM プログラミング

InnoSwitch5-Pro IC では、PRIMARY BYPASS ピンのコンデンサ値を選択することで、カレントリミット (ILIM) の設定を調整できます。このコンデンサにはセラミックコンデンサを使用できます。

標準 ILIM 設定とハイ ILIM 設定には、それぞれ 0.47 μ F と 4.7 μ F の 2 つのコンデンサ容量を選択できます。

PRIMARY BYPASS の低電圧スレッシュホールド

PRIMARY BYPASS ピン低電圧回路は、定常動作中に PRIMARY BYPASS ピンの電圧が約 4.5 ($V_{BPP} - V_{BPP(H)}$) を下回った場合にパワースイッチを停止させます。PRIMARY BYPASS ピン電圧がこのスレッシュホールドを下回った後に、パワースイッチのターンオンを再度有効にするには、この電圧を V_{SHUNT} まで上昇させる必要があります。

Primary BYPASS ピン過電圧機能

PRIMARY BYPASS ピンには、オプションのラッチタイプ OV 保護機能があります。PRIMARY BYPASS ピンコンデンサに直列に接続した抵抗にツェナーダイオードを並列接続して、一次側バイパス巻線の過電圧を検出します。PRIMARY BYPASS ピンへの流入電流が I_{SD} を超えると、デバイスはラッチオフするか、またはパワースイッチのスイッチングを $t_{AR(OFF)}$ の間停止した後、コントローラが再起動して出力電圧を規定値に復帰させることを試みます。

VOUT OV 保護も二次側コントローラに内蔵機能として含まれます (「出力電圧保護」を参照)。

過熱保護

過熱保護回路は、一次側パワースイッチのダイの温度を検知します。スレッシュホールドは T_{SD} に設定され、オートリスタートタイプとラッチオフタイプがあります。

オートリスタートタイプ: ダイの温度がこのスレッシュホールドを上回ると、パワースイッチは停止します。ダイの温度が $T_{SD(H)}$ 下がるとスイッチングが再開されます。この大きなヒステリシスにより、継続的な異常状態による基板の過熱を回避できます。

ラッチオフタイプ: ダイの温度がこのスレッシュホールドを上回ると、パワースイッチは停止します。PRIMARY BYPASS ピンが $V_{BPP(RESET)}$ を下回るか、UNDER/OVER INPUT VOLTAGE ピンが UV (I_{UV}) スレッシュホールドを下回ると、ラッチ状態がリセットされます。

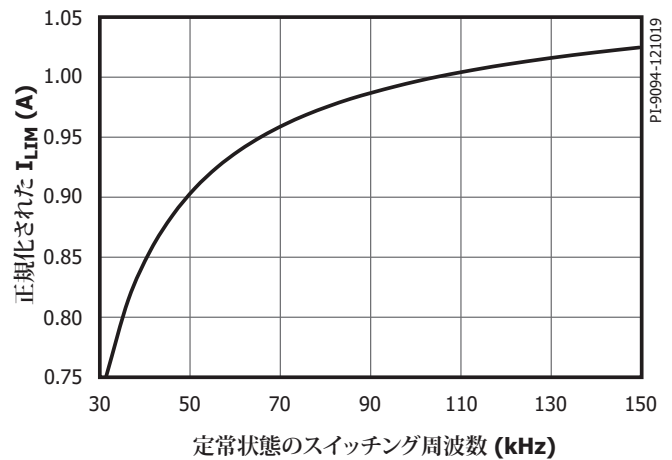


図 6. 正規化された一次側電流 - 周波数特性

カレントリミットの動作

一次側コントローラには、ひとつ前の一次側パワースイッチングサイクルの終了時点 (一次側パワースイッチがスイッチングサイクルの終わりにオフする時点) から時間とともに反比例するカレント スレッシュホールドがあります。

この特性により、スイッチング周波数 (負荷) が増加するにつれて、一次側カレントリミットが増加します (図 6)。

このアルゴリズムには、デジタルフィードバック情報に瞬時に応答するという利点があります。これにより、スイッチングサイクルを要求するフィードバック信号を受信すると瞬時に応答し、一次側パワースイッチを最も効率的に使用できるようになります。

高負荷時には、スイッチング電流は I_{LIMIT} の 100% に近づき、最大になります。負荷が減少するとカレントリミットの 30% まで低下します。カレントリミットが 30% まで低下すると、(可聴ノイズを十分に避けられるレベルにあるため) それよりも低下することはありません。スイッチングサイクルの間隔は、負荷の減少とともに増加します。

ジッター

正規化カレントリミットは、変調周波数 f_M において 100% と 95% の間で制御されます。これにより、約 100 kHz の平均周波数で約 7kHz の周波数ジッターが生じます。

オートリスタート

異常状態 (出力過負荷、出力短絡、または外付け部品/ピンの異常等) が発生した場合、InnoSwitch5-Pro はオートリスタート (AR) に移行するか、ラッチオフします。PRIMARY BYPASS ピンが $V_{BPP(RESET)}$ を下回るか、UNDER/OVER INPUT VOLTAGE ピンが $UV(I_{UV})$ スレッシュホールドを下回ると、リセットされます。

オートリスタートでは、 $t_{AR(OFF)}$ の間、パワー スイッチのスイッチングを停止します。オートリスタートに移行するモードは 2 つあります。

1. 82 ms (t_{AR}) より長い期間、過負荷検出周波数 f_{OVL} を超える要求が二次側から継続して発生した場合。
2. $t_{AR(SK)}$ より長い間、二次側からスイッチングサイクル要求がない場合。

二番目は、通信が切断され、一次側がリスタートを試みる場合です。通常の動作では発生しませんが、システムに対し ESD 発生時には考えられます。例えば、二次側コントローラへのノイズ干渉が原因で通信が切断される場合があります。この場合、オートリスタートオフ時間の後、一次側のリスタート時に正常復帰します。

オートリスタートは、AC リセットが行われるとすぐにリセットされます。

SOA 保護

500 ns (ブランキング時間+カレントリミット遅延時間) 以内に 110% I_{LIMIT} に達し、これが 2 サイクル連続で発生した場合、コントローラは 2.5 サイクルまたは約 25 μ s スキップします。これにより、大容量負荷時に起動時間が長くなることなくトランスのリセットのための十分な時間が確保されます。

入力電圧監視

UNDER/OVER INPUT VOLTAGE ピンは、入力の低電圧と過電圧の検出と保護に使用されます。

この機能を有効にするには、センス抵抗をブリッジ整流器の後段の高電圧 DC バルク コンデンサ (また、高速 AC リセットのためにはブリッジ整流器の前段) と UNDER/OVER INPUT VOLTAGE ピンの間に接続します。通常動作時は、UNDER/OVER INPUT VOLTAGE ピンを一次側 GND にショートしてください。

起動時、一次側のバイパス コンデンサが充電され $ILIM$ 設定値が決定した後、スイッチングの開始前に UNDER/OVER INPUT VOLTAGE ピンの状態がチェックされ、起動スレッシュホールドを上回り、過電圧シャットダウンスレッシュホールドを下回っていることを確認します。

通常の動作では、UNDER/OVER INPUT VOLTAGE ピンの電流が停止スレッシュホールドを下回り、 t_{UV} よりも長い間停止スレッシュホールドを下回ったままになると、コントローラはオートリスタートに移行します。UNDER/OVER INPUT VOLTAGE ピンの電流が起動スレッシュホールドを上回ると、スイッチングが再開されます。

UNDER/OVER INPUT VOLTAGE ピンの電流が過電圧スレッシュホールドを上回った場合も、コントローラはオートリスタートに移行します。この場合も、UNDER/OVER INPUT VOLTAGE ピンの電流が通常動作範囲内に戻ると、スイッチングが再開されます。

入力電圧 UV/OV 機能は、UNDER/OVER INPUT VOLTAGE ピンに接続された IC 内部の高耐圧 MOSFET を使用して消費電力を抑えます。サイクルオフ時間 t_{OFF} が 50 μ s を超える場合、内部高耐圧 MOSFET により、外部センス抵抗を内部 IC から切り離し、このセンス抵抗からの流入電流を遮断します。入力電圧検出機能は、次のスイッチングサイクルの開始時に再度有効になります。

一次側 - 二次側ハンドシェイク

起動時、一次側は初めにフィードバック情報なしでスイッチングを行います (これは標準的な TOPSwitch™、TinySwitch™、または LinkSwitch™ コントローラの動作に非常によく似ています)。

オートリスタート オン時間 (t_{AR}) 中にフィードバック信号が受信されない場合、一次側はオートリスタート モードに入ります。通常の状態では、二次側コントローラが FORWARD ピンを介して、または OUTPUT VOLTAGE ピンから起動して制御を引き継ぎます。これ以降は、二次側によりスイッチングが制御されます。

一次側コントローラがスイッチングを停止する、または (二次側が制御している時の) 通常動作中に二次側からのサイクル要求に応答しないなどの状況が発生した場合、ハンドシェイクプロトコルが開始され、一次側のスイッチングが再開された時に二次側が制御を実行できるようにします。一次側が要求よりも多くのサイクルを供給していることを二次側が検出した場合にも、追加のハンドシェイクがトリガされます。

追加のハンドシェイクが必要になる可能性が最も高い状況は、入力が一時的に低下したために一次側がスイッチングを停止した場合です。一次側が動作を再開すると起動状態に戻り、二次側からのハンドシェイクパルスの検出を試みます。

一次側がスイッチング要求に応答したことを 8 サイクル連続で二次側が検出なかった場合、または一次側がサイクル要求なしでスイッチングしたことを 4 サイクル以上連続で二次側が検出した場合、二次側コントローラは 2 回目のハンドシェイクシーケンスを開始します。これは、一次側がスイッチングしている間に SR FET が同時導通することを防止する追加の保護として機能します。この保護モードは、二次側が制御している間に一次側がリセットされた場合の出力過電圧も防止します。

待機とリッスン

入力電圧異常 (UV または OV) またはオートリスタートから最初に再起動した後、一次側がスイッチングを再開すると、一次側が制御しているとみなされ、制御を放棄させるためには二次側コントローラはハンドシェイクを成功させる必要があります。

追加の安全対策として、一次側はスイッチングの前にオートリスタートのオン時間 (t_{AR} 、約 82 ms) の間停止します。この「待機」時間の間、一次側は二次側の要求を「リッスン」します。約 30 μ s 間隔で 2 回連続して二次側の要求があった場合、一次側は二次側制御と判断し、スレーブモードでスイッチングを開始します。 t_{AR} の「待機」期間中にパルスが発生しない場合は、ハンドシェイクパルスが受信されるまで、一次側は一次側による制御でスイッチングを開始します。

二次側コントローラ

図 4 のブロック図に示されているように、IC は VOUT または FWD のいずれかによって供給される 4.5 V (V_{BPS}) レギュレータによって給電されます。SECONDARY BYPASS ピンは、外付けデカップリングコンデンサに接続され、レギュレータブロックから内部で電流供給されます。

また、FORWARD ピンは、SYNCHRONOUS RECTIFIER DRIVE ピンに接続された SR FET をオンにするハンドシェイクとタイミングの両方で使用するために、負のエッジを検出するブロックに接続されます。FORWARD ピン電圧は、不連続モードでの動作時に SR FET をオフにするタイミングを決定するために使用します。これは、SR FET の $R_{DS(ON)}$ の電圧がゼロボルト以下まで低下した時にオフになります。

連続動作モード (CCM) では、次のスイッチングサイクルを要求するパルス要求が一次側に送信される前に SR FET がオフになり、FET のターンオフと重なることなく、優れた同期動作を実現します。

出力電圧は VOUT ピンで制御され、起動時のデフォルトは 5 V です。

ISENSE ピンと SECONDARY GROUND ピンの間に接続されている外付け電流センス抵抗は、定電流制御モードで出力電流を制御するために使用されます。

プログラム制御の電圧と電流

動作電圧と動作電流のセットポイントは、I²C インターフェイスを介してすべてプログラム制御で設定されます。出力電圧は、3 V から 30 V の範囲でユーザーによりプログラム可能です。IC の高速応答フィードバックループは、10 mV (ΔV_{OUT}) の電圧変化分解能を特長としています。動作電流のセットポイントは、フルスケール電流の 0.52% のステップで 15% から 100% の範囲でプログラムできます。5 V 未満及び 50 mA の負荷電流では、電圧ステップコマンドを 10 mV にすると、動作周波数が非常に低いため、非単調となる場合があります。

最小オフ時間

二次側コントローラは、一次側への FluxLink 接続を使用して、サイクル要求を開始します。二次側サイクル要求の最大周波数は、最小サイクルオフ時間 ($t_{OFF(MIN)}$) で制限されます。これは、負荷にエネルギーを供給するために、一次側導通後のリセット時間を十分に確保するためです。

最大スイッチング周波数

二次側コントローラの最大スイッチ要求周波数は f_{SREQ} です。

内部 uVCC 生成、バススイッチドライバ、放電

内部 LDO は、MCU 用に 3.6 V uVCC を生成します。これにより、システム設計がシンプルになります。また、InnoSwitch5-Pro には、N チャンネル FET 直列バススイッチのソース電圧が 30 V の場合でも確実にターンオンさせることができる内部ドライバがあります。この VB/D ピンは、バススイッチをオンさせるだけでなく、負荷の放電パスとして構成することも可能です。

プログラム制御の保護

ユーザーがプログラム可能な保護機能には、出力低電圧 (UV) と過電圧 (OV) 保護、及び過熱保護があります。

UV/OV スレッシュホールドは、動的にプログラム可能です。これらの保護に対して、4 つの応答 (オートリスタート、ラッチオフ、出力無効化、応答なし) をプログラムできます。オートリスタート (AR) またはラッチオフ (LO) の応答では、直列バススイッチはオープンになりません。オープンにする場合には、I²C マスターからオープンにするコマンドを送信する必要があります。

二次側コントローラはまた、1 つ以上の異常を検出した場合に、割り込み信号を生成する機能を備えています。SCL ピンは約 55 μ s 間プルダウンされ、MCU の割り込み信号が発生します。

MCU と二次側コントローラとの通信が切断されると、ウォッチドッグタイマーバス電圧を安全な 5 V 状態になるようにリセットをトリガし、直列バススイッチをオープンにします。

テレメトリ機能

コントローラは MCU と通信して、電源のステータスのレポートを返します。出力電圧と出力電流は、内部 ADC で測定され、I²C を介して MCU で利用できるようになります。またテレメトリ機能は、CV、CC、定電力セットポイント、OV/UV スレッシュホールド、すべての保護設定、割り込みステータス、そして全機能異常状態に対応します。

周波数ソフトスタート

起動時、一次側コントローラは、最大スイッチング周波数が f_{SW} に制限され、100 kHz のスイッチング要求周波数で最大になるプログラム カレントリミットの 75% に制限されています。

ハンドシェイクの完了後に、二次側コントローラは約 10 ms の間、 f_{SW} から f_{SREQ} までスイッチング周波数を直線的に上昇させます。

起動時に短絡または過負荷が発生した場合、デバイスは CC (定電流) モードに直接移行します。ハンドシェイクが行われた後、ソフトスタート タイマーの期限が切れる前に、出力電圧が 3.6 V に達しない場合、デバイスはオートリスタート (AR) に移行します。

出力電圧がソフトスタート時間内に設定値に到達すると、周波数上昇は直ちに停止され、二次側コントローラは全周波数での動作が許可されます。これにより、コントローラは設定値に達した直後に突然過渡的な負荷変動が発生した場合にレギュレーションを維持できます。周波数の上昇は、疑似共振検出プログラミングがすでに行われている場合にのみ中断されます。

最大二次側抑止期間

一次側のスイッチングの開始を求める二次側の要求は、最大周波数未満での動作を維持し、最小オフ時間を確保するために抑止されます。この制約に加えて、一次側パワースイッチの「ON」時間サイクル (サイクル要求から FORWARD ピンの立ち下がりエッジの検出の期間) の間、二次側のサイクル要求も抑止されます。サイクル要求後に FORWARD ピンの立ち下がりエッジが検出されない場合の最大タイムアウトは約 30 μ s までです。

SR 停止保護

各サイクルにおける SR は、二次側コントローラによってセットサイクルが要求された場合のみ動作し、FORWARD ピンで負のエッジが検出されます。ISENSE ピンの電圧が CC スレッシュホールドの約 3 倍を超えた場合、SR FET ドライブは、サージ電流が通常のレベルに落ち着くまで停止します。

SRZVS 動作モードの場合は、0x0E09 をコマンド レジスタ アドレス 0x38 (パリティ付き) に書き込み、二次側コントローラからのサイクル要求も同時導通検出イベントもない、一次側スイッチングのいかなる状況においても、SR ゲート ドライバを無効にしておくことを推奨します。検出は、FORWARD ピンの信号に基づきます。信号 FORWARD ピンにグラウンド (DCM 動作モード中に 0 V 以下) を下回るリングがある場合、これは、以降のスイッチング サイクルで SR ゲート ドライブは無効になるという結果になります。FORWARD ピンの信号を改善して、正常動作中に DCV リンギングがグラウンドを下回らないようにして、SR ゲート ドライブ無効保護がトリガーすることを防ぐことを推奨します。そのような設計において、1b1 のステッで上のコマンドのビット [2:0] を増やし、この保護機能が正常な動作状況でトリガーされることを防ぐことができます。

この保護機能が原因で SR ゲート ドライブが無効な場合、疑似共振スイッチングも無効になり、異常状態が解除されると SR ゲート ドライブと疑似共振スイッチングの両方が自動的に復元されます。この保護機能が正常な動作をある状況で干渉し、それが望ましくない場合は、0x0201 を 0x38 (パリティ付き) コマンド レジスタに書き込むことにより無効にできます。SRZVS モード以外の動作においては、0x0A09 をコマンド レジスタ アドレス 0x38 (パリティ付き) に書き込み、この保護機能を有効にすることを推奨します。保護機能を無効にする場合は、0x0201 を同じコマンド レジスタに書き込みます。

SR スタティックブルダウン

二次側が制御していない場合に SR ゲートを LOW レベルに維持します。SYNCHRONOUS RECTIFIER DRIVE ピンには内蔵ノミナリ ON デバイスが接続されており、ピン レベルを LOW にして、FORWARD ピンからの容量性カップリングによって生じる SR ゲート電圧を低下させます。

オープン SR 保護

SYNCHRONOUS RECTIFIER DRIVE ピンオープン時のシステム異常から保護するために、二次側コントローラには、SYNCHRONOUS RECTIFIER DRIVE ピンが外付け FET に接続されていることを確認する保護モードがあります。SYNCHRONOUS RECTIFIER DRIVE ピンの外部容量が 200 pF 未満の場合、デバイスは SYNCHRONOUS RECTIFIER DRIVE が「オープン」で、駆動する FET がいないと見なします。検出されたピンの容量が 200 pF を超える場合、コントローラは SR FET が接続されていると見なします。

SYNCHRONOUS RECTIFIER DRIVE ピンがオープンであることが検出されると、二次側コントローラはオートリスタートを開始するために一次側からのパルスを要求することを停止します。

SYNCHRONOUS RECTIFIER DRIVE ピンが起動時にグラウンドに接続されている場合、SR ドライブ機能は無効になり、SYNCHRONOUS RECTIFIER DRIVE ピンのオープン保護モードも無効になります。

同期整流器を使用した、DCM モードにおける、動的にプログラム可能な ZVS 動作

変換効率を向上し、スイッチング損失を低減するために、InnoSwitch5-Pro IC は、DCM 動作モードでスイッチング要求を送信する前に、短時間だけ同期整流器を有効にすることにより、一次側パワースイッチのゼロボルトスイッチングを達成する手段を搭載しています。この時間中、一次側で反映された出力電圧により決定されたレートで、励磁電流は負の方向に充電されます。SR 導通時間の最後に、磁気エネルギーは、各導通サイクルの前に一次側パワースイッチ全体の電圧を強制的にゼロにするために、一次側スイッチのドレイン ノード容量の放電を開始します。この動作モードは、不連続動作モードでのみ利用可能で、CCM スwitching 要求があると、この機能は自動的に無効になります。電力コンバータは、I²C コマンドを送信することにより、DCM 専用モードで動作するよう強制できます。SR-ZVS モードを有効にすると、一次側パワースイッチがオンになったときに SRFET 全体のピーク電圧を制限することにより、SRFET にも利点があります。図 7 を参照してください。

この動作では、一次側での磁気リングのピークを検出するのではなく、FORWARD ピンの谷電圧が出力電圧を超えて下降することを確認して、SR-ZVS の開始に使用されます。このモードの I²C プログラミング コマンドは、データ シートのコマンド レジスタのセクションに記載されています。

SRZVS 動作モードでは、出力エネルギーを使用して、一次側パワースイッチのゼロボルトスイッチングを達成します。短時間、励磁電流を負の方向に充電する十分な跳ね返り電圧がある高入力電圧状態や高負荷状態で使用すると効果的です。

SR-ZVS モードにおいて、一次側クランプ回路の TVS ダイオードは、ESD や EFT などの異常過度イベント中、InnoSwitch5-Pro の一次側パワースイッチのピーク ドレイン電圧を制限する必要があります。

インテリジェント疑似共振モード スwitching

スイッチング損失を低減して変換効率を向上させるために、InnoSwitch5-Pro IC には、コンバータが不連続動作モード (DCM) で動作している場合に、一次側パワースイッチの電圧が最小電圧に近づいた時に強制的にターンオンさせる機能が搭載されています。DCM ではこの動作モードが自動的に動作し、コンバータが連続動作モード (CCM) に移行すると停止します。図 8 を参照してください。

この動作では、一次側での磁気リングの谷を検出するのではなく、FORWARD ピンのピーク電圧が出力電圧レベルを超えて上昇することを確認して二次側要求のゲート制御に使用され、一次側コントローラのスイッチ「オン」サイクルを開始させます。

二次側コントローラは、コントローラが不連続モードに移行したことを検出し、一次側パワースイッチの最小スイッチング電圧に対応する二次側サイクル要求ウィンドウを開きます。

疑似共振 (QR) モードは、DCM が検出された後、20 μ 秒間有効になります。約 20 μ 秒後に QR スイッチングは無効になり、この時点より二次側からの要求によってスイッチングが行われるようになります。二次側コントローラには、FORWARD ピンがグランドを下回ってリングした場合に一次側の「ON」サイクルの誤検出を防止するために、約 1 μ 秒のブランキング時間があります。

ZVS 及び QR スイッチング ウィンドウの最適化

InnoSwitch5-Pro IC は、QR / 谷スイッチングを、それぞれピーク / 最小 FORWARD ピン電圧近くで達成するためにスイッチングを最適化することができます。最適なスイッチングのために、コマンドレジスタ 0x02 = 0x1F を推奨します。

デフォルト値は 0x01 です。

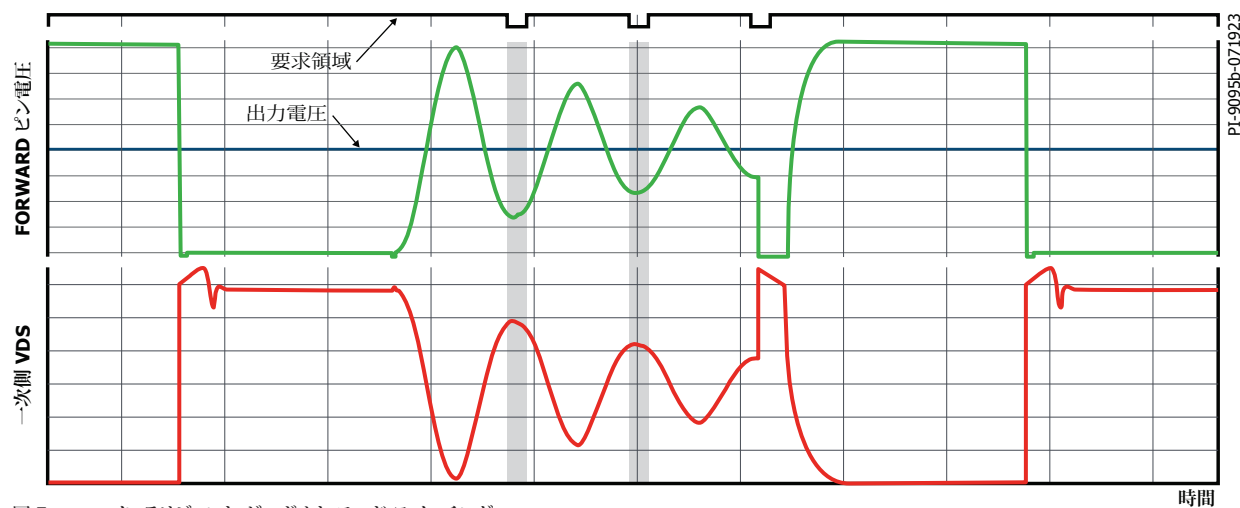


図 7. インテリジェント ゼロボルト モード スイッチング

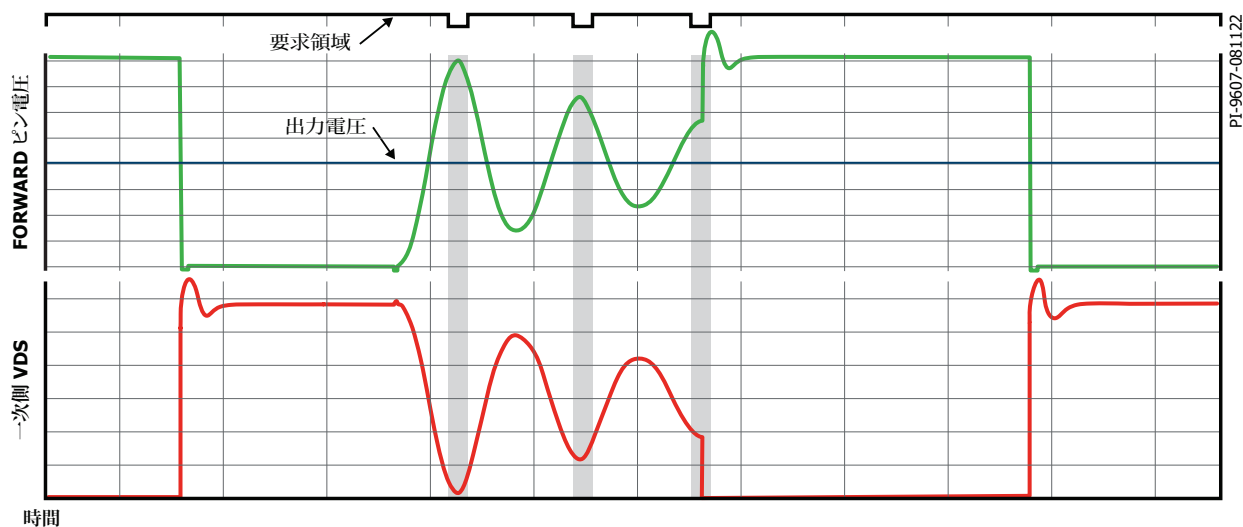


図 8. インテリジェント疑似共振モード スイッチング

レジスタの定義

I²C スレーブ アドレス

InnoSwitch5-Pro の 7 ビット スレーブ アドレスは、0x18 (7'b001 1000) です。

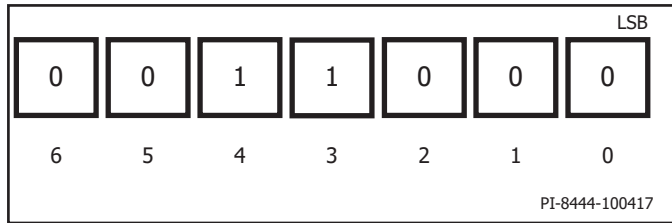


図 9. PI スレーブ アドレス

I²C プロトコル形式は、3 バイト書き込みコマンド

書き込みコマンド:

[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][Byte][A] または
[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][Low Byte][A][High Byte][A]

書き込み/読み出しコマンド I²C プロトコル

[A] はスレーブの確認を意味します

[a] はマスターの確認を意味します

[na] はマスターの否定応答を意味します

[W] は書き込み (1'b0) を意味します

[r] は読み出し (1'b1) を意味します

[PI_SLAVE_ADDRESS] = 0x18 (7'b001 1000)

[PI_COMMAND] (「PI コマンド レジスタ アドレスの割り当て、説明、制御範囲」を参照)

[TELEMETRY_REGISTER_ADDRESS] (テレメトリ (リードバック) レジスタ アドレス割り当てと説明のセクションを参照)

すべての I²C トランザクションには、コマンド間に少なくとも 150 μs の遅延が必要です。この遅延がないと、コマンドは無視される場合があります。InnoSwitch5-Pro は、クロック ストレッチをサポートしていません。

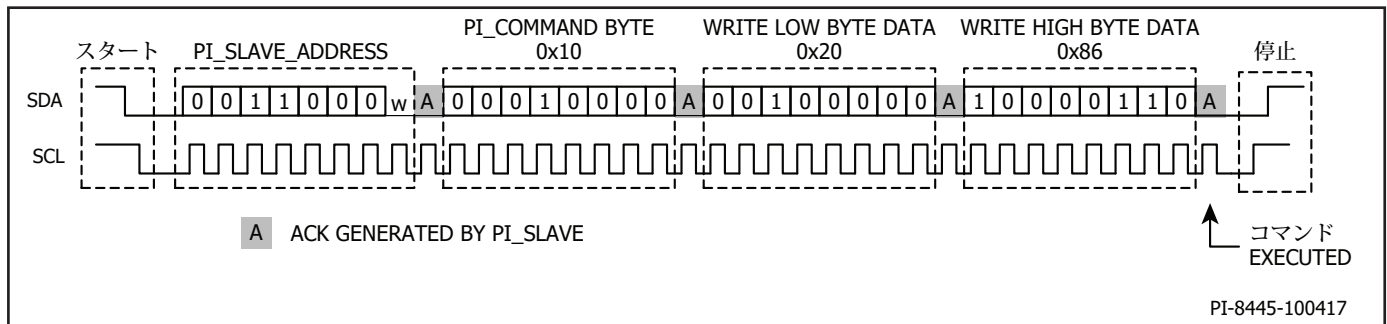


図 10. レジスタ書き込みコマンドのシーケンス (CV を 8 V に設定)

I²C プロトコル形式は 2 バイト読み出しコマンド

ワード読み出しトランザクション:

[PI_SLAVE_ADDRESS][W][A][PI_COMMAND][A][START_TELEMETRY_REGISTER_ADDRESS]

[A][END_TELEMETRY_REGISTER_ADDRESS][A]

[PI_SLAVE_ADDRESS][r][A]{PI スレーブは下位バイトに応答}[a]{PI スレーブは上位バイトに応答}[na]

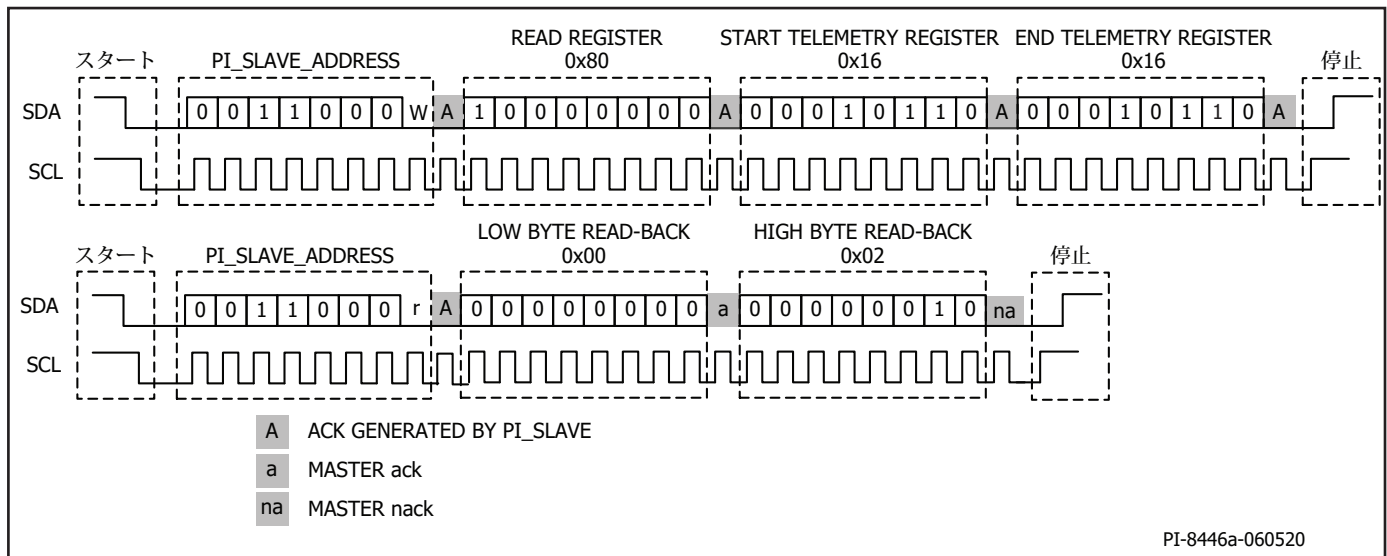


図 11. 読み出しレジスタ シーケンスの例 (異常レジスタ READ11 の読み出し)。注: START 及び END TELEMETRY レジスタ アドレスはシングル コマンドで複数のレジスタを読み出すために同じレジスタに指し示す必要はありません

PI コマンド レジスタ アドレスの割り当て、説明、制御範囲

InnoSwitch5-Pro のすべてのコマンド レジスタ アドレスは、奇数パリティのアドレスです。一部の選ばれたレジスタ (下記のハイライトしたもの) も、データの上位バイトと下位バイトに、奇数パリティ エラー ビットを採用しています。

名称	機能	調整範囲	レジスタ アドレス		タイプ	デフォルト	概要		
			アドレス	奇数パリティ付き アドレス					
VBEN	直列バス スイッチ制御	有効/無効	0x04		W_Byte	0x0	ビット [7]	パリティ	
							ビット [1:0]	{11} VBEN を有効/VDIS を無効 {01} VBEN を無効/リセットしない {00} VBEN を無効/リセットする	
BLEEDER ^B	ブリーダー (V _{OUT}) 機能を アクティブ化	有効/無効	0x06	0x86	W_Byte	0xD0	ビット [2]	{0}: VOUT<10PCT の場合に自動無効 {1}: VOUT<4PCT の場合に自動無効	
							ビット [1:0]	{00}: 無効 {11}: 自動無効で有効 OTP がこのレジスタをクリア	
VDIS	負荷 (VBUS) 放電	有効/無効	0x08		W_Byte	0x0	ビット [7]	パリティ	
							ビット [3:0]	{0011} 放電を有効/VBEN を無効/ リセットする {0010} 放電を有効/VBEN を無効/ リセットしない {1110} 放電を無効	
PSU をター ンオフ	デバイスの ラッチオフ	有効/無効	0x0A	0x8A	W_Byte	0x0	ビット [0]	{0}: 無効 {1}: 有効	
高速 VI コマンド	CV/CC 更新 の速度	10 ms の更新制 限/速度制限なし	0x0C	0x8C	W_Byte	0x0	ビット [0]	{1}: 10 msec の更新制限を無効	
CVO	定電圧のみ	CV 専用モード	0x0E		W_Byte	0x04	ビット [4:3]	{11}: 64 ms {10}: 32 ms {01}: 16 ms {00}: 8 ms	
							ビット [2:1]	{11}: 出力無効化 ^A {10}: オートリスタート {01}: ラッチオフ {00}: 応答なし	
							ビット [0]	{1}: CV 専用モード/CC レギュ レーションなし	
CV	出力電圧	3 V ～ 30 V (10 mV/ ステップ)	0x10		W_Word	500 (5 V)	ビット [15]	上位バイト パリティ	{300 ～ 3000} 10 mV/LSB
							ビット [12:8]	出力電圧	
							ビット [7]	下位バイト パリティ	
							ビット [6:0]	出力電圧	

テーブル 2. コマンド レジスタの割り当て

名称	機能	調整範囲	レジスタ アドレス		タイプ	デフォルト	概要		
			アドレス	奇数パリティ付きアドレス					
OVA	過電圧プログラミング	3.3 V ～ 40 V (100 mV/ステップ)	0x12	0x92	W_Word	オートリスタート 96 (9.6 V)	ビット [15]	上位バイト パリティ	範囲 {33 ～ 400} 100 mV/LSB
							ビット [11:10]	{11}: 出力無効化 ^A {10}: オートリスタート {01}: ラッチオフ {00}: 応答なし	
							ビット [9:8]	超えた後に開始	
							ビット [7]	下位バイト パリティ	
							ビット [6:0]	超えた後に開始	
UVA	低電圧スレッシュホールド	2.7 V ～ 40 V (100 mV/ステップ)	0x14	0x94	W_Word	64 msec オートリスタート 36 (3.6 V)	ビット [15]	上位バイト パリティ	範囲 {27 ～ 400} 100 mV/LSB
							ビット [14]	0: UVL タイマー有効 1: UVL タイマー無効	
							ビット [13:12]	{11}: 64ms {10}: 32ms {01}: 16ms {00}: 8ms	
							ビット [11:10]	{11}: 出力無効化 ^A {10}: オートリスタート {01}: ラッチオフ {00}: 応答なし	
							ビット [9:8]	超えた後に開始	
							ビット [7]	下位バイト パリティ	
							ビット [6:0]	超えた後に開始	
CDC	ケーブル電圧降下補正	0 mV ～ 600 mV (50 mV/ステップ)	0x16		W_Word	0 (0 V)	ビット [3:0]	範囲 {0 ～ 12} 50 mV/LSB	
CC	定電流レギュレーション	CC の 15% から 100% (0.17 mV/ステップ/Rs)	0x18	0x98	W_Word	192 (100%)	ビット [15]	上位バイト パリティ	範囲 {29 (15%) ～ 192 (100%)}
							ビット [8]		
							ビット [7]	下位バイト パリティ	
							ビット [6:0]		
V _{KP}	定出力電力ニー電圧	5.3 V ～ 30 V (100 mV/ステップ)	0x1A		W_Word	300 (30 V)	ビット [15]	上位バイト パリティ	範囲 {53 ～ 300} 100 mV/LSB
							ビット [8]		
							ビット [7]	下位バイト パリティ	
							ビット [6:0]		
LS	入力検出	イネーブル	0x1C		W_Byte	0x00	ビット [0]	{1}: 入力センストリガ、0 に自動リセット	
CCSC	出力短絡異常検出	AR/ラッチオフ/応答なし	0x20		W_Byte	0x02	ビット [1:0]	{10}: オートリスタート {01}: ラッチオフ {00}: 応答なし	

テーブル 3. コマンド レジスタの割り当て (続き)

名称	機能	調整範囲	レジスタ アドレス		タイプ	デフォルト	概要	
			アドレス	奇数パリティ付きアドレス				
ISSC	IS ピン短絡異常 応答と検出周波数 スレッシュ ホールド	出力/AR/ラッチオフ/ 応答なしを無効	0x22	0xA2	W_Byte	0x32	ビット [1:0]	{11}: 出力無効化 ^A {10}: オートリスタート {01}: ラッチオフ {00}: 応答なし
		周波数 (30kHz/60kHz/ 90kHz/120kHz)					ビット [3:2]	周波数検出スレッシュ ホールド {00}: 60 kHz {01}: 30 kHz {10}: 90 kHz {11}: 120 kHz
		カレント リミットの スレッシュホールド					ビット [6:4]	{001}: d'16 {010}: d'32 {011}: d'48 {100}: d'64 {101}: d'80 {110}: d'96 {111}: d'112
ウォッチドッグ タイム	通信レート モニター	無効/0.5 s/1 s/2 s	0x26		W_Byte	0x01 (0.5 sec)	ビット [1:0]	{00}: ウォッチドッグ タイマーなし {01}: 0.5 sec {10}: 1 sec {11}: 2 sec
割り込み	割り込みマスク	ゼロでない値を書き込 むと割り込みが有効	0x2C		WR_Byte	0x00	ビット [8]	動作モード フラッグ (OMF)
		ビット [7]					直列バス スイッチ短絡	
		ビット [6]					二次側を制御	
		ビット [5]					BPS 電流ラッチオフ	
		ビット [4]					CVO モード ピーク負荷 タイマー	
		ビット [3]					IS ピン短絡	
		ビット [2]					出力短絡	
		ビット [1]					VOUT(UV)	
		ビット [0]					VOUT(OV)	
VBUSC	直列バス ス イッチ短絡異常	電流センスのス レッシュホールド	0x36	0xB6	W_Byte	0x02	ビット [5:4]	{11}: d'72 {10}: d'64 {01}: d'32 {00}: d'48
		電流センス サン プルの数					ビット [3:2]	{11}: 4 サンプル {10}: 3 サンプル {01}: 2 サンプル {00}: 1 サンプル
		AR/ラッチオフ/ 応答なし					ビット [1:0]	{10}: オートリスタート {01}: ラッチオフ {00}: 応答なし
DCM 専用	不連続動作 モード専用	有効/無効	0x3A	0xBA	W_Byte	0x00	ビット [2]	{0}: 無効 {1}: 有効

テーブル 4. コマンド レジスタの割り当て (続き)

名称	機能	調整範囲	レジスタ アドレス		タイプ	デフォルト	概要
			アドレス	奇数パリティ付きアドレス			
SRZVS	SR ベース ZVS モード	無効	0x3E		W_Byte	ビット [11]	{1}: FWD 谷スイッチングを有効 {0}: FWD 谷スイッチングを無効
						ビット [10]	{1}: SRZVS モードを有効 {0}: SRZVS モードを無効
						ビット [7:5]	SR-ZVS デイレーの数 ^c
						ビット [4:0]	SR-ZVS オンの数 ^c

テーブル 5. コマンド レジスタの割り当て (続き)

注:

- A. 出力異常応答を無効にすると、異常時にリセット付き VBEN が無効になります。リセットすると、動作状態に応じて AR がトリガされる可能性があります。
- B. パワーオン時に 0x0x を 0x86 に書き込むことにより弱いプリーダーを無効にして、無負荷時電力を削減します。
- C. 各ステップで約 85 ns の変更を観察するために、SR-ZVS オンの数の最小値は $\geq d'3$ する必要があります。

テレメトリ (リードバック) レジスタ アドレスの割り当てと説明

名称	レジスタ名	レジスタアドレス	タイプ	レジスタ ビットの割り当て		
				ビット [15]	上位バイト パリティ	
コマンドレジスタリードバック	READ1	出力電圧セットポイント	R_Word	ビット [12:8]		{Reg_CV}
				ビット [7]	下位バイト パリティ	
				ビット [6:0]		
				ビット [15]	上位バイト パリティ	
	READ2	出力電流セットポイント	R_Word	ビット [8]		{Reg_CC}
				ビット [7]	下位バイト パリティ	
				ビット [6:0]		
				ビット [15]	上位バイト パリティ	
	READ3	過電圧スレッシュホールド	R_Word	ビット [12:8]		{Reg_OVA} (10 mV/LSB)
				ビット [7]	下位バイト パリティ	
				ビット [6:0]		
				ビット [15]	上位バイト パリティ	
	READ4	低電圧スレッシュホールド	R_Word	ビット [12:8]		{Reg_UVA} (10 mV/LSB)
				ビット [7]	下位バイト パリティ	
				ビット [6:0]		
				ビット [15]	上位バイト パリティ	
	READ5	定電力スレッシュホールド	R_Word	ビット [8:0]	{Reg_VKP}	
	READ6	過電圧異常	R_Word	ビット [15:14]	{Reg_OVA_Response}	
		低電圧異常		ビット [13:12]	{Reg_UVA_Response}	
		出力短絡		ビット [11:10]	{Reg_CCSC_Response}	
		IS ピン短絡		ビット [9:8]	{Reg_ISSC_Response}	
		低電圧タイムアウト		ビット [7:6]	{Reg_UVA_TIMER}	
		ウォッチドッグ タイマー タイムアウト		ビット [5:4]	{Reg_WD_TIMER}	
		CV モード		ビット [3:2]	{Reg_CVO_Response}	
		CV モード タイマー		ビット [1:0]	{Reg_CVO_TIMER}	
		CV モード タイマー		ビット [1:0]	{Reg_CVO_TIMER}	
	READ7	VBUS スイッチ有効化	R_Word	ビット [14]	{Reg_VBEN}	
		最小負荷		ビット [13]	{Reg_BLEEDER}	
		PSU ターンオフ		ビット [12]	{Reg_PSUOFF}	
		高速 VI コマンド		ビット [11]	{Reg_FSTVIC}	
		定電圧モードのみ		ビット [10]	{Reg_CVO}	
		過熱異常ヒステリシス		ビット [9]	{Reg_OTP_HYS}	
		ケーブル電圧降下補正		ビット [3:0]	{Reg_CDC}	
		ケーブル電圧降下補正		ビット [3:0]	{Reg_CDC}	
測定	READ8	測定された出力電流	R_Word	ビット [15]	上位バイト パリティ	{Reg_MEASURED_I}
				ビット [8]		
				ビット [7]	下位バイト パリティ	
				ビット [6:0]		
	READ9	測定された出力電圧	R_Word	ビット [15:12]	4'b0	
					Vout 範囲	レポートバック分解能
					3 - 4 V	20 mV
					4 - 8 V	40 mV
					8 - 16 V	80 mV
					16 - 32 V	160 mV

テーブル 6. テレメトリ (リードバック) レジスタの割り当て

名称	概要	レジスタ アドレス	タイプ	レジスタ名	
READ10 (即時)	割り込み有効	0x14	R_Word	ビット [15]	{Reg_INTERRUPT_EN}
	システムレディ信号			ビット [14]	{Reg_CONTROL_S}
	出力放電			ビット [13]	{Reg_VDIS}
	入力センス報告準備完了			ビット [12]	{Reg_Line_Sense}
	CV コマンドの入力を許可			ビット [10]	{Reg_CV_EN}
	過熱保護異常			ビット [9]	{Reg_OTP}
	VOUT_ADC > 1.04*VOUT			ビット [5]	{Reg_VOUT4PCT}
	VOUT_ADC > 1.1*VOUT			ビット [4]	{Reg_VOUT10PCT}
	IS ピン短絡検出済み			ビット [3]	{Reg_ISSC}
	出力短絡検出			ビット [2]	{Reg_CCSC}
	出力電圧 UV 異常 コンパレータ			ビット [1]	{Reg_VOUT_UV}
	出力電圧 OV 異常 コンパレータ			ビット [0]	{Reg_VOUT_OV}
READ11	動作モード フラッグ (OMF)	0x16	R_Word	ビット [2]	CC モード
				ビット [1]	CP モード
				ビット [0]	CV モード
READ12	平均出力電流	0x18	R_Word	ビット [15:8]	8b'0
				ビット [7:0]	READ 8 の 16 サンプル平均
READ13	平均出力電圧	0x1A	R_Word	ビット [15:12]	4b'0
				ビット [11:0]	READ 9 の 16 サンプル平均
READ14	電圧 DAC	0x1C	R_Word	ビット [15:8]	DAC_100mV
				ビット [7:0]	DAC_10mV
READ15	CVO モード DO	0x1E	R_Word	ビット [6]	{Reg_DO_CVO}
	IS ピン短絡 DO			ビット [4]	{Reg_DO_ISSC}
	出力電圧 OV DO			ビット [2]	{Reg_DO_VOUT_OV}
	出力電圧 UV DO			ビット [1]	{Reg_DO_VOUT_UV}
	ウォッチドッグ トリガ済み			ビット [0]	{Reg_Watchdog}
READ16	CVO モード AR	0x20		ビット [14]	{Reg_ar_CVO}
	バス スイッチ短絡 AR			ビット [13]	{Reg_ar_VBUSSC}
	IS ピン短絡 AR			ビット [12]	{Reg_ar_ISSC}
	出力短絡 AR			ビット [11]	{Reg_ar_CCSC}
	出力電圧 OV AR			ビット [10]	{Reg_ar_VOUT_OV}
	出力電圧 UV AR			ビット [9]	{Reg_ar_VOUT_UV}
	PSU ターンオフ コマンド 受信済み			ビット [7]	{Reg_Lo_CMD}
	CVO モード LO			ビット [6]	{Reg_Lo_CVO}
	バス スイッチ短絡 LO			ビット [5]	{Reg_Lo_VBUSSC}
	IS ピン短絡 LO			ビット [4]	{Reg_Lo_ISSC}
	出力短絡 LO			ビット [3]	{Reg_Lo_CCSC}
	出力電圧 OV LO			ビット [2]	{Reg_Lo_VOUT_OV}
	出力電圧 UV LO			ビット [1]	{Reg_Lo_VOUT_UV}
	BPS ピン LO			ビット [0]	{Reg_BPS_OV}

テーブル 7. テレメトリ (リードバック) レジスタの割り当て (続き)

名称	概要	レジスタ アドレス	タイプ	レジスタ名		
					ステータス	
READ17	割り込み	0x22	R_Word	マスク	ビット [8]	{Reg_OMF}
					ビット [7]	{Reg_VBUSSC}
				ビット [15]	ビット [6]	{Reg_~CONTROL_S}
				ビット [14]	ビット [5]	{Reg_LO_Fault}
				ビット [13]	ビット [4]	{Reg_CVO_AR}
				ビット [12]	ビット [3]	{Reg_ISSC}
				ビット [11]	ビット [2]	{Reg_CCSC}
				ビット [10]	ビット [1]	{Reg_VOUT_UV}
				ビット [9]	ビット [0]	{Reg_VOUT_OV}
READ21	入力センス TON レポート	0x2A	R_Word	ビット [15:12]		4b'0
				ビット [11:0]		一次側パワースイッチ ON 時間の 16 サンプル累積値
READ22	入力センス TOFF レポート	0x2C	R_Word	ビット [15:0]		SR スイッチ ON 時間の 16 サンプル累積値
READ23	行末校正	0x2E	R_Word	ビット [3]		{0}: 正のオフセット {1}: 負のオフセット
				ビット [2:0]		定電流レギュレーション オフセット

テーブル 8. テレメトリ (リードバック) レジスタの割り当て (続き)

コマンド レジスタ

システム レディ ステータス レジスタ

システム レディ ビット {Reg_control_s} は、I²C トランザクションの前、かつオートリスタート (AR)、ラッチオフ (LO)、出力無効化 (DO)、初期起動の結果として InnoSwitch5-Pro がリセット状態になった後に読み出す必要があります。

{Reg_control_s} ビットが「1」に設定されている場合は、InnoSwitch5-Pro が I²C コマンドを受け取る用意ができていることを意味します。

{Reg_control_s} ビットを読み出すには、READ10 サブ アドレス 0x14 を 0x80 アドレスに書き込みます。次に、上位バイトのデータをアドレス 0x80 から読み出します。ビット 14 は {Reg_control_s} です。

定電流レギュレーションは、平均電流測定レジスタ (READ12) に基づきます。

5 A の CC スレッシュホールドの場合、電流センス抵抗は 6.4 mΩ です。この例のカレントリミットのステップ サイズは、約 26 mA/ステップです。

例: 最大 CC が 5 A ($R_s = 6.4 \text{ m}\Omega$) の電源の場合、以下は、CC セットポイントの 5 A から 2.5 A への変化を示しています。これは、100% (0xC0) から 50% (0x60) の CC の変化に対応します。奇数パリティ付きでは、これが 0x80E0 になります。

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CC レジスタ (0x98)
下位バイト: 0xE0 (8'b0100 0000)
上位バイト: 0x80 (8'b1000 0000)

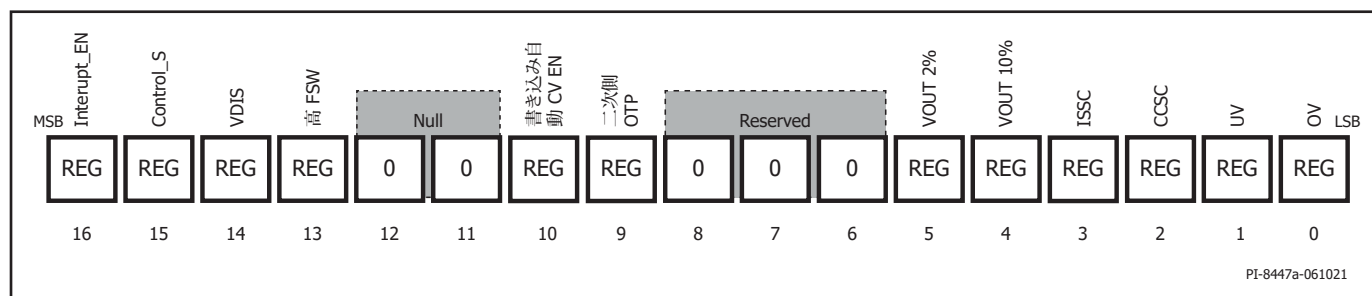


図 12. {Reg_Control_s} テレメトリ レジスタ (READ 10)

例: {Reg_control_s} ビットの読み出し:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
読み出しレジスタ: 0x80
PI_Command: READ10 (0x14), READ10 (0x14) PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)

出力電圧 (CV)、出力定電流 (CC)、定電力モード (CP)、ケーブル電圧降下補正 (CDC)、定電圧専用モード (CVO) のプログラミング

CV レジスタ (0x10)

電源の出力電圧は、VOUT ピンで制御されます。有効なプログラミング範囲は、10 mV / lsb から 30 V です。デフォルトの CV レジスタ値は 5 V です。5 V 以下や、50 mA 以下の軽負荷の場合、10 mV / ステップでは、出力の単調性が得られないことがあります。

例: CV を 5 V から 8 V に変更するには
8 V を lsb の表現に変換: $8 / (10 \text{ mV} / \text{lsb}) = 800$ 進形式に変換 ($800 = 0x0320$)
奇数パリティ ビットを追加すると 16 進データは 0x8620
この時の I²C コマンドは次のとおりです:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: CV レジスタ (0x10)
下位バイト: 0x20 (8'b0010 0000)
上位バイト: 0x86 (8'b1000 0110)

このコマンドシーケンスは、図 10 及び図 24 のとおりです。

CC レジスタ (0x98)

定電流レギュレーションのレジスタ アドレスは 0x18 で、奇数パリティ付きは 0x98 です。定電流レギュレーションのスレッシュホールドは、フルスケール CC の 15% (d'29) から 100% (d'192) まで調整できます。フルスケール定電流のスレッシュホールドは、IS ピンと GND ピン間のセンス抵抗を使用して設定されます。フルスケール電流に対する電圧降下の標準的な値は、32 mV ($I_{SV(TH)}$) です。分解能のステップ サイズは (0.52%/ステップ) です。

$$32 \text{ mV} / 192 = 0.167 \text{ mV/step/Rs}$$

定出力電力電圧スレッシュホールド VKP (0x1A)

定出力電力特性は、100% 定電流レギュレーション スレッシュホールド (フルスケール電流設定) と組み合わせて、「定出力電力のニー電圧」を介してプログラムされます。フルスケール CC が 2.5 A でニー電圧が 8 V に設定されている場合、定電力は 20 W です。VKP レジスタが 12 V に設定されていた場合、その結果、スレッシュホールド VKP を超える定電力特性は、30 W になります。

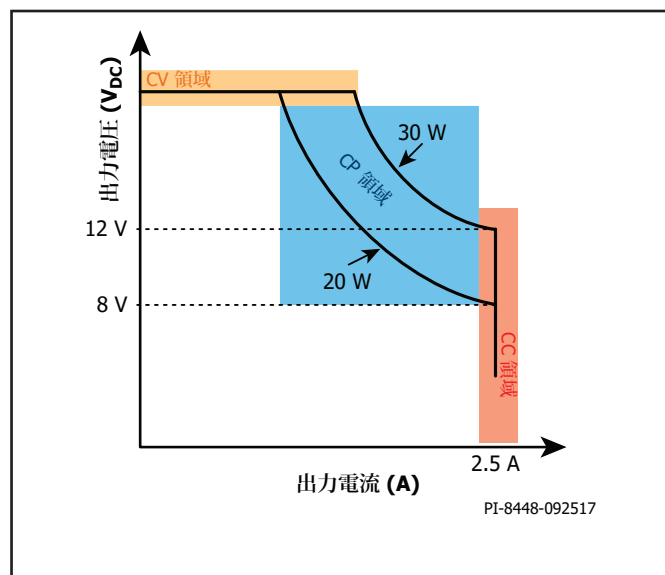


図 13. 定出力電力プロファイル

出力を無負荷から過負荷状態まで変動させると、InnoSwitch5-Pro は、始めは CV で動作し、次に CP に移行し、さらに VKP スレッシュホールドを下回ると CC 領域に移行します。VKP を最大値 (30 V) に設定すると、定出力レギュレーション領域なしという結果になります。

例: VKP を 30 V (d'300) (奇数パリティ付きで 0xF0 = 0x0170) から 8 V (0x50 = 0x80D0) に変更する場合:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: VKP レジスタ (0x1A)
下位バイト: 0xD0 (8'b1101 0000)
上位バイト: 0x80 (8'b1000 0000)

定電流レギュレーション スレッシュホールドを減らしても、VKP 設定で指定した最大プログラム出力電力は変わりません。前述の例から、VKP = 8 V で、CC レギュレーションを 2 A (フルスケール CC は 2.5 A のまま) に設定すると、同じ 20 W 定電力特性に対して、CP 特性切片は 10 V となり、次に示す出力プロファイルのような結果になります。

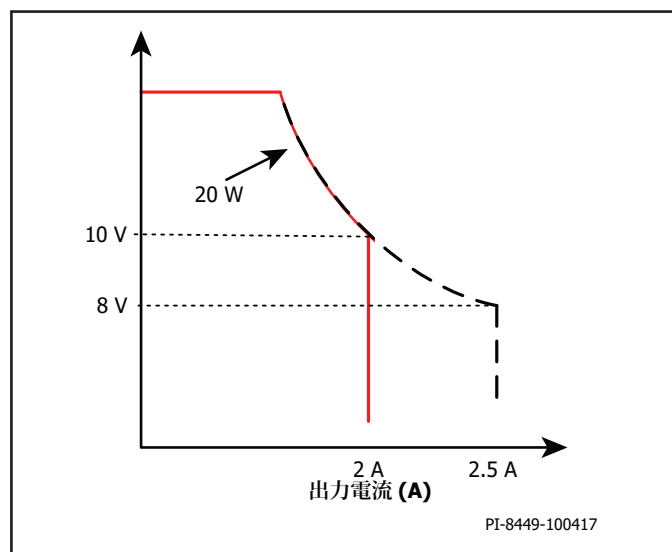


図 14. CC レギュレーション スレッシュホールドを減らした定出力電力プロファイル

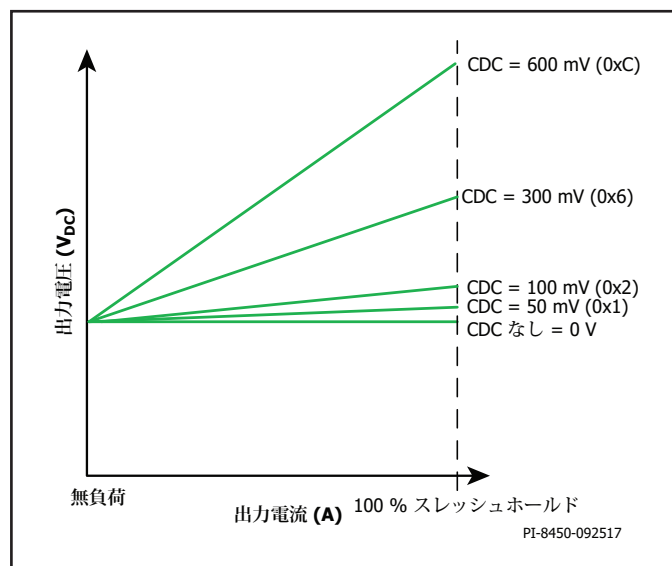


図 15. 負荷電流に対する CDC

ケーブル電圧降下補正 (CDC) (0x16)

ケーブル電圧降下補正の量は、0 V から 600 mV の範囲で 50 mV/ステップで制御できます。CDC は、定電流レギュレーションスレッシュホールドのプログラムに使用されるセンス抵抗 (IS ピンと GND ピン間の抵抗) を流れる電流に応じて適用されます。無負荷の場合は CDC がなく、補正は負荷の増加とともに直線的に増加し、100% 定電流レギュレーション スレッシュホールド (電流センス抵抗のフルスケール電圧) で最大プログラム値に達します。

次のテーブルに、目的の CDC をプログラムするためのレジスタ値を示します。

CDC (mV)	16 進値	バイナリ
0	0x00	4'b0000
100	0x02	4'b0010
150	0x03	4'b0011
200	0x04	4'b0100
250	0x05	4'b0101
300	0x06	4'b0110
350	0x07	4'b0111
400	0x08	4'b1000
450	0x09	4'b1001
500	0x0A	4'b1010
550	0x0B	4'b1011
600	0x0C	4'b1100

テーブル 9. ケーブル電圧降下補正

IS ピンと GND ピン間の電流センス抵抗が短絡した場合は、ケーブル電圧降下補正も、定電流レギュレーションもありません。

例: CDC を 0 V から 300 mV (0x06) に変更するには:

PI_SLAVE_ADDRESS [W]: 0x30 (8'b1011 0000)
PI_Command: CDC レジスタ (0x16)
バイト: 0x06 (4'b0110)

定電圧専用モード (0x0E)

InnoSwitch5-Pro は、定電圧専用で動作するようにして、定電流レギュレーション モードを持たないようにプログラムできます。CVO モードが有効になったときに、出力電流レジスタ (0x98) に定電流レギュレーションの代わりに過負荷スレッシュホールドを設定します。プログラムされた電流を負荷電流が超えると、ピーク負荷タイマー (t_{pl}) が起動します。ピーク負荷タイマー (レジスタ 0x0E の CVO タイマー ビット [4:3]) のオプションは、8 ms、16 ms、32 ms、または 64 ms です。ピーク負荷がプログラム済みタイマーを超えた場合、InnoSwitch5-Pro は、この異常に対してオートリスタート、ラッチオフ、応答なしのいずれかで応答するように、CVO レジスタ 0x0E ビット [2:1] を介してプログラムできます。ピーク過負荷に対するデフォルトの応答は、8 ms タイマーでオートリスタートです。

出力無効化 (DO) 応答の場合、異常が発生すると、InnoSwitch5-Pro は直列バス スイッチを開き、デフォルト構成をリセットします。リセット後、InnoSwitch5-Pro は、例えば、電源の動作状態に応じて VOUT OV AR などの他の異常を通知する場合があります。

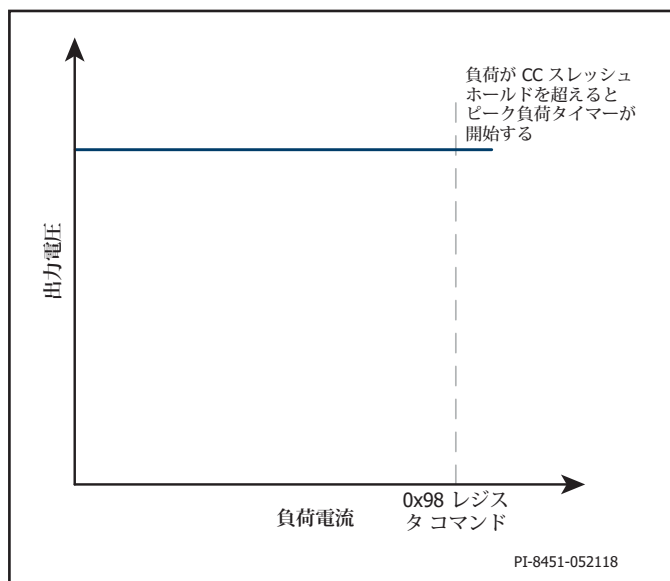


図 16. 定電圧 (CVO) モードのみ

例: CVO モードを有効にし、 t_{PLT} を 16 ms に、異常応答を出力無効化 (DO): (0x0F): に設定します。

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: CVO レジスタ (0x0E)
 バイト: 0x0F (8'b0000 1111)

同期整流器に基づくゼロボルトスイッチング (SR-ZVS)

InnoSwitch5-Pro の疑似共振 (QR) 動作モードにおいて、一次側パワースイッチのゼロボルトスイッチングは、I²C コマンドを介して二次側 SRFET を使用して達成されます。

SR-ZVS モードを有効にすると、二次側コントローラは電源が不連続動作モードに入ったときに検出し、SR-ZVS レジスタでプログラムした期間 (0x3E, ビット [4:0] – SR-ZVS ON 時間) SRFET をオンにします。この時間中、一次側で反映された出力電圧により決定されたレートで、励磁電流は負の方向に充電されます。SR-ZVS ON 時間の最後に、磁気エネルギーは、一次側パワースイッチのドレイン ノード容量の放電を開始します。二次側サイクル要求送信前のこの放電の期間は、SR-ZVS レジスタ (0x3E, ビット [7:5] – SR-ZVS デイレー時間) でプログラム可能です。プログラミングされた最小デイレーは、スイッチング要求が送信される前に、ゲート スレッシュホールド電圧以下に SR ゲートが放電できるようにする必要があります。プログラミングされたデイレーが短すぎると、SR ゲート電圧は十分に放電されず、二次側はスイッチング要求を中断し、デバイスはオートリスタートに移行して、あらゆる種類の同時導通を妨げます。

SR-ZVS ON 時間と SR-ZVS デイレー時間は、I²C コマンドを介して、さまざまな動作状態で最高の効率を達成するために、出力電圧と負荷電流に応じて約 85 ns 刻みで調整できます。プログラム可能な制限については、コマンド レジスタの割り当てのテーブルを参照してください。測定されるタイミングは、SR-ZVS レジスタに設定された値よりも 1 または 2 クロック サイクル大きくなります。

SR-ZVS ON 時間で、最小プログラム値が d'3 の場合、SRZVS ON 時間の測定値は約 400 ns で、SR-ZVS デイレー時間は約 350 ns です。

ZVS 動作時に SR FET の放熱性を改善し、スイッチング損失を削減するために、FW 電圧が最小電圧に近づいたときに、1'b1 を SR-ZVS レジスタ (0x3E, ビット [11] – 谷スイッチング) に書き込むことにより、SR FET を強制的にスイッチすることができます。

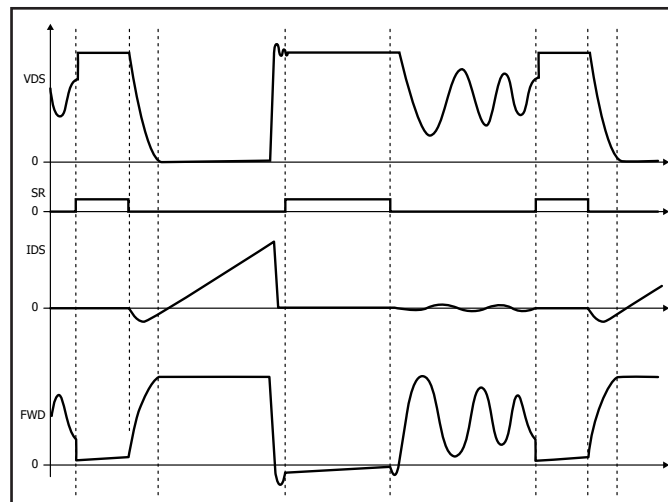


図 17. SR-ZVS 動作モードの波形

例: SR-ZVS モードの有効化:

SR-ZVS ON 時間 = (SRZVS ON の数 + 1) * 85 ns = (6+1) * 85 ns = ~600 ns (ビット [4:0] = d'6 または 5'b 00110)

SR-ZVS デイレー時間 = (SRZVS デイレーの数 + 1) * 85 ns = (3+1) * 85 ns = ~350 ns (ビット [7:5] = d'3 または 3'b 011)

SR-ZVS 有効化 = 1'b1 (ビット [10])

谷スイッチングの有効化 = 1'b1 (ビット [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
 PI_Command: SR-ZVS レジスタ (0x3E)
 下位バイト: 0x66 (8'b0110 0110)
 上位バイト: 0x0C (8'b0000 1100)

SR-ZVS が無効な間は、谷スイッチングも無効にして、疑似共振 (QR) モードを有効にする必要があります。

動作モード移行シーケンス

疑似共振 (QR) 動作モードから SR-ZVS 動作モードへ、またはその逆に移行する際は、以下のシーケンスに従うことを推奨します。

疑似共振モードから **SR-ZVS** モードへのシーケンス:

ステップ 1: 谷スイッチングは有効にせずに、SR-ZVS モードを有効にします。

例:

SR-ZVS ON 時間 = $(6+1) * 85 \text{ ns} = \sim 600 \text{ ns}$ (ビット [4:0] = d'6)

SR-ZVS デイレー時間 = $(3+1) * 85 \text{ ns} = \sim 350 \text{ ns}$ (ビット [7:5] = d'3)

SR-ZVS 有効化 = 1'b1 (ビット [10])

谷スイッチング有効化 = 1'b0 (ビット [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: SR-ZVS レジスタ (0x3E)
下位バイト: 0x66 (8'b0110 0110)
上位バイト: 0x04 (8'b0000 0100)

ステップ 2: 谷スイッチングを有効にします。

例:

SR-ZVS ON 時間 = $(6+1) * 85 \text{ ns} = \sim 600 \text{ ns}$ (ビット [4:0] = d'6)

SR-ZVS デイレー時間 = $(3+1) * 85 \text{ ns} = \sim 350 \text{ ns}$ (ビット [7:5] = d'3)

SR-ZVS 有効化 = 1'b1 (ビット [10])

谷スイッチングの有効化 = 1'b1 (ビット [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: SR-ZVS レジスタ (0x3E)
下位バイト: 0x66 (8'b0110 0110)
上位バイト: 0x0C (8'b0000 1100)

SR-ZVS モードから疑似共振 (**QR**) モードへのシーケンス:

ステップ 1: まず、谷スイッチングを無効にします。

例:

SR-ZVS ON 時間 = $(6+1) * 85 \text{ ns} = \sim 600 \text{ ns}$ (ビット [4:0] = d'6)

SR-ZVS デイレー時間 = $(3+1) * 85 \text{ ns} = \sim 350 \text{ ns}$ (ビット [7:5] = d'3)

SR-ZVS 有効化 = 1'b1 (ビット [10])

谷スイッチング有効化 = 1'b0 (ビット [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: SR-ZVS レジスタ (0x3E)
下位バイト: 0x66 (8'b0110 0110)
上位バイト: 0x04 (8'b0000 0100)

ステップ 2: 以下の設定を使用して SR-ZVS モードを無効にします。

例:

SR-ZVS ON 時間 = ビット [4:0] = d'0

SR-ZVS デイレー時間 = ビット [7:5] = d'2

SR-ZVS 有効化 = 1'b0 (ビット [10])

谷スイッチング有効化 = 1'b0 (ビット [11])

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: SR-ZVS レジスタ (0x3E)
下位バイト: 0x40 (8'b0100 0000)
上位バイト: 0x00 (8'b0000 0000)

SR-ZVS ON 時間が d'0 の場合、SR ゲート ドライブ信号は、最小 ZVS 期間の間、観察されます。プログラミングされた最小デイレーは、スイッチング要求が送信される前に、ゲート スレッシュホールド電圧以下に SR ゲートが放電できるようにする必要があります。

プログラム可能な保護メカニズム

出力過電圧及び低電圧保護のスレッシュホールド/異常動作

CV 設定機能には、動作中に OV/UV スレッシュホールドをプログラムできる他に、異常発生時の電源の動作 (a. 応答なし (異常レジスタを設定するのみ)、b. ラッチオフ (LO)、c. オートリスタート (AR)、d. 出力無効化 (DO)) と UV 異常検出のタイミング (8ms、16 ms、32 ms、または 64 ms) もプログラミング可能です。InnoSwitch5-Pro では、UV 異常の場合、UV タイマーを無効にするオプションがあります。その場合、選択したタイマー オプションは無視され、ディレーは出力過電圧ディレーと同じで、約 80 μ s に固定されています。応答なしになるようにプログラムされたすべての異常は、テレメトリ リードバック異常レジスタに記録されます。

出力無効化 (DO) 応答の場合、異常が発生すると、InnoSwitch5-Pro は直列バス スイッチを開き、デフォルト構成をリセットします。リセット後、InnoSwitch5-Pro は、例えば、電源の動作状態に応じて VOUT OV AR などの他の異常を通知する場合があります。

OVA(0x92): 過電圧スレッシュホールドと、異常応答を OV 異常に設定するには、このアドレスに書き込みます

UVA(0x94): 低電圧スレッシュホールド、UV タイマー、異常応答を UV 異常に設定するには、このアドレスに書き込みます

例: 絶対出力低電圧スレッシュホールドを 3 V (d'30) に変更し、異常応答を出力無効化 (DO) に変更し、異常タイマーを 64 ms (0xBC9E 奇数パリティ付き) に設定します。

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          UVA レジスタ (0x94)
下位バイト:          0x9E (8'b1001 1110)
上位バイト:          0xBC (8'b1011 1100)
```

IS ピン及び出力短絡の異常保護

InnoSwitch5-Pro は、短絡異常が出力電流センス抵抗間に発生したのか、短絡異常が IS ピンから GND ピンにかけて発生したのかを監視するように設定できます。

IS ピンを介して検出された電流がプログラムされた電流制限スレッシュホールド (ISSC レジスタ 0xA2 のビット [6:4]) を超えておらず、スイッチング周波数がプログラムされたスレッシュホールド (ISSC レジスタ 0xA2 のビット [3:2]) を超えている場合は、異常が通知されます。スイッチング周波数は、30 kHz から 120 kHz の範囲で選択できます。これは、設計上想定される動作状態に合わせて、慎重に選択する必要があります。

IS ピン短絡 (ISSC) は、応答が、a. 応答なし、b. ラッチオフ (LO)、c. オートリスタート (AR)、または d. 出力無効化 (DO) のいずれかになるようにプログラムできます。動作が応答なしの場合、テレメトリ リードバック異常レジスタに記録されます。

ISSC(0xA2): IS-GND 短絡の動作を設定するには、このアドレスに書き込みます。

例: 30 kHz を超えるスイッチング周波数でカレント リミット スレッシュホールドが d'48: (0x36) の場合に IS ピン短絡の動作を AR に設定するには:

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          ISSC レジスタ (0xA2)
バイト:              0x36 (8'b0011 0110)
```

IS ピン抵抗の電圧が $I_{SV(TH)}$ の 3 倍を超えると、InnoSwitch5-Pro は、CCSC 異常レジスタ (READ 10 ビット 2) を設定します。CCSC レジスタは、応答が a. 応答なし、b. ラッチオフ (LO) または c. オートリスタート (AR) のいずれかになるようにプログラムできます。直列バス スイッチの後の出力容量が 100 μ F を超えるアプリケーションでは、適切に起動するために、CCSC の応答を応答なしに設定する必要があります。直列バス スイッチがクローズした後、通常動作時に、プログラムをその他の異常応答に戻すことができます。

CCSC (0x20): 出力短絡の動作を設定するには、このアドレスに書き込みます。

例: 出力短絡の動作を応答なしに設定します。

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          CCSC レジスタ (0x20)
バイト:              0x00 (2'b00)
```

スイッチング周波数が t_{AR} よりも長い間 f_{OVL} パラメータ以上である場合は、CCSC レジスタを応答なしに設定しても、出力短絡が発生すると、オートリスタートになります。

直列バス スイッチ短絡回路保護

直列バス スイッチ短絡異常は、IS ピンを介して検出された電流がプログラムされたスレッシュホールド (VBUSC レジスタ 0xB6 のビット [5:4]) を超えており、VBEN が無効になっている場合に設定されます。異常を通知する前に設定したスレッシュホールドを超えている電流サンプルの数 (1、2、3 または 4 つの連続するサンプル) をプログラムするオプションがあります。

VBUS スイッチ短絡 (VBUSC) は、応答が、a. 応答なし、b. ラッチオフ (LO)、または c. オートリスタート (AR) のいずれかになるようにプログラムできます。動作が応答なしの場合、テレメトリ リードバック異常レジスタに記録されます。

一度トリガーされた VBUSC 異常は、二次側が制御を諦めるか、VBEN 有効化コマンドを送信することにより、解除できます。割り込みマスクに書き込んでも異常は解除されません。

ウォッチドッグ タイマー (0x26)

ウォッチドッグ タイマーは、I²C コマンド信号のやりとりを監視します。また、調整可能なタイムアウトを備えています。設定時間内に I²C コマンドが受信されない場合、InnoSwitch5-Pro は、リセット状態になります。ウォッチドッグ タイマーは、マスターが最初の I²C コマンド (読み出しまたは書き込み) を発行するまで確定しません。リセット状態では、以下が発生します。

1. VBUS スイッチが無効 (直列スイッチがオープン) になります。
2. VOUT ピン電圧は、デフォルトの 5 V スレッシュホールドで制御します。
3. すべてのコマンド レジスタがクリアされます。

0x00 をレジスタ 0x26 に書き込むことで、ウォッチドッグ タイマーは無効になります。この機能は無効にすると、初期のソフトウェアのデバッグや試作品のデバイスの機能チェックに役立ちます。

例: ウォッチドッグ タイマーを無効にするには:

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          ウォッチドッグ タイマー レジスタ (0x26)
バイト:              0x00 (2'b00)
```

直列 VBUS スイッチのオープンとクローズ (0x04)

VBEN を有効にすると (VBUS 直列スイッチをクローズすると)、高い制御精度を達成するために、ADC サンプリング周波数が上昇します。VBEN が無効な場合 (直列 VBUS スイッチがオープンの場合)、CV レジスタ (0x10) 及び CC レジスタ (0x98) に対する 80 ms より速い書き込みコマンドは受け付けられません。

直列 VBUS スイッチをクローズするには、0x03 (奇数パリティ付きは 0x83) を VBEN レジスタ (0x04) に書き込み、スイッチをオープンにするには 0x00 (奇数パリティ付きだとこれは 0x80 になる) をこのレジスタに書き込みます。VBUS スイッチがオープン (VBEN が無効) の場合、システムはデフォルト出力電圧セットポイントの 5 V にリセットされます。また、直列 VBUS スイッチを無効にした場合はプログラム可能なコマンド レジスタがすべてデフォルト値にリセットされます。VBEN が無効になるか、VDIS レジスタが有効になったときに、InnoSwitch5-Pro コントローラはリセット状態になります。

どちらのコマンドの場合も、コントローラはリセット状態であるため、コマンドの最後の ACK または NACK は想定されていません。

また、InnoSwitch5-Pro には、バス スイッチ オープンでシステム リセットなしのオプションもあります。システム リセットなしでスイッチをオープンするには、0x01 (with odd parity 0x01) を VBEN レジスタ (0x04) に書き込みます。この場合、直列バス スイッチはオープンになり、スイッチ前の出力電圧は以前に CV レジスタで設定したままになります。すべてのプログラム可能コマンド レジスタは、デフォルト値にリセットされず、以前にプログラムされた設定を保持します。

「アクティブ VOUT ピン プリーダー及び出力負荷放電機能」セクションで説明されているように、VBEN レジスタを有効にすると、VDIS レジスタ (0x08) は自動的に無効になります。

例: 直列 VBUS スイッチ (0x83) の有効化 (クローズ):

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          VBEN レジスタ (0x04)
バイト:              0x83 (8'b1000 0011)
```

システム リセット (0x00) ありで直列バス スイッチをオープンにするコマンドを送信する前に、出力電圧 (CV レジスタ 0x10) を 5 V に設定するコマンドを推奨します。オートリスタートまたはラッチオフの場合、バス スイッチは無効になっていません。出力無効化が発生した場合、バス スイッチは無効になり、システムはデフォルト設定にリセットされます。出力電圧を 16 V 以上に上げる前に直列バス スイッチを有効にする (スイッチをクローズする) には、VBEN コマンドを送信する必要があります。

電源のターンオフ (0x8A)

I²C マスターには、(I²C コマンドを介して) 電源をターンオフする機能があり、電源を再起動させる場合には AC パワーサイクルを要求します。

例: 電源をターンオフする場合:

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          PSU レジスタをターンオフ (0x8A)
バイト:              0x01 (1'b1)
```

高速 VI コマンド

出力電圧/電流をプログラムする CV (0x10) 及び CC (0x98) コマンドの最大送信速度のデフォルト値はそれぞれ 10 ms です。ただし、高速 VI コマンドレジスタ (0x8C) に 0x1 を設定することでこの速度制限を無効にできます。

例: V/I コマンドの速度制限を無効にする場合:

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          高速 VI 速度レジスタ (0x8C)
バイト:              0x01 (1'b1)
```

出力負荷放電機能

InnoSwitch5-Pro は、VB/D ピンをグラウンドに接続することで、VBUS 出力電圧を放電できます。放電回路は、標準的なアプリケーション回路図に示されているように、VBUS 出力から VB/D ピンに直列に接続されるダイオードと抵抗で構成されます。選択したレジスタは、VB/D ピンに流入する電流を、電気仕様に指定されている最大カレント リミット内に制限する必要があります。

負荷放電機能は、VDIS レジスタ (0x08) に 0x03 (奇数パリティ付きは 0x83) を書き込むことで有効になります。VDIS レジスタを有効にすると、VBEN レジスタ (0x04) は自動的に無効になり、デバイスはデフォルトの状態にリセットされます。

I²C マスターは、テレメトリを使用して VOUT ピン電圧または固定タイマーを監視し、この機能を無効にするタイミングの決定に役立てることができます。

デバイスのリセットが望ましくない場合、0x02 を VDIS レジスタ (0x08) に書き込むことにより、リセットせずに負荷放電機能をアクティブにすることができます。このコマンドは、デバイスのリセットなしで負荷放電を有効にします。

例: Vout プリーダーを有効化する場合

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          BLEEDER レジスタ (0x86)
バイト:              0x01 (8'b0000 0001)
```

例: VBUS 出力を放電する場合

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:          VDIS レジスタ (0x08)
バイト:              0x83 (8'b1000 0011)
```

I²C トラフィックを軽減するための自動無効化制御付きアクティブ VOUT ピン プリーダー

出力電圧のレギュレーション設定を HIGH レベルから LOW レベルに放電する必要があり、その場合には VOUT ピンの強いプリーダー機能をアクティブにします。InnoSwitch5-Pro は、自動無効化機能付き BLEEDER 有効化のオプションを備えています。0x03 を BLEEDER レジスタ (0x86) に書き込むと、自動無効化機能付きプリーダー機能が有効になります。プリーダーは、VOUT10PCT または VOUT4PCT レジスタが解除されると、自動的に無効になります。この選択は、BLEEDER コマンドのビット [2] を介して選択できます。VOUT10PCT レジスタは、出力電圧が目標レギュレーション電圧を 10% 上回ると設定されます。VOUT4PCT レジスタは、出力電圧が目標レギュレーション電圧を 4% 上回ると設定されます。弱いプリーダーは、自動プリーダー制御コマンドを実行する前に、0x86=0xDx を有効にする必要があります。出力電圧が減少するプロセス中は、CV コマンドと、自動無効化機能付きの強力なプリーダーを有効にする間に、約 1 ms のディレーを確保することを推奨します。

コントローラの過度な電力消費を防ぐため、BLEEDER レジスタを必要以上に長く有効にしておかないください。

InnoSwitch5-Pro は、強力なプリーダーが有効になった場合に、自動的に SR ピンを無効にします。プリーダーが出力電圧の減少に使用される場合はスイッチングが想定されないからです。

過渡応答

より高速な過渡応答が求められるアプリケーションに対して InnoSwitch5-Pro は、LOW レベルから HIGH レベルの出力電圧変位にかかる時間を減少させるためのコマンドレジスタを備えています。コマンドレジスタアドレスと推奨設定を次のテーブルに示します。

コマンド レジスタ アドレス	デフォルト		推奨 (高速化)	
	MSB	LSB	MSB	LSB
0x32	0x28	0x1E	0x14	0x0A
0x34	0x18	0xC8	0x1F	0x84

デフォルトや推奨設定以外の値を使用すると、発振する場合があります。

定電圧負荷

最終のアプリケーションで定電圧(CV)タイプの負荷が必要になった場合、InnoSwitch5-Proの定電流レギュレーションモードを定電圧 (CV) タイプ負荷に最適化できます。このコマンド レジスタを有効にすると、CV 負荷のみの出力電流リップルが低減されます。以下のコマンド レジスタと設定は、CV 負荷をサポートしなければならない場合にのみ使用される必要があります。

コマンド レジスタ		デフォルト		推奨 (CV 負荷向け)	
アドレス	奇数パリティ付きアドレス	MSB	LSB	MSB	LSB
0x30	0xB0	0x00	0x1F	0x0A	0x20

DCM 専用

InnoSwitch5-Pro は、コンバータが常に不連続動作モード (DCM) で動作するように、二次側から一次側へのスイッチング サイクル要求を制限する機能を備えています。

高入力電圧で、ステップ負荷が発生した場合、通常は 1 つ以上の CCM サイクルが導入され、ピーク FWD ピン電圧が上昇します。DCM 専用機能を有効にすると、このピーク電圧が制限され、それにより SR-FET のストレスが軽減されます。

DCM 専用機能は、I²C コマンドを介して有効/無効になります。0x04 を DCM 専用レジスタ (0xBA) に書き込むと、この機能が有効になります。

例: DCM 専用モードを有効にする場合:

```
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command:           DCM 専用レジスタ (0xBA)
バイト:                0x04 (8'b0000 0100)
```

テレメトリ (リードバック) レジスタ

テレメトリ読み出しレジスタ (READ1 から READ7) はテーブル 3 のすべてのコマンドレジスタの内容を示します。テレメトリ読み出しレジスタアドレスはグループ化されており、最適なポーリングが可能で、電源のステータスを 1 回の I²C リードバック コマンドで目的の開始テレメトリ アドレスと終了アドレスを使用して取得できます。

異常レジスタ

セット電圧、セット電流、定電力ニー電圧、制御 (直列 VBUS スイッチ、VOUT ピン プリーダー、負荷放電など)、及びすべての異常ステータスを含むすべてのコマンド レジスタは、I²C を介して、InnoSwitch5-Pro のテレメトリ機能を使用してリードバックできます。

READ10 テレメトリ レジスタは条件が有効でなくなると瞬時にクリアされます。

READ15 (0x1E) 及び READ16 (0x20) レジスタは、オートリスタート、ラッチオフ、及び出力無効化の異常レジスタ データを含みます。このレジスタは、BPS ピンが低電力スレッシュホールドを下回った場合にのみクリアされます。

例: 出力低電圧 (UV) 異常によって発生したかどうかを確認するために、異常テレメトリ レジスタを読み出す場合

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
読み出しレジスタ: 0x80
テレメトリ レジスタ: 0x20

PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: 下位バイト 8'b0000 0000 (0x00)
上位バイト 8'b0000 0010 (0x02)

動作モード フラッグ (OMF)

InnoSwitch5-Pro は、テレメトリ レジスタ READ11 (0x16) の動作モードを報告します。InnoSwitch5-Pro が CV、CP、または CC のどのモードで開いているかを報告します。割り込みマスクが有効な場合、割り込みは、動作モードが CV、CP、CC 間で変更するたびに発生します。電源の OMF ステータスは、定常動作のときに読み取られます。

メイン レギュレーション DAC 入力

READ14 テレメトリ レジスタは、定電圧、定電流、定出力電力レギュレーションを制御する、メイン レギュレーション ループへの入力です。このレジスタ値が CV 設定レジスタ (0x10) の値と同じ場合、コンバータは定電圧モードで動作しています。READ14 が CV 設定レジスタ (0x10) 未満の場合、コンバータは、定電力ニー電圧レジスタ (0x1A) の値に応じて、定電流 (CC) または定電力 (CP) モードで動作しています。

READ14 レジスタからの出力電圧は、以下のように計算します。

$$V_{OUT} = 5 \text{ V} + (\text{MSB} \times 100 \text{ mV}) - (\text{LSB} \times 10 \text{ mV})$$

例: READ14 (0x1C): MSB = 0x00, LSB = 0x0E
LSB は d'14 より、 $V_{OUT} = 5 - (14 \times 10 \text{ mV}) = 4.86 \text{ V}$

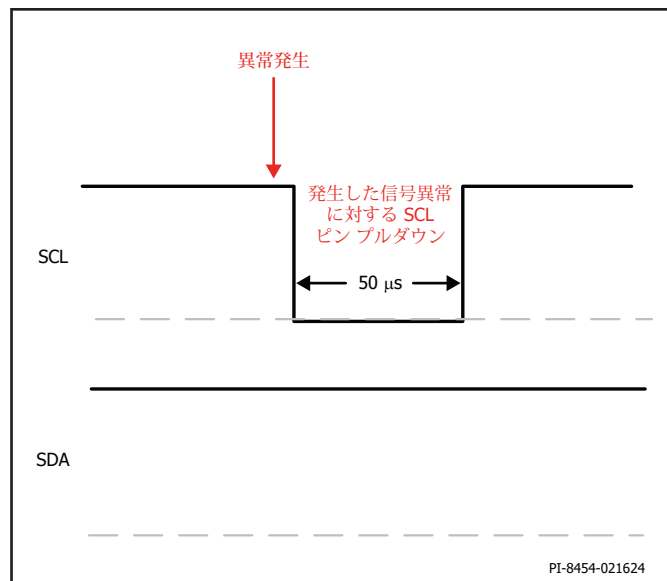


図 18. I²C アイドル中の割り込みマスク

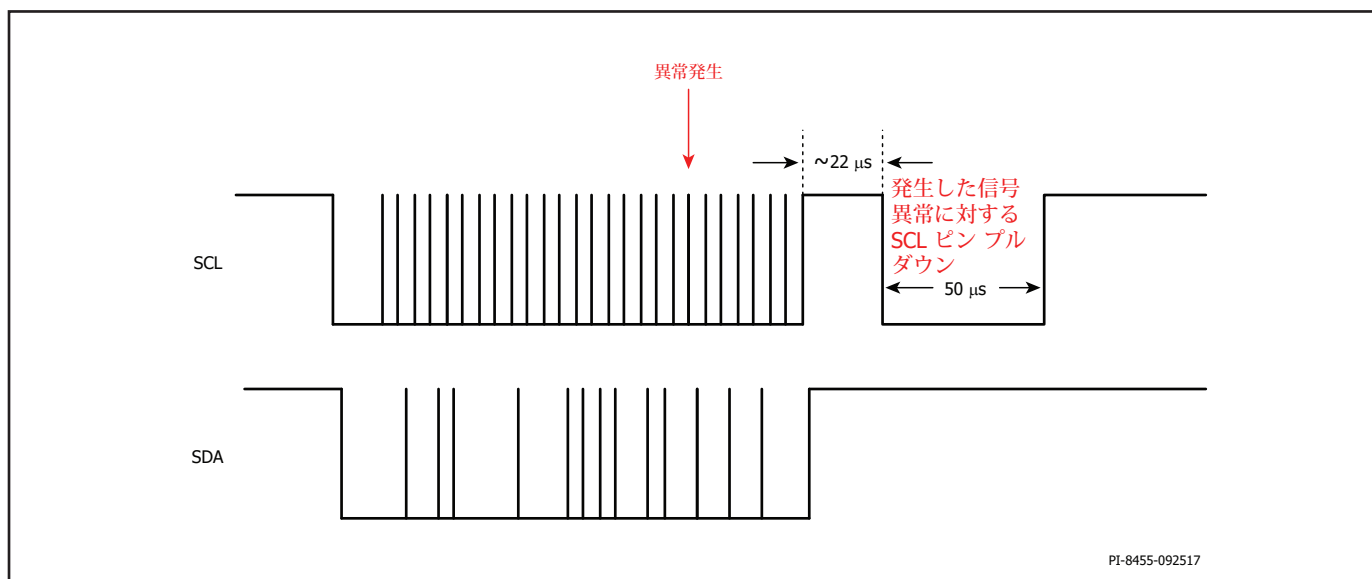


図 19. アクティブな I²C トランザクション中の割り込みマスク

SCL ピンを介した異常信号割り込み

異常報告を向上させるために、I²C アイドル状態の間 (SDA ピンと SCL ピンの両方が High になっている場合)、SCL ピンにおいてアクティブな割り込みレポートスキームが機能します。

異常が発生すると、SCL ピンは、次のいずれかの条件で動作します。

1. SCL ピンがアイドルモード (図 15 参照) の場合、異常が検出されるとただちに、異常割り込みが発生します。割り込みは、SCL ピンを 50 μ s プルダウンしてから解放して HI 状態に戻します。
2. SCL ピンがビジー (アクティブ I²C トランザクション) (図 16 参照) の場合、異常割り込みは I²C トランザクションが完了するまで待機し、約 22 μ s 待機して、SCL 信号を 50 μ s (最小) プルダウンしてから解放して HI 状態に戻します。

この機能を有効にするには、個々の異常状態に対して割り込みマスク書き込みレジスタ (0x2C) を有効にする必要があります。図 19 を参照してください。この機能をアクティブにするには、異常が発生すると、割り込みがリセットされ、SCL レポートスキームをアクティブにするために、目的とする特定の異常を再有効化する必要があります。

割り込みマスク読み取りレジスタ (0x22) は、割り込みがトリガーされても自動解除されません。割り込みマスク書き込みレジスタが再有効化されたときにのみリセットされます。二次側制御割り込み (ビット [6]) は、二次側コントローラが一次側とのハンドシェイクを待機していることを示しています。このイベントは、一次側過熱シャットダウンや、入力電圧の低電圧または過電圧状態など複数のシステム異常によって引き起こされる可能性があります。

注 1: 「応答なし」に設定されていても割り込みマスクが有効になっている場合には、どの異常においても SCL ピン信号での割り込みが発生します。

注 2: 「出力無効化」に設定されていても割り込みマスクが有効になっている場合には、異常が通知されて、SCL ピンの割り込み信号のステータスが曖昧である場合に、システムリセットが発生します。出力無効化応答に設定されている異常に対しては、割り込みマスクを有効にしないことを推奨します。

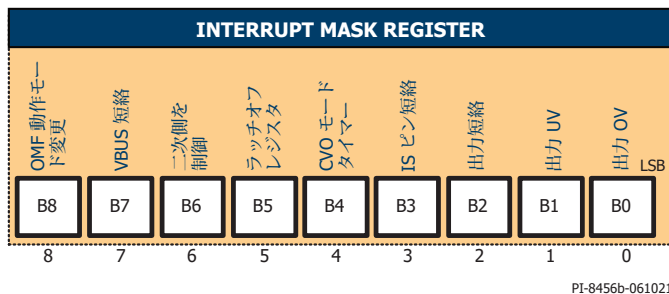


図 20. 割り込みマスクレジスタ

例: 割り込み書き込みレジスタを設定して、出力 OV、UV、または短絡異常のみの SCL ピン異常のフラグを立てる場合

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: INTM レジスタ (0x2C)
バイト: 0x07 (8'b0000 0111)

出力電圧測定

VOUT ピンの電圧は、テレメトリ レジスタ READ9 (0x12) で利用可能です。3 ~ 30 V のレギュレーション範囲全体にわたって、このテレメトリレジスタの公差は $\pm 3\%$ です。出力電圧が 5 V 以下で負荷が約 50 mA 以下の場合、コンバータのスイッチング周波数が非常に低くなるために電圧が変動することがありますが、許容公差内に入ります。これは正常であり、想定される動作です。

出力電圧レポート バックは 12 ビット形式ですが、分解能は、テーブル 10 に示されているように、出力電圧範囲に応じて変わります。このテレメトリ レジスタは単に表示目的であり、定常状態動作での VOUT ピンは、CV レジスタ (0x10) のセクションで説明されている CV 書き込みレジスタ (0x10) ごとに非常に厳密に制御されています。

次の表に、出力電圧に応じたレポート バック分解能のステップ サイズを示します。

出力電圧範囲 (V)		分解能ステップ サイズ
3	4	20 mV
4	8	40 mV
8	16	80 mV
16	32	160 mV

テーブル 10. 出力電圧レポート バックの分解能

例: READ 9 リードバック レジスタ値が 0xA801 で、下位バイトが上位バイトに先行することを示している場合、16 進数から 10 進数への適切な変換は 0x01A8 = 424 (10 進数) になります。

全出力電圧範囲のレポートバックは実際の出力電圧に変換するために 10 mV を乗じて、この例の場合、出力電圧は 4.24 V になります。

出力電圧セットポイント READ1 (0x02) のリードバックとすべての読み出しレジスタは、下位バイトが上位バイトに先行した形式になります。

出力電流測定

負荷出力電流も、テレメトリ レジスタで利用できます。

テレメトリ レジスタ READ8 (0x10) には、瞬時測定した相対出力負荷電流データが含まれます。負荷電流は、InnoSwitch5-Pro の IS ピンと GND ピン間に接続されたセンス抵抗でプログラムされたフルスケール定電流レギュレーション スレッシュホールドに関して、相対ベースで利用できます。

ADC のフルレンジは 192 で、これは電流センス抵抗全体にわたる 100% のスレッシュホールドを意味しています。

例: 10 m Ω センス抵抗を使用して、リードバック レジスタが 0x8040 の場合。

上位バイトから奇数パリティ ビットを取り除くと、その結果は 0x40 = 64 (10 進数) になります。

センス電流値 = N (10 進数) $\times 0.167/R_{SENSE}$
 $64 \times 0.167/10 = 1.068$ A. これが測定された出力電流値です。

(0.167 mV = 32 mV/192。ここで、32 mV = $I_{SV(TH)}$ で、192 は ADC の全範囲)。

READ12 及び READ13 は、測定した出力電流と出力電圧それぞれの 16 サンプルの移動平均です。これらの平均レジスタの値は、瞬時のレジスタ (READ8 及び READ9) よりも安定していますが、安定するまでにわずかに時間がかかります。

直列 BUS スイッチがオープンの場合、これらのレジスタはクリアされ、データ蓄積のための測定が開始されるまで、値はゼロにリセットされます。READ 12 及び READ 13 の分解能は、それぞれ READ8 及び READ 9 と同じです。

出力電圧と出力電流の測定レジスタは、100 μ s ごとに更新されます。

入力電圧測定

InnoSwitch5-Pro は、電圧時間平衡方程式を使用して入力電圧を推定できる、一次側パワースイッチ導通時間と二次側パワースイッチ (同期整流器) 導通時間を報告します。一次側パワースイッチ導通時間は、READ21 (0x2A) で TON が報告されたときに参照されます。また、二次側パワースイッチ (SR) 導通時間は、READ22 (0x2C) で TOFF が報告されたときに参照されます。

テレメトリは、0x01 をコマンド レジスタ 0x1C に書き込むことにより入力センサ有効化コマンドが送信された場合にのみ更新されます。コマンドが送信されると、InnoSwitch5-Pro は、16 のサンプル累積値とともに TON 及び TOFF テレメトリを更新し、入力センサ レポート準備完了フラグが READ10 レジスタ ビット [12] に設定されます。TON 及び TOFF の平均を抽出するには、これらの値を 16 で割ります。電力消費を最適化するために、TON 及び TOFF のテレメトリは、入力センサ有効化コマンドが送信された場合にのみ更新されます。

例: TON 及び TOFF テレメトリの読み取り:

入力センサ有効化コマンド
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
PI_Command: 入力センサ レジスタ (0x1C)
バイト: 0x01 (8'b0000 0001)

入力センサ レポート準備完了フラグの読み取り
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
読み出しレジスタ: 0x80
テレメトリ レジスタ: 0x14
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: 下位バイト 8'b0000 0000 (0x00)
上位バイト 8'b0101 0000 (0x50)

TON 及び TOFF テレメトリ レジスタの読み取り
PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
読み出しレジスタ: 0x80
テレメトリ レジスタ: 0x2A
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: 下位バイト 8'b0010 1110 (0x2E)
上位バイト 8'b0000 0110 (0x06)

PI_SLAVE_ADDRESS [W]: 0x30 (8'b0011 0000)
読み出しレジスタ: 0x80
テレメトリ レジスタ: 0x2C
PI_SLAVE_ADDRESS [r]: 0x31 (8'b0011 0001)
PI_Slave Response: 下位バイト 8'b1111 0010 (0xF2)
上位バイト 8'b0000 0011 (0x03)

TON 及び TOFF を変換して入力電圧を推定する式:

$$VIN = \frac{N_p}{N_s} \times (V_{OUT} + V_{DS(SR)}) \times \frac{TOFF}{TON}$$

例: 100 V の入力と 30 V の出力で、報告された TON、TOFF、及び平均 VOUT テレメトリを使用して、入力電圧を推定します

方法 1: 16 のサンプル累積値を直接使用 (より高精度)

$$N_p = 25 T; N_s = 5 T$$

平均 VOUT、READ13 (0x1A) = h'0x0B9C または d'2972 (29.72 ボルト)
16 のサンプル累積 TON 数、READ21 = h'0x062E または d'1582
16 のサンプル累積 TOFF 数、READ22 = h's0x03F2 または d'1010

$$VIN = \frac{25}{5} \times 30 V \times \frac{1010}{1518} = 99.8 V$$

注: TON 数テレメトリ値の場合、システムのディレイの分として、 $4 \times 16 = d'64$ を減算する必要があります

方法 2: 報告された数値を時間に変換する。

16 進数を 10 進数に変換する形式:

READ21: 0x062E (16 進数) を d'1582 (10 進数) に

$$TON_{AVG} = 1582/16 \times 85 ns = 8.4 \mu s$$

READ22: 0x03F2 (16 進数) を d'1010 (10 進数) に

$$TOFF_{AVG} = 1010/16 \times 85 ns = 5.36 \mu s$$

注: TON_{AVG} には、余剰のディレイ 250 ~ 350 ns が含まれています。これは、システムのディレイの分として減算する必要があります。

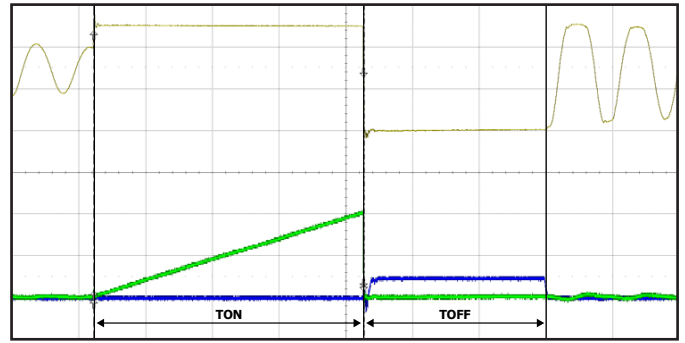


図 21. TON 時間と TOFF 時間の測定

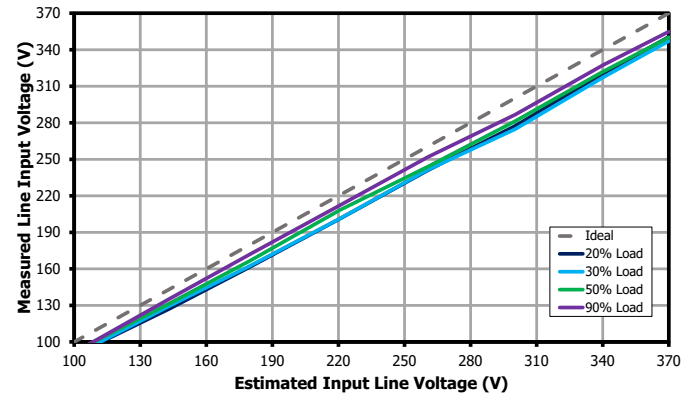


図 22. 入力電圧測定の精度

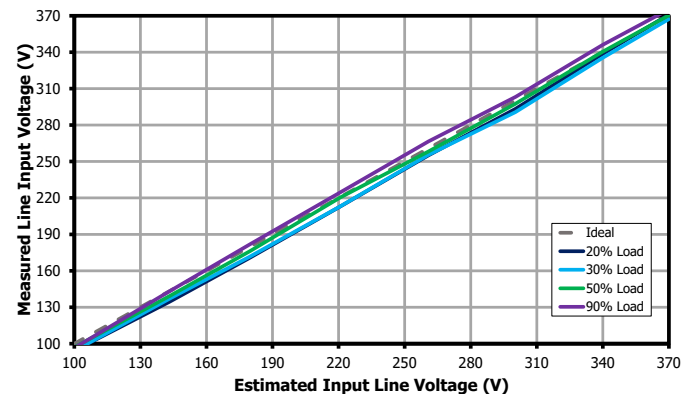


図 23. 集中入力電圧測定の精度

入力センサ機能の精度には、レギュラー スイッチング パターンと完全な SR 導通期間が必要です。またこれは、出力時間バランス式をいかに正確にモデル化するかによって異なります。軽負荷でイレギュラーなスイッチングパターンかつ ON/OFF 時間が最小導通時間に近い場合、入力センサ機能の精度は損われます。SR が無効な場合、この機能は使用できません。

SR 導通期間が短い場合、TOFF テレメトリが短い SR 導通を補うことなく計算で直接使用されると、精度は損われます。そのような場合は、さまざまな動作条件で設計を特徴づけて、入力電圧を推定する前に TOFF パラメータに時間を追加することを推奨します。この精度は、ファームウェアで補正係数を使用して理想的な線の周りに曲線を集中させることにより、さらに改善できます。

SRZVS 動作モードの場合、入力センサ有効化コマンドを実行する前に、SRZVS 動作を最適化する必要があります。すなわち、SRZVS ON 時間と SRZVS デイレー時間が最適な ZVS を持つように設定する必要があります。SRZVS ON 時間やデイレー時間が過剰だと、ここで入力電圧推定に使用した電圧時間バランス式が不正確になります。報告された TOFF パラメータには、入力電圧を計算する前に、SRZVS ON 時間を追加します。

例: At 200 V 入力と 30 V 出力で、報告された TON、TOFF、及び平均 VOUT テレメトリを使用して入力電圧を推定します

方法 1: 16 のサンプル累積値を直接使用 (より高精度)

$$N_p = 25 \text{ T}; N_s = 5 \text{ T}$$

平均 VOUT、READ13 (0x1A) = h'0x0B9A または d'2970 (29.70 ボルト)
SRZVS ON 時間 = $4 \times 85 \text{ ns} = \sim 350 \text{ ns}$

16 のサンプル累積 TON 数、READ21 = h'0x03A3 または d'931

16 のサンプル累積 TOFF 数、READ22 = h'0x0465 または d'1125

$$VIN = \frac{N_p}{N_s} \times (VOUT + V_{DS(SR)}) \times \frac{(TOFF + SRZVS_{ONTIME})}{TON}$$

$$VIN = \frac{25}{5} \times 30 \text{ V} \times \frac{1125 + 4 \times 16}{867} = 205.7 \text{ V}$$

注: TON 数テレメトリ値の場合、システムのデイレーの分として、 $4 \times 16 = d'64$ が減算されます。

方法 2 は、前述の SRZVS 動作モードに対する変更とともに適用されます。

終端校正

出力電流公差パフォーマンスを強化するために、InnoSwitch5-Pro は、終端校正機能を用意しています。これにより、デバイス オフセットのバリエーションを、アプリケーションの各デバイスに対して個別にキャンセルできます。InnoSwitch5-Pro は、READ23 レジスタの試験中に測定されたオフセットのテレメトリを提供します。オフセットは、定電流レギュレーション スレッシュホールドを設定する CC レジスタ (0x18) に送信されたコードに加算または減算できます。

例: READ23 テレメトリ データが 0x0004 の場合。最下位 4 ビットは 4'b0100 です。

行末校正テレメトリ = 4'b0100 (バイナリ) または d'4 (10 進数)

定電流レギュレーション オフセット ビット [2:0] = 3'b100 または d'4 (10 進数)

オフセット符号ビット [3] = 1'b0、正を意味する

CC レギュレーション コード (0x18)
= ゼロ オフセットの CC CODE + 行末校正

2A の CC レギュレーション コードが d'64 (終端校正 = 0 でデバイスをを使用して校正済み) の場合、この部分の CC レギュレーション コードは d'64 + d'4 = d'68 となり、部品間のバラつきは完全にキャンセルされるため、'0' オフセット及び公差の部分と同じ CC パフォーマンスとなります。

手順としては、校正を行い、アプリケーション設計上のゼロ オフセット部分で CC レギュレーション コードを導き出し、その後、終端校正テレメトリを使用してデバイス オフセットを加算または減算します。符号ビットが正の場合は、オフセットを CC レギュレーション コードに加算します。符号ビットが負の場合は、オフセットを CC レギュレーション コードから減算します。

I²C 接続

uVCC 外部電源

uVCC ピンは、正確に制御された 3.6 V 電源を外部コントローラに供給します。VOUT ピンが 5 V 以上の場合、この電源は 0.5 sec 間に最大 40 mA の負荷電流を供給できます。定常動作時では、負荷 (uVCC から出力される電流) は 10 mA 未満と想定されます。uVCC ピンは、少なくとも 2.2 μ F のセラミックコンデンサで GND ピンとデカップリングする必要があります。VOUT ピンの電圧が 3.9 V 未満の場合、内部 LDO の出力が低下し、uVCC ピン電圧は VOUT ピン電圧に従います。これらの条件では、uVCC ピン電圧は負荷電流と内部直列インピーダンスに応じて変わります。VOUT ピン電圧が 3 V で R_{uVCC} の負荷電流が 6 mA の場合、uVCC の出力電圧は $3\text{ V} - R_{uVCC} (\Omega) \times 6\text{ mA}$ と想定されます。

VOUT ピン電圧が低下して uVCC ピン電圧が $uVCC_{RST}$ スレッシュホールドを下回ると、I²C による通信は不可能になります。

SCL/SDA プルアップ要件

SCL ピン及び SDA ピンは、抵抗で uVCC ピンにプルアップする必要があります。最大プルアップ抵抗は、SCL/SDA ピンと I²C マスターの容量によります。合計容量が 20 pF であると仮定して、その信号の電圧が V_{IL} スレッシュホールドに下がるまでの時間を SCL クロック周波数の関数として次のテーブルに示します。

InnoSwitch5-Pro の部品は、535 kHz 以上の I²C 周波数で使用できます。ただし、データシートのパラメータテーブル及びテーブルの下に関連する注記に記載されているように、満たすべき特定のタイミング要件があります。535 kHz 以上の周波数でこれらの要件を満たすには、インターフェイス IC が非対称 I²C CLK 信号を生成する機能が必要となる場合があります。インターフェイス IC (または I²C バスを介して InnoSwitch5-Pro に接続しているマイクロコントローラ) にそのような機能がない場合は、535 kHz 以下の I²C 周波数を使用することを推奨します。

最大周波数 (kHz)	最大プルアップ抵抗 (k Ω)	t_F (ns)
400	13	300
500	10	240
600	8	200
700	7	178

テーブル 11. I²C プルアップ抵抗値

I²C の波形例

出力電圧を 8 V に設定する

図 10 と同じ例の波形を示します。

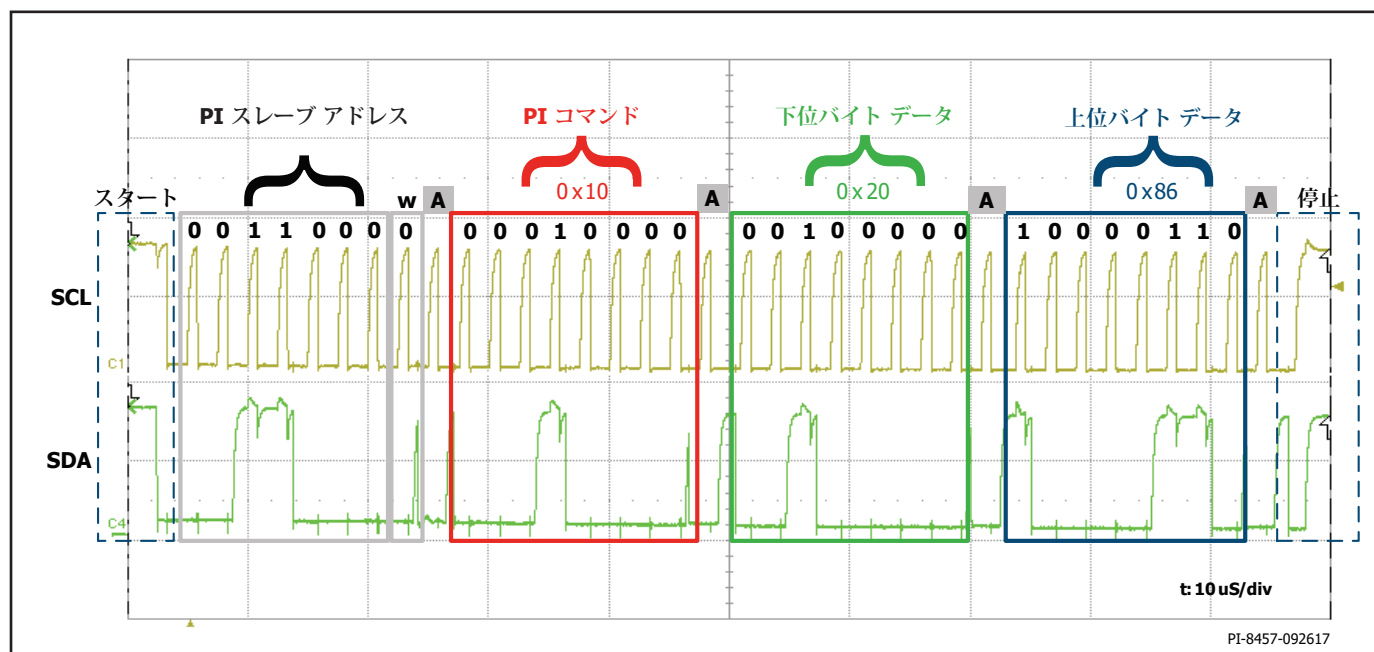


図 24. 出力電圧を 8 V に設定した場合の I²C 波形

低電圧により発生した AR イベントの後にテレメトリ異常レジスタを読み出す

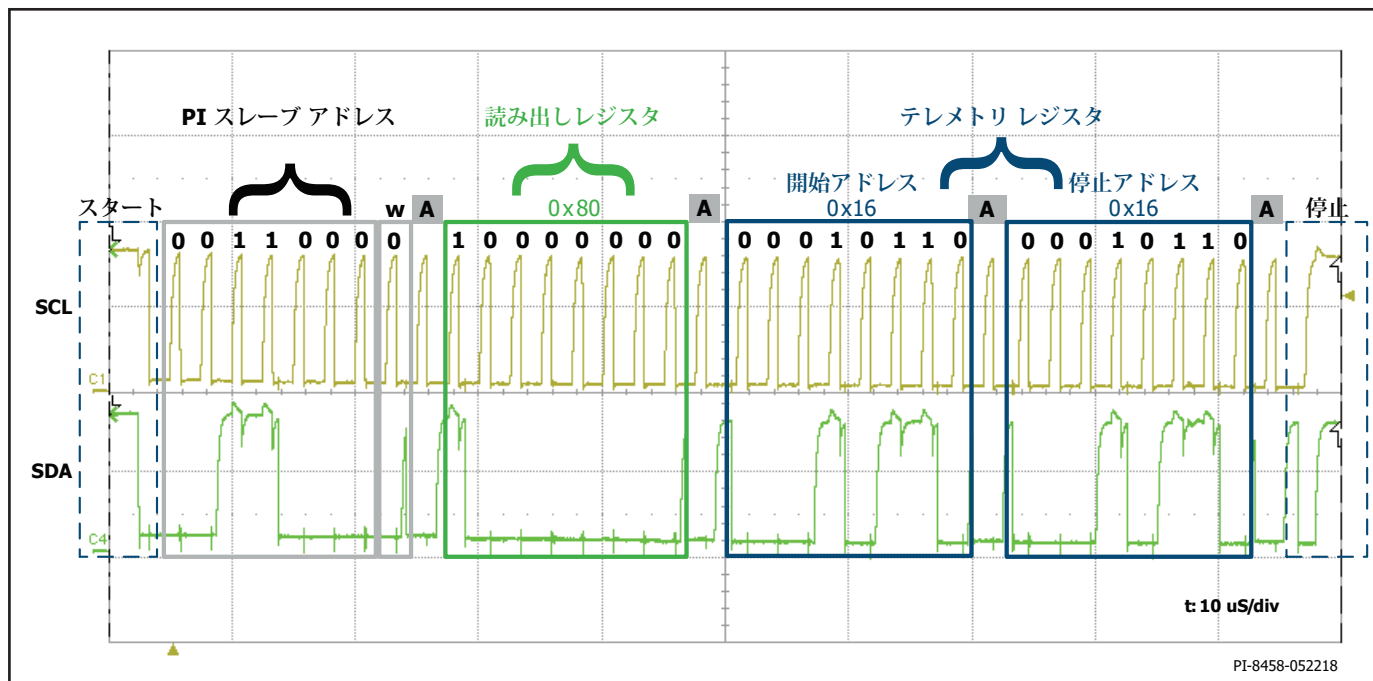


図 25. READ11 をリードバックするために、異常レジスタ READ11 のアドレスを読み出しレジスタ (READ0) に書き込むための I2C 波形

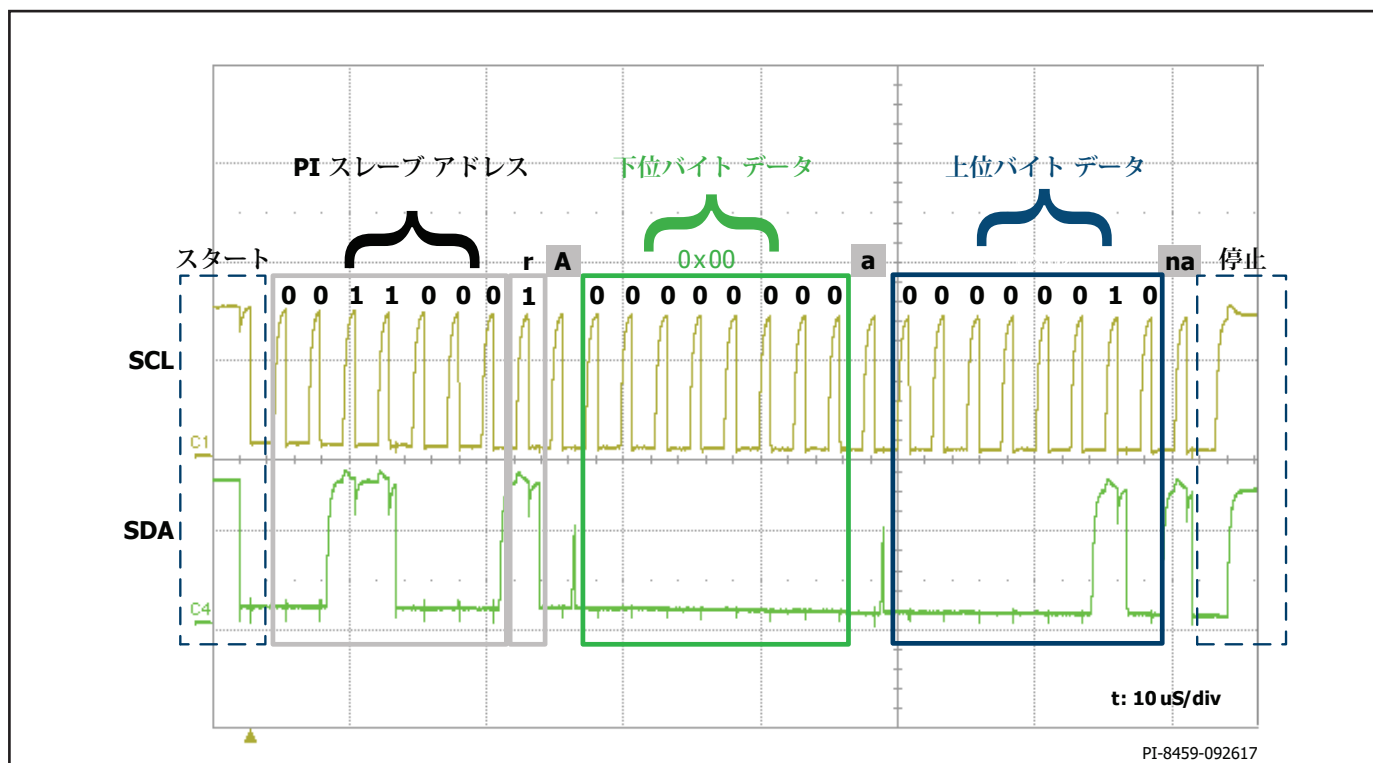


図 26. READ11 レジスタからの読み出し値の I2C 波形

フライバック セクション

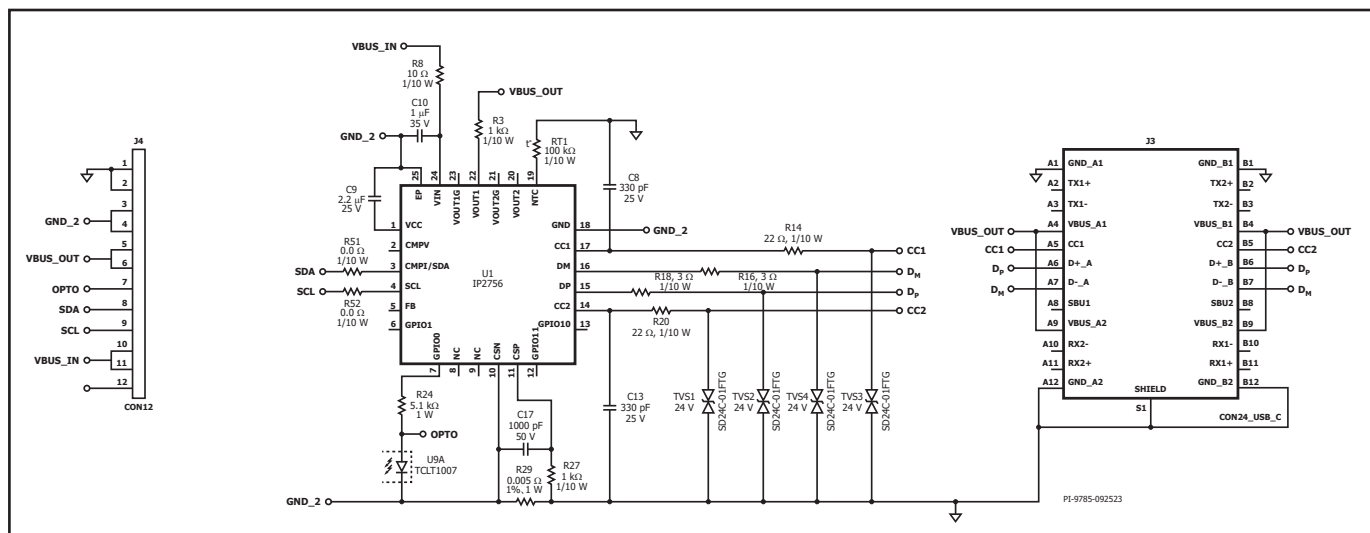
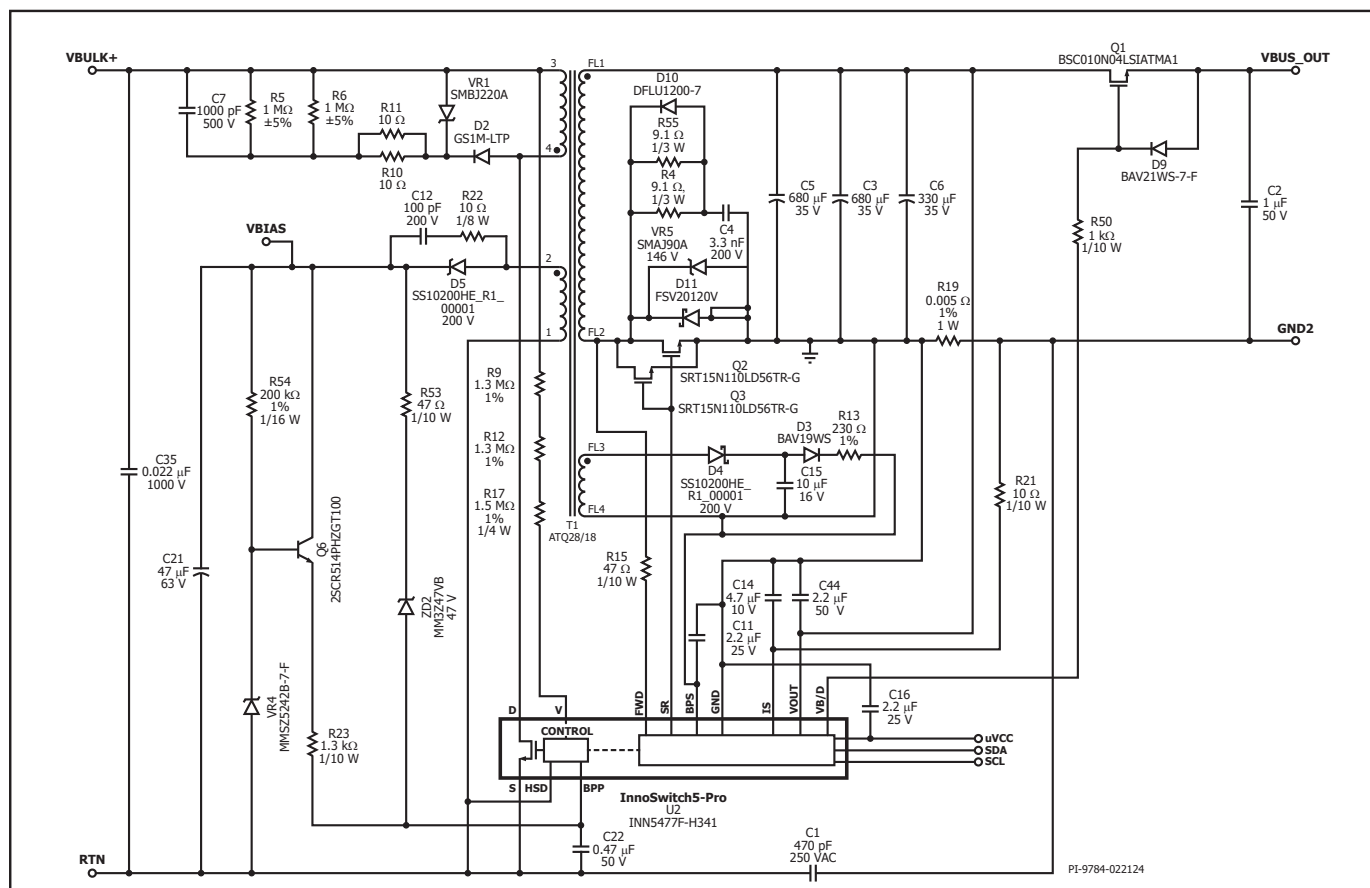


図 27. INN5477F InnoSwitch5-Pro を使用した 140 W USB PD 電源の回路図

図 27 に示す回路は、PFS5277F IC を使用した PFC コンバータ及び USB PD コントローラとして Injoinic IP2756 を使用し、InnoSwitch5-Pro INN5477F フライバック スwitchング電源用 IC を使用した USB PD 3.1 拡張電力範囲 (EPR) 電源です。これは、公称電力 140 W 及びピーク電力 280 W を供給するよう設計されています。サポートされる USB PD ソース機能は、5 V / 5 A、9 V / 5 A、15 V / 5 A、20 V / 5 A、28 V / 5 A、及び 15 V – 28 V / 5 A EPR AVS です。ピーク電力容量は、5% デューティ サイクルで 1 ms の場合 28 V / 10 A です。USB PD 電源は、DOE レベル 6 及び EU CoC v5 に準拠しています。

入力ヒューズ F1 は、部品異常から回路を遮断し保護します。コモン モードチョーク L2、L3、及び Y コンデンサ C1 は、コモン モード ノイズ フィルタリングを実現する一方で、X コンデンサ C24、ディファレンシャル チョーク L1 及びコンデンサ C23、C43 は、ディファレンシャル モード EMI フィルタを実現します。MOV RV1 は、サージ保護のために使用されます。ブリッジ整流器 BR1 と BR2 は AC 入力電圧を整流し、全波整流 DC を生成します。

一次側トランスの一端は整流 DC バスに接続され、もう一端は InnoSwitch5-Pro IC のドレイン端子に接続されます。レジスタ R9、R12、及び R17 は、低電圧及び過電圧 (UV/OV) 保護機能の入力電圧検出を実現します。ダイオード D2、コンデンサ C7、抵抗 R10、R11、R5、R6 で構成される一次側 RCD クランプは、一次側パワースイッチのターンオフ時に瞬時に、INN5477F IC (U2) のピーク ドレイン電圧を制限します。トランスの漏れインダクタンスに蓄えられたエネルギーは、コンデンサ C7 に送られ、後で主に R5 及び R6 で消費されます。抵抗 R10 及び R11 は、ダイオード D2 がオフにされて逆回復中に、U2 のドレイン電圧のリングングを軽減するために使用されます。それらのダンピング効果により、R10 及び R11 は EMI パフォーマンスの改善に役立ちます。TVS ダイオード VR1 は、ESD や EFT などの異常過度イベント中に U2 のピーク ドレイン電圧を制限するために使用されます。高電圧セラミック コンデンサ C35 は、バルク電圧をデカップリングするために使用されます。バルク コンデンサの正に接続されたトランスのピン、及び InnoSwitch5-Pro IC の SOURCE ピンの近くに配置された場合、高周波スイッチング電流のループ エリアの縮小に役立ちます。

InnoSwitch5-Pro IC は、SR ゼロボルトスイッチング (SR-ZVS) または疑似共振 (QR) フライバック制御スキームのいずれかで動作します。いずれの方法でも可変周波数及び可変一次側カレント リミットを使用して、二次側への電力供給を制御します。電源は、連続動作モード (CCM)、不連続動作モード (DCM)、及び電流臨界モード (CRM) で動作でき、状態間の移行をスムーズに行います。同期整流器ゲート ドライバと一次側パワースイッチのターンオンの瞬間の両方の二次側制御は、2 つのスイッチの同時導通の可能性を回避し、非常に信頼性の高い動作を確保するのに役立ちます。QR 動作モードの場合、SR FET は、CCM サイクルと DCM サイクルの両方で、スイッチング サイクル、二次側導通時間中に 1 回だけオンになります。CCM パルスの場合、SR ゲート ドライバは、二次側が FluxLink を介して一次側に新しいスイッチング サイクルを命令する直前にオフになります。一方 DCM パルスの場合、SR ゲート ドライバが、SR FET 全体の電圧降下の大きさが、このデータ シートで定義されているように $V_{SR(TH)}$ を下回ると、オフになります。

SR-ZVS 動作モードが有効な場合、CCM パルスでは、SR FET が二次側導通時間の開始時にオンになり、二次側コントローラが一次側に新しいスイッチング サイクルを命令する直前にオフになります。したがって、CCM スwitchング サイクルは、QR モードと SR-ZVS モードで全く似ているように見えます。DCM モードでは、二次側導通時間の最初と最後の SR FET の通常のターンオンとターンオフを除いて、SR FET は、二次側コントローラが一次側パワースイッチに次のターンオンを要求する直前に、スイッチング サイクルで 2 回目に (SR-ZVS パルスという) オン及びオフになります。

SR-ZVS パルス ON 時間は、I²C コマンドを介してユーザーがプログラム可能です。この期間中、SR FET を介した電流はドレインからソースへ流れるため、出力からの一部のエネルギーは磁気インダクタンスに蓄積されます。SR-ZVS パルス ON オン時間が経過すると、SR FET はオフになり、二次側コントローラは、次に一次側パワースイッチのターンオンの要求を送る前に、ユーザーによるプログラムが可能な SR-ZVS デレイ時間で定義された期間、待機します。この SR-ZVS デレイ時間中、一次側磁気インダクタンスはスイッチング ノード容量と共鳴し、これに続くサイクルにおいて一

次側パワースイッチの ZVS ターンオンを促進します。完全な ZVS は、SR を適切に調整することで達成できます。SR-ZVS モードの場合、異常動作状態では、TVS クランプが一次側デバイスの BV_{DSS} を制限する必要があります。

一次側の ZVS ターンオンを利用し最大効率を実現するには、さまざまな入力及び出力電圧のケースで、異なる SR-ZVS ON 時間とデレイ時間が必要となる場合があります。SR-ZVS の ON 時間が不必要に大きい場合、一次側に過剰な負電流が発生し、効率の低下を招く可能性があります。同様に、遅延時間が極端に長い場合、一次スイッチ電圧が谷から再び共振し、それによって一次スイッチの ZVS ターンオンが妨げられる可能性があります。最適なターンオンを実現するには、SR-ZVS デレイ時間を、磁気インダクタンスとスイッチ ノード容量間の共鳴リングの半周期近くに調整することを推奨します。SR FET 全体のターンオン損失を削減するために、SR-ZVS モードが有効な場合は、FWD 谷スイッチングを有効にすることを推奨します。QR モードが有効な場合は、ターンオン損失を軽減するために、FWD 電圧がピーク (一次側ドレイン電圧が谷) の場合に、一次側パワースイッチをオンにすることが望ましいです。

デフォルトの場合、InnoSwitch5-Pro は QR 動作モードで動作します。SR-ZVS は、I²C コマンドを介して有効または無効にできます。SR-ZVS 機能を無効にする際、二次側コントローラは自動的に QR 動作モードに戻ります。SR-ZVS 機能が有効な場合、二次側コントローラは DCM サイクルに対してのみ SR-ZVS パルスを実装することに注意してください。CCM 動作の場合、SR-ZVS パルスは生成されないため、スイッチング サイクルは QR モードとまったく同様に見えます。

InnoSwitch5-Pro IC は、最初に AC 印加された時に内部の高電圧電流源により BPP コンデンサ C22 を充電することでセルフスタートします。通常動作時、一次側ブロックには、トランス T1 の補助巻線から電源が供給されます。補助巻線 (またはバイアス巻線) の出力は、ダイオード D5 を経由して整流され、コンデンサ C21 によりフィルタされます。BJT Q6、R54、R23、及びツェナーダイオード VR4 で構成されるリニア レギュレータ回路。この回路により、InnoSwitch5-Pro IC の BPP ピンに十分な電流が確実に供給されます。BPP ピンに十分な電流を流入することにより、U2 の内蔵電流源は C22 を充電する必要がなくなり、したがって無負荷時消費電力が削減され、通常動作中の効率が向上します。BPP ピンの電流消費が、スイッチング周波数とともに増加します。VR4 と直列に接続されている場合、抵抗は、BJT Q6 のエミッタ電圧に負荷とともに正の勾配を加えます。したがって、負荷が増加すると、BPP ピンに供給される電流が確実に増加します。これにより、全体的な効率が向上します。HSD ピンは、SOURCE ピンに接続する必要があります。

ツェナーダイオード ZD2 は、一次側検出の出力過電圧保護を行います。フライバック コンバータでは、補助巻線の出力はコンバータの出力電圧に応じて変わります。電源に出力過電圧が発生した場合、補助巻線電圧が上昇し、ZD2 がブレークダウンします。InnoSwitch5-Pro IC の BPP ピンに流れる電流が I_{SD} スレッショールドを超えると、InnoSwitch5-Pro コントローラは電源をラッチオフし、それ以上の出力電圧の上昇を防止します。抵抗 R53 は、出力過電圧保護がトリガーされると、BPP ピンに流入する電流を制限します。

出力調整は変調制御を用いて達成され、出力負荷に基づいてスイッチングサイクルの周波数と I_{LM} が調整されます。負荷が重い場合、二次側コントローラは、スイッチング サイクルをより頻繁に要求し、これはより高い I_{LM} につながります。その一方で負荷が軽い無負荷の場合は、スイッチング周波数は下がり、 I_{LM} 値が低くなります。スイッチング サイクルにおいて、一次側電流が徐々に上昇してそのデバイスの カレント リミットに達して特定の動作状態になるまで、一次側パワースイッチはオンのままになります。InnoSwitch5-Pro IC の二次側は、出力電圧検出、出力電流検出があり、同期整流用 FET のドライブを行います。トランスの二次側巻線の電圧は、二次側同期整流器 FET (SR FET) Q2 及び Q3 によって整流され、コンデンサ C3、C5、及び C6 によってフィルタされます。ピーク電力 280 W をサポートするために、C6 (330 μ F) が追加されます。140 W 定格電力の電源の場合、C3 及び C5 (各 680 μ F) で一般的には十分です。放射 EMI を発生するスイッチング時の高周波リングングは、RCD スナバ、抵抗 R4、R55、コンデンサ C4、ダイオード D10 によって低減します。ダイオード D10 は、コンデンサ C4 の放電時に、抵抗 R4 及び R55 の消費を最小限に抑え

ます。また、この RCD スナバは、SR FET の電圧ストレス軽減にも役立ちます。ピーク電力動作の場合は、ピークドレイン電圧 Q2 及び Q3 を制限するために、TVS ダイオード VR5 が追加されます。

Q2 及び Q3 のゲートは、U2 内の二次側コントローラの回路によって駆動されます。SR FET Q2 及び Q3 は、IC の FWD ピンが抵抗 R15 を介して検出した二次側巻線電圧に基づいてオンになります。

U2 の二次側は、二次側巻線の順方向電圧または出力電圧によって自己給電されます。InnoSwitch5-Pro を使用した設計では、特に 28 V 出力の場合、システム効率を確実に高め、二次側のダイ温度を許容レベル内に収めるために、二次側バイアス巻線回路を使用することを強く推奨します。この設計では、二次側バイアス巻線電圧は、ダイオード D4 によって整流され、コンデンサ C15 によってフィルタされます。抵抗 R13 は、BPS ピンに流入する電流を制限します。出力電圧が高い設計の場合 (24 V 以上) は、最大負荷状態の最大出力電圧で二次側バイアス巻線が約 7 mA の電流を BPS ピンに供給するように R13 の値を選択することを強く推奨します。InnoSwitch5-Pro IC の BPS ピンに接続されているコンデンサ C11 は、内部回路のためのデカップリングコンデンサです。

IC U2 は、抵抗 R19 の電圧降下を検出することにより出力電流を監視します。測定は、その後、抵抗 R21 とコンデンサ C14 でフィルタされ、IS ピンと SECONDARY GROUND ピン間で監視されます。損失を軽減するために、I²C インターフェイスを介して USB PD コントローラによって構成される最大 32 mV の内部電流検出スレッシュホールドが使用されます。出力電流スレッシュホールドを超えると、InnoSwitch5-Pro IC は、可変周波数と可変一次側パワースイッチ ピーク電流制御スキームを使用して固定出力電流を維持するか、電源をシャットダウンするかのいずれかに設定された構成に応じて、応答します。

定電流 (CC) 動作中、出力電圧が 5 V 以下に降下すると、InnoSwitch5-Pro IC 内部の二次側コントローラは、二次側巻線から直接自己給電します。一次側パワースイッチの ON 時間中、二次側巻線に現れる順方向電圧は、内部レギュレータを介して SECONDARY BYPASS ピン デカップリングコンデンサ C11 を充電するために使用されます。これにより、UV スレッシュホールドの最小値に低下するまで出力電流レギュレーションを維持します。このレベルを下回ると、出力負荷が減少するまでオートリスタートになります。

出力電流が CC スレッシュホールドを下回る場合、コンバータは定電圧 (CV) モードで動作します。出力電圧は、InnoSwitch5-Pro IC の VOUT ピンによって監視されます。測定された出力電圧は、InnoSwitch5-Pro IC 及び USB PD コントローラ IC の内蔵二次側コントローラを介して設定された内部電圧スレッシュホールドと比較されます。出力電圧レギュレーションは、可変周波数及び可変一次側パワースイッチ ピーク電流カレントリミット制御スキームによって達成されます。コンデンサ C44 は、デカップリングコンデンサとして機能します。これは VOUT ピンの近くに配置することを推奨します。

N チャンネル MOSFET Q1 は、フライバック コンバータの出力を USB Type-C レセプタに接続又は切断するパス スイッチとして機能します。MOSFET Q1 は、InnoSwitch5-Pro IC の VB/D ピンで制御されます。ダイオード D9 は、Q1 のソース端子とゲート端子間に接続されます。また、抵抗 R50 は、Q1 のゲート端子から VB/D ピンに接続されます。これら 2 つの部品は、Q1 がターンオフした時に、バス電圧を放電するパスになります。コンデンサ C2 は、ESD 保護及び出力電圧リップル軽減のために出力で使用されます。

この設計では、USB Type-C 及び PD コントローラに Injoinic IP2756 (U1) を使用します。InnoSwitch5-Pro IC の出力は、フライバック出力電圧 VBUS_IN から直接 IP2756 デバイスに給電します。USB PD プロトコルは、Type-C プラグの方向によって、CC1 入力または CC2 入力のいずれかを介して通信します。

IP2756 IC は、I²C インターフェイスを介して SCL 及び SDA 入力を使用して InnoSwitch5-Pro IC と通信します。このインターフェイスを介して、セットポイント (出力電圧 CV、定電流 CC、ケーブル電圧降下補償 CDC)、保護スレッシュホールド、及び応答 (出力過電圧 OVA / 低電圧 UVA) などの電源動作パラメータを構成し、テレメトリ ステータス (出力電圧、出力電流) を収集します。利用可能な PI コマンドとテレメトリ レジスタの全リストについては、データシートに記載されています。コンデンサ C16 は、uVCC ピンのデカップリングコンデンサとして使用されます。U1 は、抵抗 R29 の電圧降下を検出することにより監視し、抵抗 R27 とコンデンサ C17 によってフィルタされます。

コンデンサ C9 及び C10 は、U1 の VCC 及び VIN ピンのデカップリングコンデンサとして使用されます。抵抗 R14、R16、R18、R20、TVS ダイオード TVS1-TV54 は、CC1、CC2、DP、及び DM 入力を ESD サージ イベントから保護するために使用されます。コンデンサ C8 及び C13 は、CC1 及び CC2 を保護するために使用されます。

応用時の重要検討項目

出力電力テーブル

データシートに記載の出力電力テーブル (テーブル 1) は、以下の想定条件下で得られる最大の連続出力電力レベルを示します。

- 最小 DC 入力電圧は、85 VAC 入力では 90 V 以上、230 VAC 入力または倍電圧使用時の 115 VAC 入力では 220 V 以上です。選択された入力コンデンサの電圧定格は、AC 入力設計の条件に適合している必要があります。
- 想定効率は電力レベルに依存します。最小デバイスのその電力レベルにおける効率は 88% 以上、最大デバイスの効率は 93% 以上を想定しています。
- トランスの一次インダクタンス公差は $\pm 5\%$ 。
- 跳ね返り電圧 (VOR) は、ユニバーサル入力の最小入力電圧に対して $K_p \geq 0.7$ 、高入力設計に対して $K_p \geq 1$ を維持するように設定されます (温度に制約がある環境では大型デバイスの場合に効率が 94% 以上である必要があります)。指定された動作条件で SR-ZVS をフル活用するには、 $K_p \geq 1.2$ を推奨します。
- アダプタの最大導通損失が 0.6 W に制限されています (オープン フレーム設計に対しては 0.8 W)。
- ピーク電力及びオープン フレーム電力設計ではハイ カレントリミットを選択し、アダプタ設計では標準カレントリミットを選択。
- SOURCE ピン温度を 110 °C 以下に保つように、SOURCE ピンを十分な大きさの銅面にはんだ付け実装、または、ヒートシンクを使用。
- オープン フレーム設計で 50 °C、密閉型アダプタで 40 °C の周囲温度。
- K_p は一次電流のピークに対するリップルの比率で、1 未満に設定。スイッチングサイクルの中断による電力供給の低減を防ぐには、過渡 K_p リミットを 0.25 以上にすることを推奨します。これにより、パワースイッチのターンオン時に初期カレントリミット (I_{LIMIT}) を超えることを抑止します。

一次側検知出力過電圧保護機能

InnoSwitch5-Pro IC の一次側検知出力過電圧保護では、PRIMARY BYPASS ピンに流れる電流が I_{SD} のスレッシュホールド電流を超えるとトリガされる内部保護を使用します。この場合の保護応答は、デバイスの機能ごとに異なり、ラッチオフかオートリスタートになります。内蔵フィルタとして機能することに加えて、PRIMARY BYPASS フィルタコンデンサは、ノイズ耐性を提供します。バイパスコンデンサの高周波フィルタとしての効果を高めるには、コンデンサをデバイスの PRIMARY BYPASS ピンと SOURCE ピンにできるだけ近く配置する必要があります。

一次側検出 OVP 機能は、整流及びフィルタされたバイアス巻線出力と PRIMARY BYPASS ピンをツェナーダイオードと抵抗で直列に接続することで実現します。整流及びフィルタされたバイアス巻線電圧の巻線電圧に対する比率は、想定値（巻線比の $0.7x \sim 1.5x$ ）よりも高いか低い場合があります。一次側バイアス巻線と二次側巻線のカップリングが弱い場合は、想定値よりも低くなります。また、一次側バイアス巻線コンデンサのピーク充電は、想定電圧よりも高くなることにつながります。整流されてフィルタされたバイアス巻線電圧は、2 つの要因の相互作用によって決定されます。そのため、一次側バイアス部品値を選択する前に、整流されたバイアス巻線電圧を測定することを推奨します。この測定は、最小入力電圧で、出力に最大の負荷をかけて行うことが理想です。この測定電圧は、一次側検出 OVP を実現するために必要な部品を選択するために使用します。OVP 回路の抵抗 (R_{53}) には、以下を使用することを推奨します。1) 47Ω OVP 抵抗及びツェナーダイオードを直列。2) $\geq 47 \Omega$ OVP 抵抗、ツェナーダイオード、及び汎用ブロッキングダイオードを。ブロッキングダイオードは OVP 発生時に BPP へ流し込みますが BPP コンデンサから OVP 回路への放電を防止します。

ツェナーダイオードと抵抗の値は、目標 OVP レベルで BPP により流れる電流が BPP ピン異常シャットダウン スレッシュホールド電流 I_{SO} の最小限度を超えるように選択する必要があります。ツェナーダイオードは、通常の定常動作と過渡状態の最中は導通してはなりません。これらの状況下では、OVP 回路のクランピング電圧を、バイアス コンデンサ電圧と BPP 電圧間の差よりも大きくする必要があります。OVP 回路では、500 mW 定格ツェナーダイオードを使用することを推奨します。

無負荷時待機電力の削減

InnoSwitch-5 Pro IC は、内部電流源を介して充電した BYPASS ピン コンデンサから自己給電モードで起動します。その他の状態で無負荷時消費電力を削減して全体的な効率を向上するには、InnoSwitch-5 Pro IC がスイッチングを開始したら、PRIMARY BYPASS ピンに給電するために、一次側バイアス巻線を使用することを推奨します。トランスの補助（バイアス）巻線から PRIMARY BYPASS ピンに電流供給することにより、低負荷時及び無負荷時の消費電力が 30 mW 以下の電源を実現します。図 27 の抵抗 R_{23} は、無負荷時入力電力が最小になるように調整する必要があります。整流されたバイアス巻線電圧を、最大入力電圧 5 V の無負荷状態で、 R_{23} の値を選択する前に測定することを推奨します。

二次側過電圧保護

二次側検出力過電圧保護機能は、InnoSwitch5-Pro IC によって提供されます。過電圧スレッシュホールドの大きさと応答の種類は、I²C コマンドを介してプログラムできます。

部品の選択

InnoSwitch5-Pro 一次側回路の部品

BPP コンデンサ

InnoSwitch5-Pro IC の PRIMARY BYPASS ピンから GND に接続されたコンデンサは、一次側コントローラのデカップリングを提供し、またその値はカレントリミットを決定します。標準 ILIM とハイ ILIM には、それぞれ $0.47 \mu\text{F}$ または $4.7 \mu\text{F}$ コンデンサを使用できます。電解コンデンサを使用することもできますが、両面基板では多くの場合、コンデンサを IC の近くに配置でき、低い ESL が提供されることから、表面実装の積層セラミックコンデンサを強く推奨します。小型であるため、コンパクトな電源に最適です。容量の最小要件を満たすために、少なくとも 10 V、0805 またはそれより大きい定格の X5R または X7R 誘導体コンデンサを推奨します。X7R、X5R などのセラミックコンデンサタイプの名称は、メーカーや製品ファミリーが異なると、電圧係数も同じとは限りません。コンデンサのデータシートを確認して、5V 印加時のコンデンサ容量が 20% 以上低下しないものを選択することを推奨します。Y5U または Z5U/0603 定格の MLCC を使用しないでください。このタイプの SMD セラミックコンデンサの電圧及び温度係数は非常に低いからです。

バイアス巻線と外部バイアス回路

一次側パワー スwitch の DRAIN ピンから InnoSwitch5-Pro 一次側コントローラの PRIMARY BYPASS ピンに接続された内部制御された電流源により、PRIMARY BYPASS ピンに接続されているコンデンサが充電され、起動が可能になります。トランスには適切なダイオードとフィルタ コンデンサを合わせてバイアス巻線を設け、必要な電流を BPP に供給することが出来るバイアス回路を作成します。バイアス巻線については、最高入力電圧及び 5 V 時に無負荷出力状態で、コンデンサ全体で少なくとも $7 \text{ V} \sim 8 \text{ V}$ になるように巻線比を選択します。バイアス巻線全体の電圧がこれよりも低いと、バイアス回路は十分な電流を BPP に流すことができず、その結果内部ソースのターンオンが発生し、無負荷時消費電力の増加につながる可能性があります。

出力電圧が単一の設計の場合は、単一の抵抗レギュレータ回路で十分かも知れません。ただし、USB PD 応用例の場合、出力電圧範囲は、EPR 設計で $5 \text{ V} \sim 28 \text{ V}$ など、非常に広くなる可能性があります。そのような幅広い出力電圧バリエーションは、一次側バイアス巻線電圧で大きな変化を引き起こすことになります。したがって、出力範囲が広い設計の場合は、InnoSwitch5-Pro IC の PRIMARY BYPASS ピンに流入する電流を制御するために、一般的にリニアレギュレータ回路が必要です。

5 V 無負荷状態時における外部回路からの一次側バイアス電流は、最小電力消費を達成するために、InnoSwitch5-Pro IC に対して I_{S1} の最大値を設定する必要があります。BPP 電圧は、流入 BPP 電流が十分かどうかのインジケータとして使用できます。BPP 電圧が V_{SHUNT} （標準的には 5.36 V ）に達した場合、BPP に十分な電流が外部供給されています。そうでない場合、一次側コントローラは、内部制御された電流源を使用して DRAIN ピンからの電力を消費し、これにより全体的な電流消費が増加します。 V_{SHUNT} を達成する必要がある BPP 電流は、動作スイッチング周波数に直接比例し、データシートからの I_{S1} 及び I_{S2} パラメータを使用して補間できます。

一般的に高速または超高速ダイオードはその回復時の突入電流により放射 EMI が大きくなります。その防止として、接合入力容量が小さい、ガラス保護膜付きの標準リカバリータイプの整流ダイオードを推奨します。

コンデンサには、最大印加電圧の 1.2 倍の電圧定格が得られて、少なくとも $22 \mu\text{F}$ のアルミニウムコンデンサを推奨します。このコンデンサには、最大定格出力電圧及び定格負荷で最小の入力電圧が供給された場合に、最高電圧がかります。28 V 出力の設計の場合、BJT の定格は少なくとも 80 V 、500 mW を推奨します。

入力 UV 及び OV 保護

UNDER/OVER INPUT VOLTAGE ピンから DC バスに接続された抵抗により、入力低電圧及び過電圧の保護を目的とした入力電圧の検出が可能になります。標準的なユニバーサル入力用途の場合は、それぞれ値が $1.2 \sim 2 \text{ M}\Omega$ で合計 V ピン抵抗が $3.6 \sim 4 \text{ M}\Omega$ になる 1206 パッケージを持つ 2 つか 3 つの抵抗を推奨します。

InnoSwitch5-Pro IC は、一次側検出力 OV 保護機能を備えています。これは、V ピンを介した電流が、Deglitch フィルタ (t_{OV+}) による UV/OV ピン入力過電圧スレッシュホールド (I_{OV+}) を超えた場合に、さらなるスイッチングサイクルを禁止するために使用できます。スイッチングは、V ピンを介した電流が UV/OV ピン入力過電圧回復スレッシュホールド (I_{OV-}) 以下に降下したときに再開します。AC 高速リセットは、図 28 に示す回路構成を使用して実現できます。コンデンサ C_S の電圧は、入力電源が切断されると急速に低下して InnoSwitch5-Pro IC の INPUT VOLTAGE MONITOR ピンの電流が減少します。これにより、InnoSwitch5-Pro コントローラがリセットされます。入力 UV/OV 保護機能は、V ピンを InnoSwitch5-Pro IC の SOURCE ピンに短絡させることにより、無効にできます。

一次側クランプ

図 27 では、一次側パワースイッチがオフになると、漏れエネルギーは抵抗 R10 及び R11 を介してクランプ コンデンサ C7 に転送されます。その後、このエネルギーは、並列抵抗 R5 及び R6 を介して熱として消費されます。一般的に高速または超高速ダイオードはその回復時の突入電流により放射 EMI が大きくなります。その防止として、接合入力容量が小さい、ガラス保護膜付きの標準リカバリータイプの整流ダイオードを推奨します。

C7 コンデンサの値を増やすと、一次側パワースイッチのドレイン電圧のクランプ性能を向上するのに役立ちます。ただし、これにより損失が大きくなることにつながる可能性に注意することも重要です。

クランプ コンデンサ電圧定格は、 V_{OR} よりも高くする必要があります。28 V 出力の設計の場合、通常 V_{OR} は 135 V ~ 185 V の範囲であるため、定格が最小 200 V で 1.5 nF ~ 3.3 nF の範囲の値の 1206 サイズのコンデンサは、標準的には RCD クランプ回路に最適です。クランプ ダイオードの逆

回復によるリングングを軽減することに加えて、抵抗 R10 及び R11 は EMI の性能改善に役立ちます。大きな初期スパイクがある電流は、一次側パワースイッチのターンオフ後に抵抗 R10 及び R11 を介して流れるため、数十オームの範囲の値を持ち、直列クランプ抵抗用の 1206 サイズの抵抗を使用することを推奨します。並列抵抗 R5 及び R6 は、クランプ コンデンサ全体に蓄積されたエネルギーを熱として消費します。値が低い抵抗を使用することは、ドレイン電圧を上手くクランプするのに役立ちますが、損失の増加につながります。これらの抵抗で消費されるエネルギーは、InnoSwitch5-Pro IC の I_{LIM} の 2 乗に比例します。 I_{LIM} が高いデバイスの場合は特に、1206 パッケージの抵抗を 2 つ以上使用することを推奨します。

ユニバーサル AC 入力を搭載した 28 V 出力設計の場合は、一般的に、200 V の逆スタンドオフ電圧と、3.3 W または 5 W 連続の電力定格を持つ TVS で十分です。

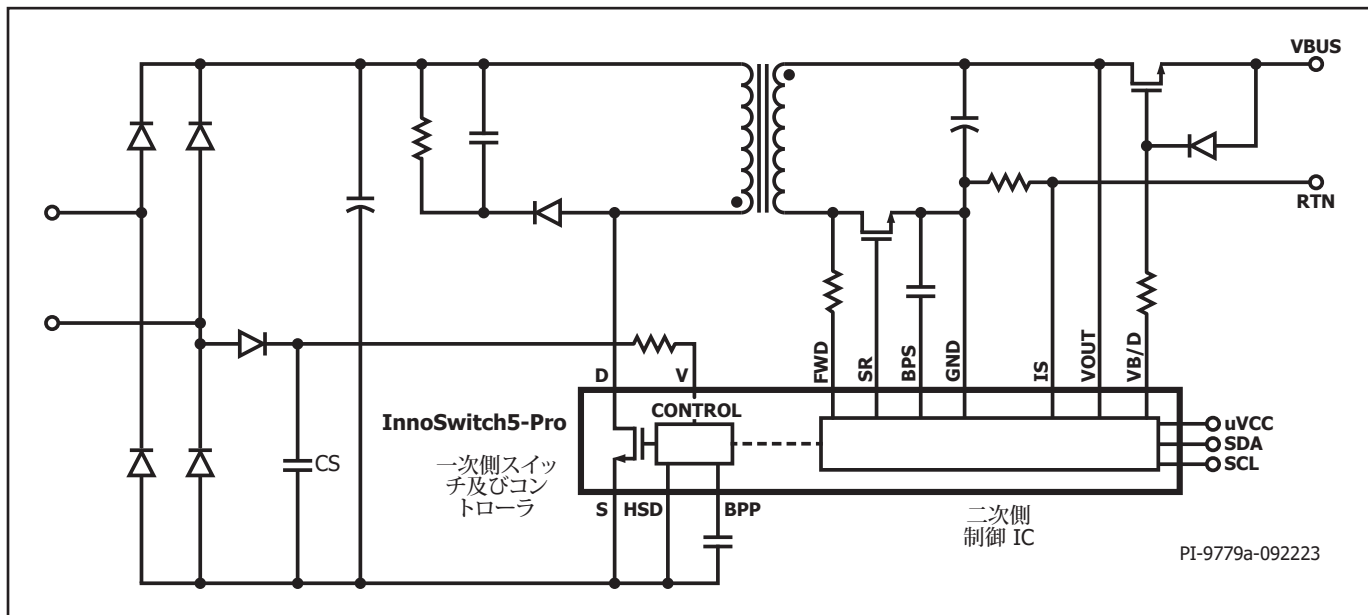


図 28. AC 高速リセット構成

InnoSwitch5-Pro 二次側回路の部品

SECONDARY BYPASS ピン – デカップリング コンデンサ

InnoSwitch5-Pro IC の SECONDARY BYPASS ピンのデカップリングを行うには、2.2 μ F、10 V / X7R、または X5R / 0805 以上のサイズの積層セラミック コンデンサを使用します。出力電圧がレギュレーション電圧レベルに到達する前に SECONDARY BYPASS ピン電圧を 4.5 V にする必要があります。BPS コンデンサの値を大幅に大きくすると、起動時に出力電圧のオーバーシュートが発生することがあります。容量が 1.5 μ F より小さいと、容量不足により予期しない動作の原因になる場合があります。コンデンサは IC ピンに隣接して配置する必要があります。BPS 電圧に対して十分なマージンを確保するため、BPS コンデンサには少なくとも 10 V の電圧定格を推奨します。特に 0603 などの小型パッケージ SMD では、印加される DC 電圧でセラミック コンデンサの容量が大幅に低下することがあるため、動作で実際の値を保証するには、0805 のサイズが必要です。6.3 V / 0603 / X5U / Z5U タイプの MLCC は推奨されません。X7R、X5R などのセラミック コンデンサ タイプの名称は、メーカーや製品ファミリーが異なると、電圧係数も同じとは限りません。コンデンサのデータシートを確認して、4.5 V 印加時のコンデンサ容量が 20% 以上低下しないものを選択することを推奨します。最良の結果を得るには X5R または X7R の誘導体を持つコンデンサを使用してください。

電源の出力電圧が 5 V 以上の場合、二次側コントローラの供給電流は IC の OUTPUT VOLTAGE (VOUT) ピンによって行われます。これは、このピンの電圧が SECONDARY BYPASS ピン電圧より高いためです。起動時及び出力電圧が 5 V 未満の状態では、二次側コントローラは FORWARD ピンに接続されている内部電流源によって給電されます。

電源が高い出力電圧で動作しており、 V_{OUT} からの二次側バイアス回路を導出している場合は、内部リニア レギュレータ全体で大幅な損失が発生し、二次側のダイ温度上昇につながります。バイアス巻線は、適切な整流器及びフィルタとともにトランスから提供され、必要な電流を BPS ピンに最高出力電圧で供給します。このバイアス回路は、出力に比例して拡大縮小し、 V_{BPS} (4.5 V) 以上である必要があるため、低出力電圧で必要な電流を供給できない可能性があります。二次側巻線の巻き数に対する二次側バイアス巻線の巻き数の比率は、出力電圧を決定します。これを超えると、バイアス巻線電流が BPS ピンに電流を供給し始めます。BPS コンデンサと二次側バイアス巻線フィルタ コンデンサ間にある抵抗の値は、28 V 最大負荷状態で少なくとも 7 mA の電流が BPS ピンに流入するように選択することを強く推奨します。

FORWARD ピン抵抗

十分な IC 供給電流を確保するために、47 Ω 、5% の抵抗を推奨します。同期整流ドライブのタイミングなどのデバイスの動作に影響することがあるため、これを下回る抵抗値は使用しないでください。最大 1 k Ω の高い抵抗値をオプションの並列高速回復ダイオードとともに使用して、同期整流器 ゲートドライブ デューティを調整することができます。ダイオードアノードは、トランス巻線に接続されています。その一方で、カソードは FORWARD ピンに接続されています。図 29、30、31、及び 32 に、FORWARD ピン電圧の、許容できない波形及び許容できる波形を示します。 V_D は、SR の順方向電圧降下です。

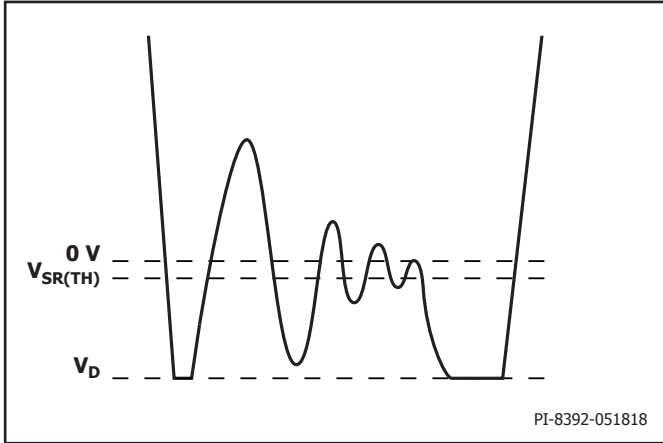


図 29. フライバック サイクル中の SR スイッチ導通時のハンドシェイク後の許容できない FORWARD ピン波形

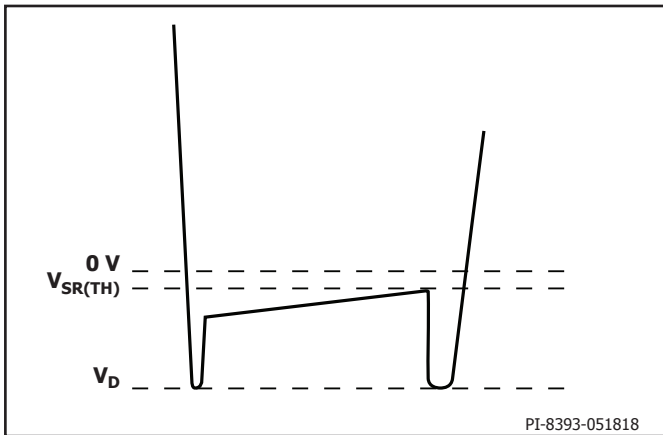


図 30. フライバック サイクル中の SR スイッチ導通時のハンドシェイク後の許容できる FORWARD ピン波形

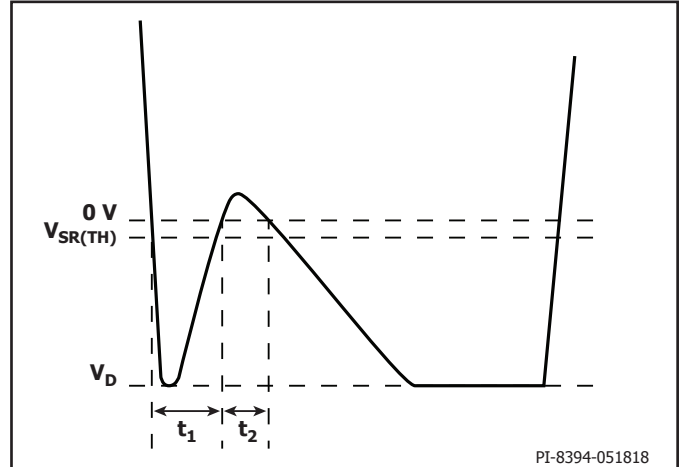


図 31. フライバック サイクル中のボディ ダイオード導通時のハンドシェイク前の許容できない FORWARD ピン波形

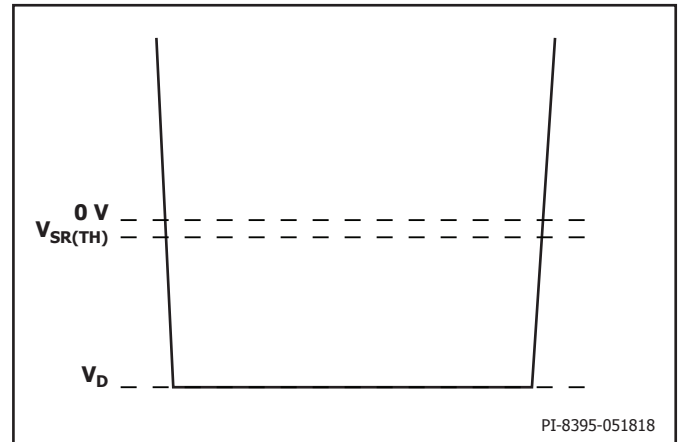


図 32. フライバック サイクル中のボディ ダイオード導通時のハンドシェイク前の許容できる FORWARD ピン波形

同期整流器 FET

出力整流には、シンプルなダイオードで十分ですが、SR FET を使用すると、欧州 CoC 及び米国 DoE のエネルギー効率基準に適合するためにしばしば必要となる動作効率において大幅な向上が実現します。SR FET ゲートは InnoSwitch5-Pro IC の SYNCHRONOUS RECTIFIER DRIVE ピンに直接接続します (SR FET のゲート回路には抵抗を追加しないでください)。起動中の一次側と二次側のハンドシェイク後の二次側コントローラ引継ぎに続いて、フライバック サイクルが開始すると、二次側コントローラは SR FET をオンにします。SR FET の V_{DS} の大きさが $V_{SR(TH)}$ 以下に降下すると、SR FET はオフになります。SR FET がオフになると、フライバック サイクルの残りの部分は、SR FET のボディ ダイオードを介して通信する電流とともに完了します。注目すべきなのは、SR DRAIN ピン – FWD 抵抗 – FWD ピンを伴う FWD 配線の長さは、SR FET のデューティ比を決定することです。この配線が長い場合、SR FET は、フライバック サイクル中に想定よりも早くオフになる可能性があります。これは不都合にもダイオードの導通が長くなることにつながり、その結果効率が下がります。SR FET が二次側導通時間よりも少し長く導通し、マイナスの二次側電流につながる他のケースでは、望ましい動作が観察されるまで、FWD ピンに接続された抵抗を増やすこと (最大 1 k Ω) を推奨します。

以下のテーブルに、さまざまな設計に対する SR FET $R_{DS(ON)}$ 選択の推奨事項を示します。定格が 100 W 以上の設計の場合は、2 つの SR FET を並列で使用し、実効 $R_{DS(ON)}$ を小さくし、それによって同じ二次側 RMS 電流の効率を向上し、SR FET 部品温度を下げることを推奨します。

出力	FET $R_{DS(ON)}$
20 V / 3 A	7 m Ω
28 V / 3 A 以上	3 m Ω 以下

テーブル 12. さまざまな設計の推奨 SR FET $R_{DS(ON)}$

SR FET のドライブ出力には、SECONDARY BYPASS ピンを使用し、この電圧は通常 4.5 V です。したがって、スレッショールド電圧が高い FET は適切ではありません。4.5 V のゲート電圧に対応できるようにデータシートで全温度範囲の $R_{DS(ON)}$ が規定され、スレッショールド電圧 (絶対最大) が 4 V のパワースイッチを使用することも可能ですが、1.5 V から 2.5 V のスレッショールド電圧の FET が適しています。

InnoSwitch5-Pro IC を使用した設計の場合、SR FET のショットキー ダイオードは一般的に必要ありません。SR FET ゲートソース間電圧の上昇及び下降時間は、ゲートソース容量と InnoSwitch5-Pro IC のドライブ強度によって決まります。したがって、1 つではなく 2 つの並列に接続された SR FET を使用した場合、これらの時間は長くなります。

SR FET ドレインソース 電圧定格は、トランス巻線比、入力及び出力電圧、及び SR FET ターンオフ電圧スパイクに基づいて想定される最悪のピーク逆電圧 (PIV) と比較して、十分なマージンが必要です。120 V 定格 FET は、出力電圧 20 V 以上の設計に最適です。

出力巻線の漏れリアクタンスと SR FET 容量 (C_{OSS}) の間の相互作用により、一次側パワースイッチのターンオン時に巻線に逆電圧が生じ、電圧波形にリングングが発生します。このリングングは、SR FET に接続された RC または RCD スナバによって抑制できます。5 Ω ~ 47 Ω の範囲のスナバ抵抗を使用できます (値が大きくと効率が大きく低下します)。使用される抵抗の数、及びそのデバイス パッケージは、スナバ回路で電力損失を処理できるように選択する必要があります。また、スイッチング ダイオードもスナバ抵抗と並列接続して消費を最小限に抑えることができます。ほとんどの設計では、値が 220 pF ~ 3.3 nF の X7R コンデンサで十分です。 I_{LM} が高い設計の場合は、SR FET 起動中に電圧ストレスを軽減するために、前述の SR スナバを除いて、二次側巻線全体で RCD クランプを推奨します。この追加クランプ回路で、ダイオードのアノードは SR FET DRAIN ピンに接続されており、ダイオードに直接で接続されている並列 RC 回路が続きます。10 nF ~ 100 nF の範囲の 1206 サイズの 200 V 定格コンデンサに加えて、5 k Ω ~ 20 k Ω の範囲の 1206 サイズの抵抗を推奨します。

出力コンデンサ

ほとんどの高周波フライバック スwitchング電源には低 ESR アルミ電解コンデンサが適していますが、小型で安定した温度特性を持ち、ESR が非常に低く、RMS リップル電流定格が高いアルミニウム ポリマー固体コンデンサが使用されるようになってきました。これらのコンデンサにより、超小型の充電器やアダプタの設計が可能になります。

通常は、出力電流 1 A あたり 200 μ F ~ 300 μ F のアルミニウム ポリマーコンデンサが適しています。容量の選択に影響するもう 1 つの要素は出力リップルです。最大出力電圧に対して十分なマージンを確保した電圧定格のコンデンサを使用する必要があります。

出力過負荷保護

電源が出力できる最大電力は、プログラムされた V_{KP} とフルスケール カレントリミットの積で得られます。出力電圧がプログラムされた V_{KP} スレッショールド以下の場合、InnoSwitch5-Pro IC は、プログラムされたカレントリミットに達すると、出力電流を制限します。フルスケール カレントリミットは、IS ピンと GND ピン間の抵抗によって設定されます。カレントリミットをより小さい値にする場合は IC でプログラムできます。出力電圧がプログラムされた V_{KP} スレッショールドを超えると、InnoSwitch5-Pro IC は定電力出力特性になります。プログラムされたカレントリミット内で負荷電流が増加して、出力電圧と電流の積が V_{KP} とフルスケール カレントリミットの積によって設定される最大電力に等しくなると、出力電圧が低下します。

uVCC ピンのデカップリング コンデンサ

uVCC ピンと GND ピンの間に少なくとも 2.2 μ F の X7R セラミックコンデンサを配置することを推奨します。外部マイクロコントローラが uVCC から給電される 28 V 出力設計の場合は、二次側バイアス巻線から uVCC への、オプションのリニアレギュレータ回路を推奨します。

SDA ピンと SCL ピンのプルアップ抵抗

周波数 400 kHz の通信には、SDA ピン及び SCL ピンから uVCC ピンへの 4.7 k Ω プルダウン抵抗を推奨します。プルアップ抵抗の最大値は SDA/SCL 信号及び IC マスター容量によって異なります。合計容量が 20 pF と仮定して、その信号の電圧が V_{IL} スレッショールドに上がるまでの時間を SCL クロック周波数の関数としてテーブル 11 に示します。

VOUT ピンのデカップリング コンデンサ

定格 1 μ F ~ 2.2 μ F の X7R セラミックコンデンサを VOUT ピンの近くに配置することを推奨します。細い配線を介した電力 GND とのケルビン接続を持つと同時に、BPS、uVCC、及び VOUT ピンのデカップリングコンデンサのグラウンドをまとめて接続し、IC の近くに配置して、適切なノイズ耐性を確保することを推奨します。

IS ピンから GND ピンへの電流感知抵抗

このセンス抵抗は、必要なフルスケール電流の時に IS ピンと GND ピン間の電圧が 32 mV 降下するように選択します。この抵抗の公差は 1% 以下を推奨します。このセンス抵抗は、IS ピンフィルタ回路 (10 Ω 抵抗と少なくとも 1 μ F のコンデンサで形成される) へのケルビン接続が必要で、高精度な電流測定と CC レギュレーションのために InnoSwitch5-Pro IC ピンのできるだけ近くに配置することが望ましいです。

出力デカップリング コンデンサ

セラミック出力デカップリングコンデンサは、ESD のパフォーマンス改善に役立ちます。このコンデンサは、電源の出力端子または Type-C コネクタのできるだけ近くに配置する必要があります。

バス スイッチ

効率に対する高負荷電流の影響を軽減するために、 $R_{DS(ON)}$ の低い N チャネル FET バス スイッチを推奨します。FET は、ロジックレベル FET である必要はありません。VB/D は、ゲート スレッショールド 4 V の FET を十分に強化できるよう、標準的に V_{OUT} の 7 V 上を供給できます。FET ドレインソース電圧定格は、電源の最大出力電圧からの十分なマージンが必要です。28 V 出力の設計の場合は、定格が少なくとも 40 V の FET を使用することを推奨します。

バス放電

バス放電の抵抗値は、Type-C コネクタの出力電圧を 0 V に下げる (すなわち、バス スイッチを開く必要がある) 放電時間要件にしたがって、また VB/D ピンの内部電流放電制限 $I_{B(DS)}$ 50 mA も考慮して、選択します。28 V 設計には、USB PD 放電時間仕様に適合し、また $I_{B(DS)}$ からの十分なマージンを確保するために、1 k Ω の抵抗を推奨します。単方向に電流を流すために、バス スイッチの SOURCE ピンから GATE ピンの間は、直列接続の汎用ダイオードを推奨します。

外部コントローラ

SDA 信号と SCL 信号によって I²C コマンドを InnoSwitch5-Pro IC に送信するには、外部コントローラが必要です。スタンドアロンの用途の場合、外部コントローラは、InnoSwitch5-Pro IC の uVCC ピンから給電できます。供給電圧が 2.8 V でも動作できるものを選定してください。

基板レイアウトに関する推奨事項

InnoSwitch5-Pro を使用する電源の推奨基板レイアウトは、図 33 及び 34 を参照してください。

一点接地

入力フィルタコンデンサから SOURCE ピンを接続する銅箔部を一点接地接続にします。

バイパス コンデンサ

PRIMARY BYPASS ピンと SECONDARY BYPASS ピンのコンデンサは、それぞれ PRIMARY BYPASS-SOURCE ピンと SECONDARY BYPASS-SECONDARY GROUND ピンの近傍に配置し、短い配線で接続します。

一次側ループ エリア

入力フィルタ コンデンサ、トランスの一次側、及び IC を接続する一次側ループ エリアは、できるだけ小さくする必要があります。

IS ピンから GND ピンへのコンデンサ

InnoSwitch5-Pro IC の IS ピンと GND ピン間に使用するコンデンサは、定電流を正確に制御するために、1 μ F 以上のセラミック コンデンサを推奨します。

一次側クランプ回路

一次側パワースイッチのドレインと EMI の漏れ関係の電圧ストレスを軽減するには、トランスと InnoSwitch5-Pro IC へのクランプ部品を含むループを最小化します。

温度に関する考慮事項

SOURCE ピンは IC リード フレームに内部で接続され、デバイスから放熱するための主要な経路を提供します。したがって、一点接地としてだけでなくヒートシンクとしても機能させるには、SOURCE ピンを IC の下の銅箔部に接続する必要があります。良好な放熱を実現するためにはこの領域をできるだけ大きくする必要がありますが、静的なソースノードであり EMI 特性を損なうことはありません。同様に、出力の SR スイッチについても放熱を高めるために SR スイッチを接続する基板面積を最大にします。

IC の温度を絶対最大限度を超えることなく安全に維持するために、基板上では十分な銅箔部を確保する必要があります。最小の定格 AC 入力電圧、最大の定格負荷で電源を動作させた場合に、IC の温度が 110 °C を超えないように、IC の SOURCE ピンをはんだ付けする銅箔部の面積を十分に確保することを推奨します。

Y コンデンサ

Y コンデンサは、一次側入力フィルタ コンデンサのプラス端子と二次側トランスのプラス出力またはリターン端子の間に直接接続する必要があります。これにより、高振幅なコモンモード サージ電流を迂回させることがで

き、IC への進入を防止します。注: EMI フィルタとして入力 π フィルタ (C、L、C) を使用する場合は、フィルタのインダクタを入力フィルタ コンデンサのマイナス端子間に接続する必要があります。

出力 SR FET

最高の性能を実現するには、二次巻線、出力 SR FET、出力フィルタ コンデンサを結ぶループ エリアを最小にする必要があります。

IS-GND ピン、センス抵抗配線

正確な CC セットポイントを実現するために、電流センス抵抗から IS-GND ピンへの配線は、電流センス抵抗のそれぞれのノードでスター接続にすることを推奨します。IS-GND センス配線は、抵抗のはんだパッドや接続配線での電圧降下を防ぐため、電流センス抵抗の端子の直近にする必要があります。

uVCC ピン、SDA ピン、SCL ピン

SDA ピンと SCL ピンへの配線は、ノイズの大きいノードや配線から離す必要があります。可能であれば、SDA と SCL の配線と並行して、シールド配線を行ってください。

ESD

ESD/HIPOT 要件に適合するように、一次側と二次側の回路間には十分な空間距離 (8 mm 以上) を維持する必要があります。スパーク ギャップは、出力プラス系統といずれかの AC 入力の上に直接接続する位置に配置するのが最適です。この構成では、適用される多数の安全基準の沿面距離と空間距離に関する要件に、多くの場合 6.2 mm のスパーク ギャップで十分適合します。スパーク ギャップの電圧が AC 入力のピークを超えることがないため、この距離は一次側と二次側の距離よりも小さくなります。

USB PD 通信に使用するコントローラがある場合、コントローラのグラウンドは、タイプ C コネクタの GND ピンではなく、InnoSwitch5-Pro IC の GND ピンに接続する必要があります。これは ESD のパフォーマンスに役立ちます。ただし、コントローラ IC を別基板に実装してボード間接続を行い、グラウンドパスが長くなる場合、コントローラ IC のグラウンドは、USB PD 適合試験でのアイ ダイアグラムを改善するため、USB コネクタの GND ピンの近くに接続してください。

ドレイン ノード

ノイズは主にドレイン スイッチング ノードで発生します。そのため、ドレイン ノードに接続する部品は、ノイズの影響を受けやすいフィードバック回路から離して、IC の近くに配置する必要があります。クランプ回路部品は、PRIMARY BYPASS ピンから物理的に離して配置し、配線の長さを最短にする必要があります。

入力整流フィルタ コンデンサ、一次巻線、及び IC の一次側パワースイッチで構成されるエリアは、できるだけ小さくする必要があります。

レイアウトの例

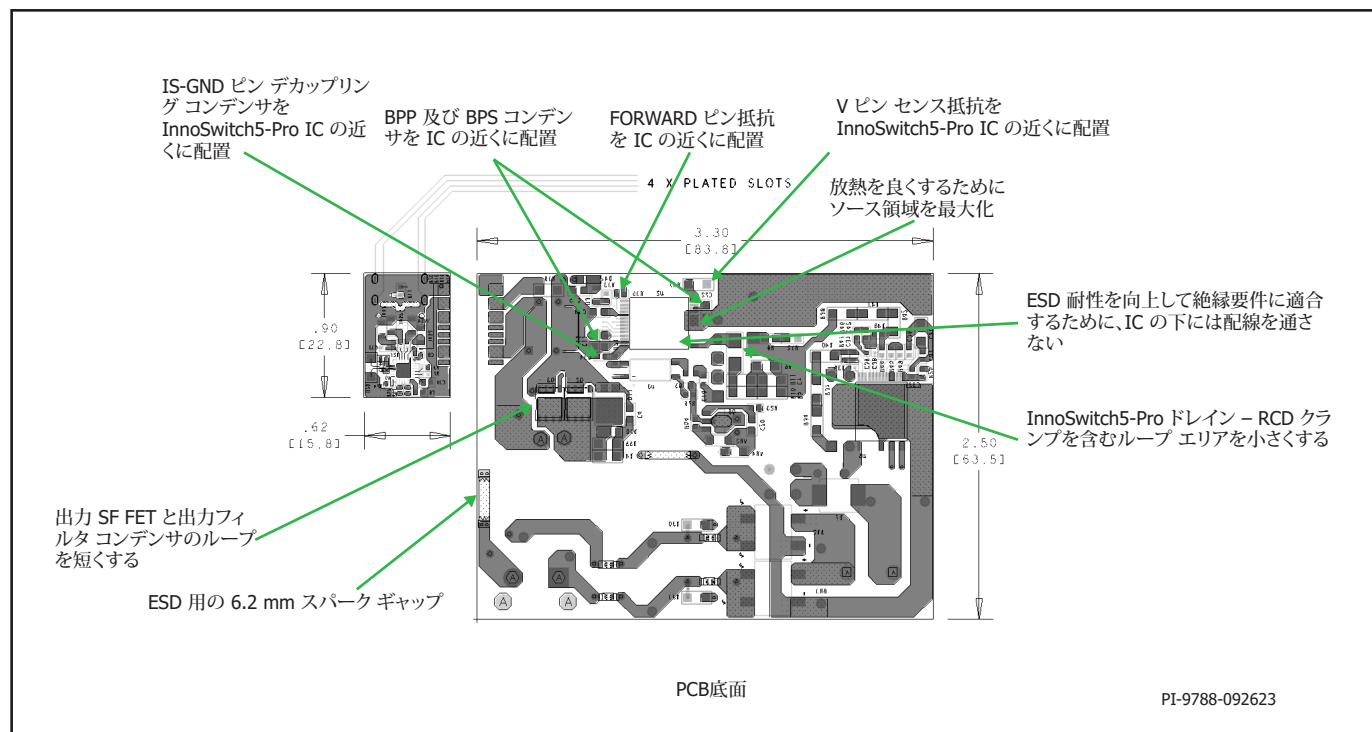


図 33. PCB レイアウトの推奨事項 - 底面

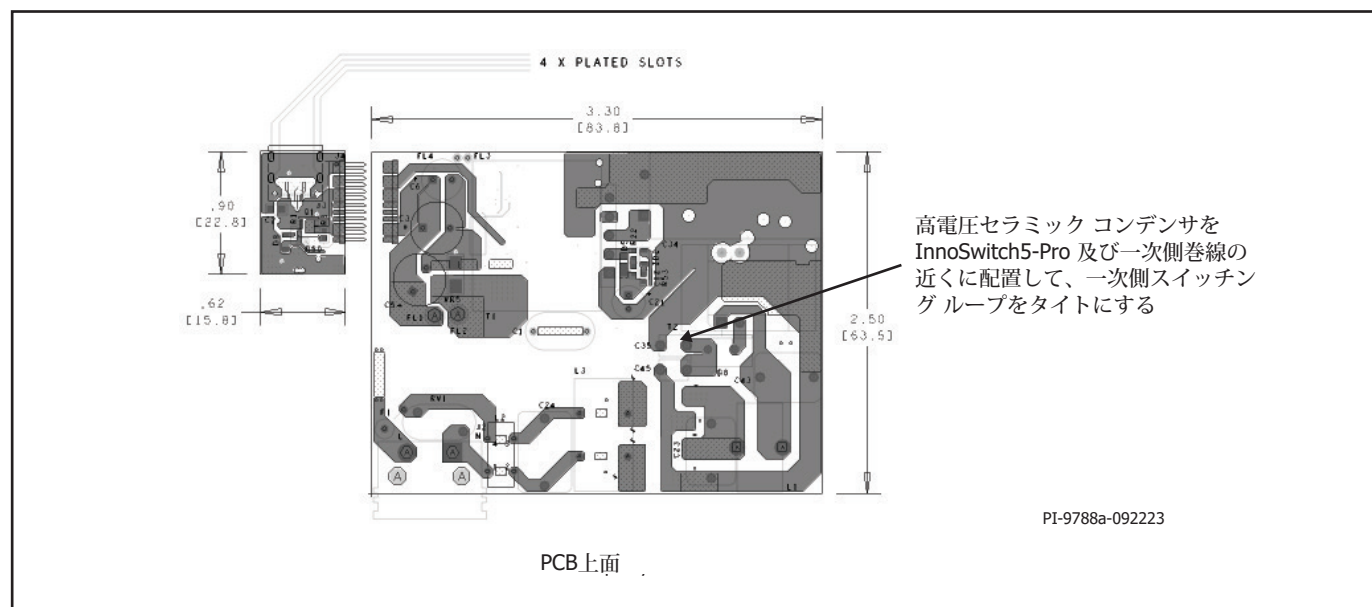


図 34. PCB レイアウトの推奨事項 - 上面

EMI 低減に関する推奨事項

1. 一次側と二次側の電源回路で部品を適切に配置しループ エリアを小さくすることで、放射 EMI と伝導 EMI を最小限にすることができます。ループ エリアを小さくすることが重要です。
2. 一次側 RCD クランプ回路でダイオードに直列接続された抵抗はリングングに役立ち、それによって EMI を補助します。
3. 抵抗を一次側バイアス巻線と直列に接続することで、放射 EMI を低減させることができます。
4. コモン モードのノイズを十分に低減するには、通常は電源の入力にコモン モード チョークが必要になります。ただし、トランスでシールド巻線を使用しても同様の効果が得られます。入力のコモン モード フィルタ インダクタと合わせてシールド巻線を使用すれば、伝導 EMI と放射 EMI のマージンが改善されます。
5. SR スwitchの RC スナバの値を調整すると、高周波の放射 EMI と伝導 EMI が低減されます。
6. 入力整流回路でディファレンシャル インダクタとコンデンサで構成された π フィルタを使用すると、低周波のディファレンシャル モードノイズを低減させることができます。
7. 1 μ F セラミック コンデンサを電源出力に接続すると、放射 EMI を低減させることができます。

トランス設計では、電源が最小の入力電圧で定格電力を出力できるようにする必要があります。整流 DC バスの最小電圧は、使用するフィルタ コンデンサの容量によって異なります。DC バスの電圧が 70 V を超えるようにするために 2 μ F/W 以上を推奨しますが、3 μ F/W にすると十分なマージンが得られます。DC バスのリップルを測定し、トランスの一次巻線インダクタンスの設計計算を確認してください。PI Expert Online (<https://piexpertonline.power.com/>) を使用すると、InnoSwitch5-Pro の設計を簡単に作成できます。

スイッチング周波数 (f_{sw})

InnoSwitch5-Pro IC 固有の特徴として、最大負荷時のスイッチング周波数を 50 kHz ~ 130 kHz に設定することが可能です。小型トランスを使用する場合は、最大負荷時のスイッチング周波数を 130 kHz に設定できます。最大負荷時のスイッチング周波数を設定する場合、平均スイッチング周波数が、オートリスタートを防ぐための過負荷検出周波数 f_{OVL} の最小スレッショールドを超えないように、一次側インダクタンスとピーク電流の公差を考慮することが重要です。

テーブル 13 に、デバイスのサイズに基づいてスイッチング周波数を選択するためのガイドを示します。これは、内部高電圧パワースイッチとトランスのサイズに基づいたデバイス損失全体に対する周波数を表しています。

デバイス	推奨最大負荷スイッチング周波数
INN5375F	90 ~ 110 kHz
INN5377F	70 ~ 90 kHz
INN5477F	60 ~ 80 kHz

テーブル 13. デバイスごとの推奨スイッチング周波数*

* サイズが大きいデバイスは $R_{DS(ON)}$ が小さく、 I_{LM} が大きいです。これは、高電力用途 (75 W 以上) で使用することを意図しています。IEC 規格に準拠し、これらの設計は、ハーモニック電流要件に適合する必要があるため、そのために率改善フロント エンドが必要です。これらの設計では、DC-DC セクションへの入力電圧は 380 ~ 400 VDC の範囲にある設計を想定しています。

出力の跳ね返り電圧、 V_{OR} (V)

このパラメータは、二次側導通時間中に、二次側巻線から跳ね返ってきた (トランス巻線比を介して) 一次側巻線電圧です。ZVS 機能を十分に活用して入力/負荷にわたり効率を一定にするには、ユニバーサル入力の最小入力電圧で $K_p = 0.7$ 、高電圧入力専用条件で $K_p = 1$ を維持できるように出力跳ね返り電圧 (V_{OR}) を設定します。

設計の最適化のために、次の点を考慮してください。

1. V_{OR} を大きくすると、 V_{MIN} での電力供給が増大します。その場合、入力コンデンサの値は最小になり、InnoSwitch5-Pro デバイスからの電力供給は最大になります。
2. V_{OR} を大きくすると、出力ダイオードと SR スwitchの電圧ストレスが軽減されます。
3. V_{OR} を大きくすると、漏れインダクタンスが大きくなり、電源効率が低下します。
4. V_{OR} を大きくすると、二次側のピーク電流と RMS 電流が増大します。これにより、二次側の銅損及びダイオードでの損失が大きくなる場合があります。

これにはいくつかの例外があります。非常に高い出力電流では、効率を最大にするため、 V_{OR} を小さくする必要があります。15 V を超える出力電圧では、出力の同期整流器の PIV を許容範囲内に維持できるように V_{OR} をさらに高くする必要があります。

リップル/ピーク電流比、 K_p

K_p が 1 以下の場合には連続動作モードを示します。 K_p はリップル電流とピーク一次側電流の比率です (図 35)。

$$K_p \equiv K_{RP} = I_R / I_p$$

K_p が 1 以上の場合には不連続動作モードを示します (図 36)。この場合、 K_p は、一次側パワースwitchのオフ時間と二次側ダイオード導通時間の比率です。

$$K_p \equiv K_{DP} = (1 - D) \times T / t = V_{OR} \times (1 - D_{MAX}) / ((V_{MIN} - V_{DS}) \times D_{MAX})$$

InnoSwitch5-Pro IC 設計では、予測される最小 DC バス電圧 $K_p \geq 0.7$ を使用することを推奨します。InnoSwitch5-Pro IC の SR-ZVS では、一次側パワースwitch DCM 専用サイクル (すなわち $K_p \geq 1$) の ZVS が確実にターンオンされるため、高入力では設計が完全に DCM で動作することを推奨します。これを確実に行うと、SR FET 電圧ストレスも確実に軽減されます。SR-ZVS 動作 $K_p \geq 1.2$ で少なくとも高入力の場合は、この機能をフル活用して ZVS ターンオンするを達成することを推奨します。

ワイドな出力電圧範囲を必要とする標準的な USB PD 及び急速充電の設計では、出力電圧の変動に応じて、 K_p はかなり変動します。 K_p は、高い出力電圧条件の場合に高く、出力電圧が低下するに従って低下します。PIXIs 計算シートを使用すると、適切な設計マージンを確保しながら K_p 、一次巻線のインダクタンス、トランス巻線比、及び動作周波数を効果的に選択し、最適化できます。

コア タイプ

適切なコアの選択は、電源エンクロージャの物理的な制限に依存します。低損失のコアは、発熱問題を軽減する場合のみに使用することを推奨します。

安全マージン、 M (mm)

一次側と二次側の間に安全な絶縁を必要とする設計では、3 層絶縁電線を使用しない場合、ボビンの両側で使用する安全マージンの幅が重要です。ユニバーサル入力設計では通常、巻線の両側に 3.1 mm を加えた合計 6.2 mm のマージンが必要です。ボビンを垂直に置く場合は、マージンを対称にする必要はなく、巻線を引き出さない側は 3.1 mm が使用され、6.2 mm の物理的なマージンは巻線の引き出し側に配置します。3 層絶縁電線を使用する設計であっても、必要な沿面距離を確保するために、

小さなマージンを追加する必要がある場合もあります。各コアサイズに対して多くのボビンが存在し、機械的に占める空間はそれぞれ異なります。必要な個々のマージンについては、ボビンのデータシートを参照するか、または専門家にご相談ください。マージン幅により巻線に使用できる面積が減

るため、コアサイズが小さい場合には、巻線領域が極端に小さくなる場合があります。InnoSwitch5-Pro IC を使用した小型の電源では、二次側巻線で 3 層絶縁電線を使用することで、マージンが不要になります。

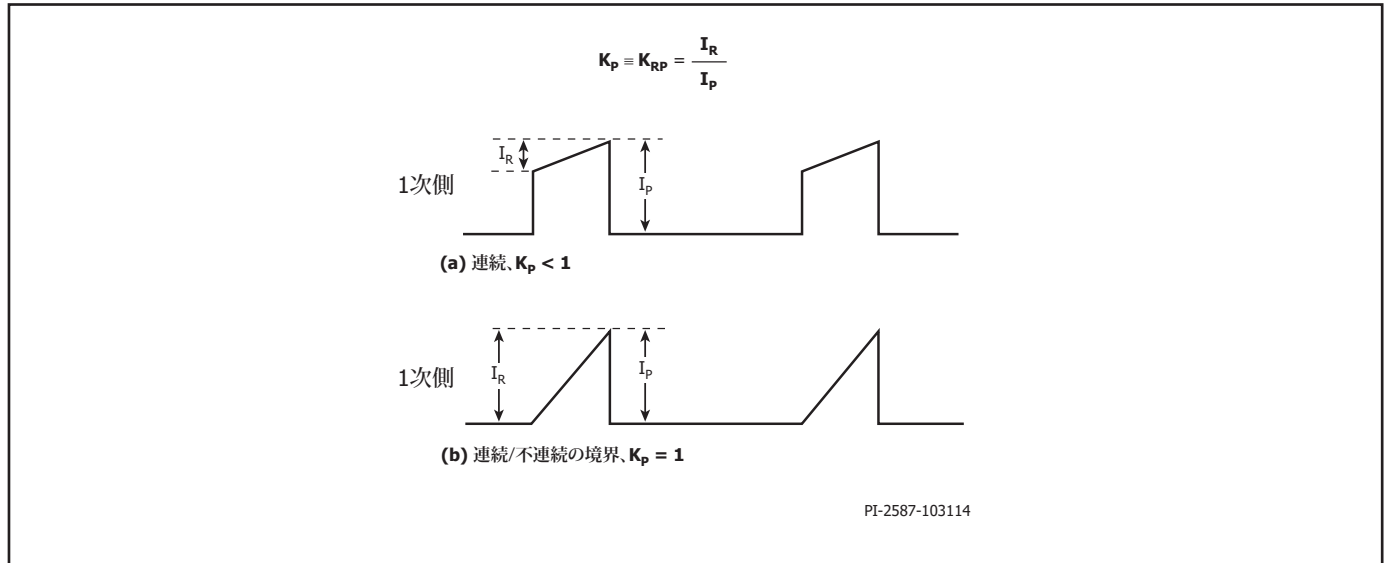


図 35. 連続動作モードでの電流波形 $K_p \leq 1$ 。SR-ZVS モードは、CCM サイクルで自動的に無効になります

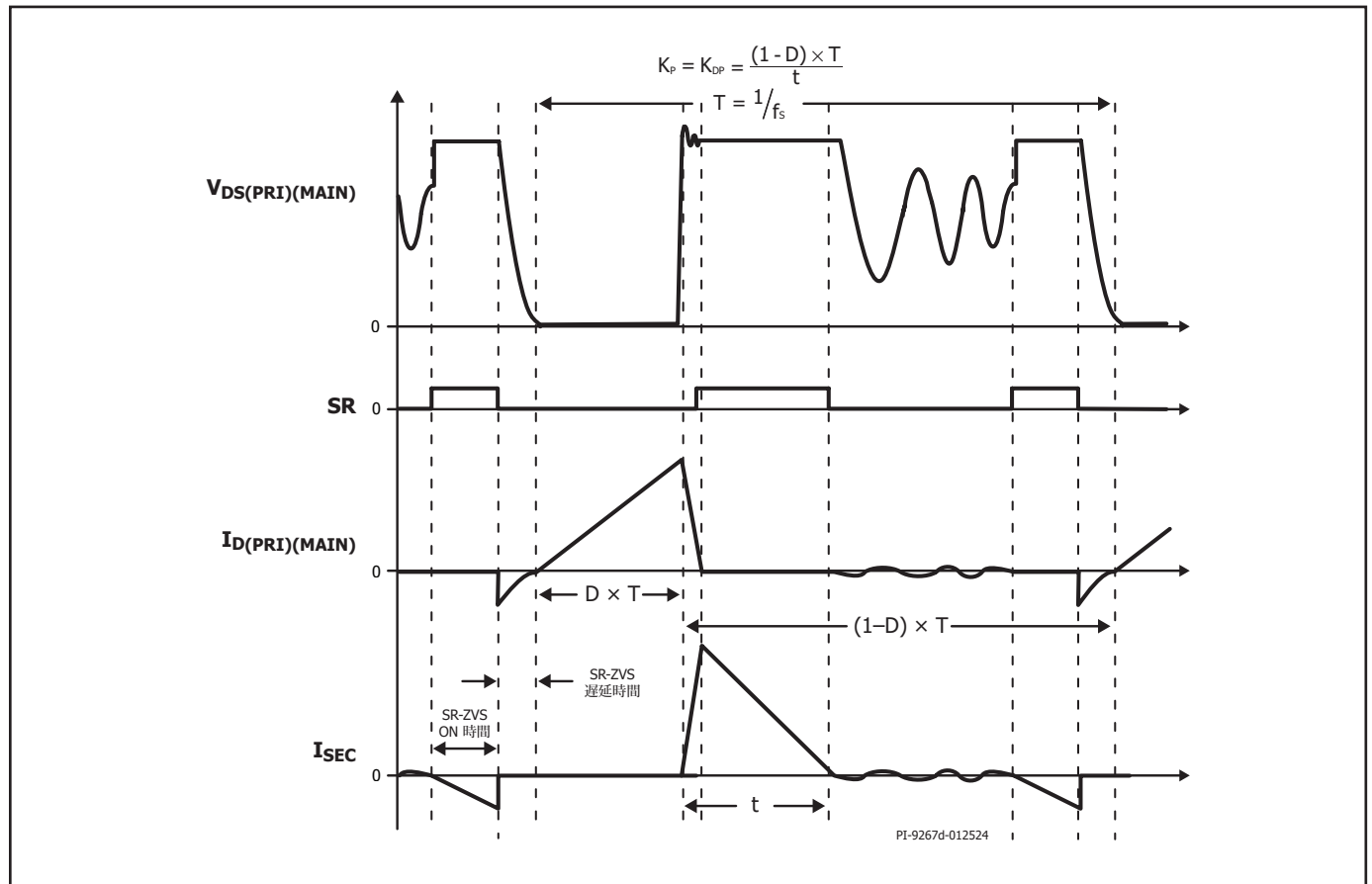


図 36. 高入力電圧時の不連続動作モードでの電流波形、 $K_p > 1$ 。SR-ZVS のオン時間とディレー時間は、一次側 OFF 時間に含まれます

一次側巻線層数、 L

一次側巻線層数 L の範囲は $1 \leq L \leq 3$ にする必要があり、一般に一次電流密度の限界値 (CMA) を満たす最小の数値になります。ほとんどの設計では 200 Cmls/Amp 以上の値を初期値として使用できますが、熱設計の制約によっては、さらに高い値が必要になる場合があります。漏れインダクタンスを最小限に抑えて、一次側パワースイッチ電圧ストレスを軽減することを推奨します。3 層を超える設計も可能ですが、漏れインダクタンスの増加、及びボビン内の巻線の物理的スペースが制限要素となっている可能性を慎重に考慮する必要があります。

動作時の最大磁束密度、 B_m (ガウス)

最悪なケースの出力過渡時及び出力短絡状態時のピーク磁束密度を制限するために、デバイスのピーク カレント リミット時 (180 kHz) の最大値を 3800 ガウスにすることを推奨します。これらの条件の下では出力電圧が低く、パワースイッチのオフ時間の間にトランスがリセットされることがほとんどありません。そのため、トランスの磁束密度が通常の動作レベルを超えて階段状に増加します。選択したデバイスのピーク カレント リミットで 3800 ガウスという値を設定することで、InnoSwitch5-Pro IC 内蔵の保護機能と合わせて、起動時や出力短絡時のコアの飽和を防止するための十分なマージンを確保できます。

トランスの一次側インダクタンス (LP)

最小動作電圧、最大負荷時のスイッチング周波数、及び必要な V_{OR} を決定すると、トランスの一次側インダクタンスを計算できます。トランスの設計には、PIXIs 設計スプレッドシートをお役立てください。

設計のクイック チェックリスト

いかなる電源設計においても、InnoSwitch5-Pro を使用する場合は、すべて最悪条件で部品仕様を超えていないことを必ずベンチマーク テストで検証して下さい。

最小限、次のテストを行うことを強く推奨します。

1. 最大ドレイン電圧 – 通常動作時と起動時に最大入力電圧及びピーク (過負荷) 出力電力で InnoSwitch5-Pro IC と SR FET の V_{DS} がブレークダウン電圧の 90% を超えないことを検証します。
2. 最大ドレイン電流 – 最高周囲温度、最大入力電圧、及びピーク (過負荷) 出力電力。起動時のドレイン電流波形によって、トランスの飽和または過剰なリーディングエッジスパイク電流の兆候を確認します。定常状態でテストを繰り返し、リーディング エッジ スパイク電流が $t_{LEB(MIN)}$ の最後に $I_{LIMIT(MIN)}$ を下回っているか確認します。すべての条件において、一次側パワースイッチの最大ドレイン電流は仕様の絶対最大定格を下回っていることが必要です。

3. 温度特性の確認 – 規定の最大出力電力、最小入力電圧、及び最大周囲温度で、InnoSwitch5-Pro IC、トランス、出力 SR FET、出力コンデンサの温度仕様を超えないことを検証します。InnoSwitch5-Pro IC の $R_{DS(ON)}$ のばらつきを許容する十分な温度マージンが必要です。
4. 最小入力電圧、最大電力においてこのばらつきを許容するために、InnoSwitch5-Pro SOURCE ピンの最高温度を 110 °C にすることを推奨します。

PowiGaN デバイス使用時の設計上の考慮事項

フライバック コンバーター構成において、IC の DRAIN ピンでの一般的な電圧波形を図 37 に示します。

V_{OR} は、二次側が導通しているときの一次側巻線への跳ね返り出力電圧です。 V_{BUS} は、トランスの一時側巻線の一端に接続された DC 電圧です。一次側パワースイッチのピーク ドレイン電圧は、 V_{BUS} 及び V_{OR} の合計です。 V_{OR} 及びクランプ電圧 V_{CLM} を適切な値にして、ピーク ドレイン電圧がすべての通常の動作条件に対して 650 V を下回るようにする必要があります。これにより、入力サージなどにより入力電圧が上昇した場合でも、ピーク ドレイン電圧を 750 V 以下に維持できる十分なマージンが確保されます。これにより、長期にわたる優れた信頼性と設計マージンが確保されます。

ZVS 機能を十分に活用して入力/負荷にわたり効率を一定にするには、ユニバーサル入力の最小入力電圧で $K_p = 0.7$ 、高電圧入力専用条件で $K_p \geq 1$ を維持できるように出力跳ね返り電圧 (V_{OR}) を設定します。

設計の最適化のために、次の点を考慮してください。

1. V_{OR} を大きくすると、 V_{MIN} での電力供給が増大します。その場合、入力コンデンサの値は最小になり、指定の PowiGaN デバイスからの電力供給は最大になります。
2. V_{OR} を大きくすると、出力ダイオードと SR FET の電圧ストレスが軽減されます。

V_{OR} を大きくすると、二次側のピーク電流と RMS 電流が増大します。これにより、二次側の銅損及びダイオードでの損失が大きくなる場合があります。

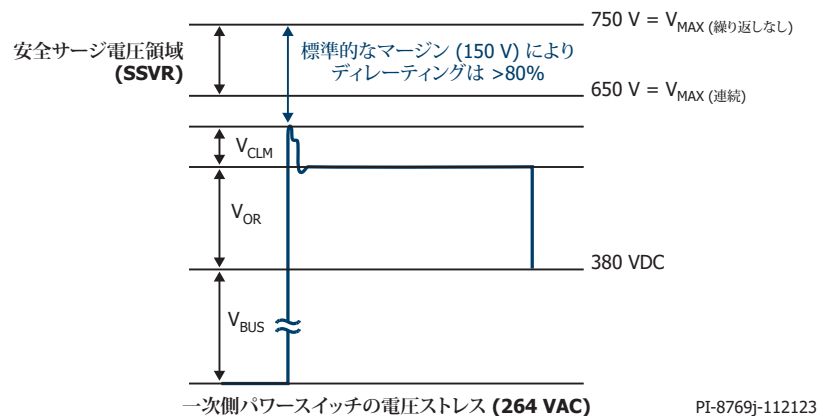


図 37. 264 VAC 入力電圧のピークドレイン電圧

これにはいくつかの例外があります。非常に高い出力電流では、効率を最大にするため、 V_{OR} を小さくする必要があります。15 V を超える出力電圧では、出力の同期整流器の PIV を許容範囲内に維持できるように V_{OR} をさらに高く維持する必要があります。 V_{OR} は動作効率に影響するため、慎重に選択する必要があります。

テーブル 14 に、最適なパフォーマンスを得るための、 V_{OR} の標準的な範囲を示します。

出力電圧	V_{OR} の最適な範囲
5 V	45-70
12 V	80-120
15 V	100-135
20 V	120-160
28 V	135-180

テーブル 14. 最適なパフォーマンスのための推奨 V_{OR}

絶対最大定格^{1,2}

DRAIN ピン電圧 ⁶ :	PowiGaN デバイス INN537xF.....-0.3 V ~ 750 V
	PowiGaN デバイス INN547xF.....-0.3 V ~ 750 V
	PowiGaN デバイス INN5x96F.....-0.3 V ~ 900 V ⁹
DRAIN ピンのピーク電流:	PowiGaN デバイス INN5x75F.....14 A ⁷
	PowiGaN デバイス INN5x76F.....19 A ⁷
	PowiGaN デバイス INN5x77F.....26 A ⁷
	PowiGaN デバイス INN5396F.....19 A ⁷
	PowiGaN デバイス INN5496F.....19 A ⁷
BPP/BPS ピン電圧	-0.3 ~ 6 V
BPP/BPS ピン電流	100 mA
SCL, SDA, uVCC ピン電圧	-0.3 ~ 6 V
uVCC ピン電流 ⁵	12 mA
FWD ピン電圧	-1.5 V ~ 150 V
SR ピン電圧	-0.3 V ~ 6 V
V ピン電圧	-0.3 V ~ 650 V
VOUT ピン電圧	-0.3 V ~ 34 V
VB/D ピン電流	50 mA
VB/D ピン電圧	-0.3 V ~ 40 V
IS ピン電圧	-0.3 V ~ 0.3 V ⁸
保存温度	-65 ~ 150 °C
動作ジャンクション温度 ³	-40 ~ 150 °C
周囲温度	-40 ~ 105 °C
リード温度 ⁴	260 °C

注:

- すべての電圧は SOURCE と SECONDARY GROUND を基準とし、 $T_A = 25\text{ °C}$ 。
- 仕様の最大定格は、一度に 1 回のみであれば製品に回復不能な損傷を与えることなく印加できます。絶対最大定格の状態を長時間続けると、製品の信頼性に悪影響を与えるおそれがあります。
- 通常は内部回路によって制限されます。
- ケースから 1/16 インチの点で 5 秒間。
- 5 V 出力でのみ、uVCC ピンは 40 mA 最大電流を 0.5 秒間供給できます。
- PowiGaN デバイス: INN5x7xF
最大ドレイン電圧 (非繰り返しパルス)。ディレーティング計算の場合 0.3 V ~ 750 V。
最大連続ドレイン電圧 0.3 V ~ 650 V。
- 最大許容電圧と電流の組み合わせについては、図 42 を参照してください。
- 500 μs 以下の絶対最大電圧は 3 V です。
- PowiGaN デバイス: INN5x96F
最大連続ドレイン電圧 -0.3 ~ 725 V。
最大ドレイン電圧 (非繰り返しパルス)..... -0.3 ~ 900 V。

熱抵抗

熱抵抗: INN5x75F	
(θ_{JA})	70 °C/W ² , 64 °C/W ³
(θ_{JC})	21 °C/W ¹
INN5x77F	
(θ_{JA})	55 °C/W ² , 51 °C/W ³
(θ_{JC})	16 °C/W ¹
INN5x96F	
(θ_{JA})	71 °C/W ² , 66 °C/W ³
(θ_{JC})	25 °C/W ¹

注:

- ケース温度は、パッケージ上部で測定。
- 0.36 平方インチ (232 mm²)、2 オンス (610 g/m²) の銅箔部にはんだ付け。
- 1.0 平方インチ (645 mm²)、2 オンス (610 g/m²) の銅箔部にはんだ付け。

パラメータ	記号	条件 SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
制御機能						
起動スイッチング周波数	f_{SW}	$T_J = 25\text{ }^{\circ}\text{C}$		25	27	kHz
ジッター変調周波数	f_M	$T_J = 25\text{ }^{\circ}\text{C}$, $f_{SW} = 100\text{ kHz}$		1.25		kHz
最大 ON 時間	$t_{ON(MAX)}$	$T_J = 25\text{ }^{\circ}\text{C}$		16.5		μs
BPP 供給電流	I_{S1}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ (スイッチングしないスイッチ) $T_J = 25\text{ }^{\circ}\text{C}$		300	460	μA
	I_{S2}	$V_{BPP} = V_{BPP} + 0.1\text{ V}$ (スイッチは 180 kHz でスイッチング) $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	3.2	3.7	mA
			INN5376F	4.29	5.15	
			INN5377F	4.3	5.16	
			INN5396F	4.38		
			INN5475F	2.96	3.55	
			INN5476F	4.2	5.04	
			INN5477F	4.29	5.15	
			INN5496F	4.36		
BPP ピン充電電流	I_{CH1}	$V_{BP} = 0\text{ V}, T_J = 25\text{ }^{\circ}\text{C}$		-1.35		mA
	I_{CH2}	$V_{BP} = 4\text{ V}, T_J = 25\text{ }^{\circ}\text{C}$		-4.65		
BPP ピン電圧	V_{BPP}	$T_J = 25\text{ }^{\circ}\text{C}$	4.8	5.00	5.16	V
BPP ピン電圧ヒステリシス	$V_{BPP(H)}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.5		V
BPP シャント電圧	V_{SHUNT}	$I_{BPP} = 2\text{ mA}$ $T_J = 25\text{ }^{\circ}\text{C}$	5.16	5.36	5.7	V
UV/OV ピン起動スレッシュ ホールド	I_{UV+}	$T_J = 25\text{ }^{\circ}\text{C}$	23.1	25.2	27.5	μA
UV/OV ピン停止スレッシュ ホールド	I_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$	20.5	23	25	μA
停止遅延時間	t_{UV-}	$T_J = 25\text{ }^{\circ}\text{C}$		35		ms
UV/OV ピン入力過電圧 スレッシュホールド	I_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$	106	115	118	μA
UV/OV ピン入力過電圧ヒス テリシス	$I_{OV(H)}$	$T_J = 25\text{ }^{\circ}\text{C}$		8		μA
UV/OV ピン入力過電圧回復 スレッシュホールド	I_{OV-}	$T_J = 25\text{ }^{\circ}\text{C}$	100	107		μA
入力回路保護						
VOLTAGE ピン入力過電圧 Deglitch フィルタ	t_{OV+}	$T_J = 25\text{ }^{\circ}\text{C}$ 注 B を参照		3		μs

パラメータ	記号	条件 SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
回路保護						
標準カレントリミット (BPP) コンデンサ = 0.47 μF	I_{LIMIT} (100 kHz でスイッチング)	$di/dt = 500\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	2139	2300	2461
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5376F	2697	2900	3103
		$di/dt = 770\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5377F	3162	3400	3638
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5396		2900	
		$di/dt = 1300\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5475F	3534	3800	4066
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5476F	3906	4200	4494
		$di/dt = 1700\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5477F	4278	4600	4922
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5496F		4200	
ハイ カレント リミット (BPP) コンデンサ = 4.7 μF	$I_{\text{LIMIT}+1}$ (100 kHz でスイッチング)	$di/dt = 500\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5375F	2374	2580	2786
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5376F	2990	3250	3510
		$di/dt = 770\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5377F	3505	3810	4115
		$di/dt = 660\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5396F		3250	
		$di/dt = 1300\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5475F	3919	4260	4601
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5476F	4324	4700	5076
		$di/dt = 1700\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5477F	4738	5150	5562
		$di/dt = 1600\text{ mA}/\mu\text{s}$ $T_J = 25\text{ }^{\circ}\text{C}$	INN5496F		4700	
過負荷検出周波数	f_{OVL}	$T_J = 25\text{ }^{\circ}\text{C}$	148	155	161	kHz
BYPASS ピン ラッチ停止ス レッシュホールド電流	I_{SD}	$T_J = 25\text{ }^{\circ}\text{C}$	6.0	7.5		mA
オートリスタートオン時間	t_{AR}	$T_J = 25\text{ }^{\circ}\text{C}$		82		ms
オートリスタートトリガ スキップ時間	$t_{\text{AR(SK)}}$	$T_J = 25\text{ }^{\circ}\text{C}$ 注 A を参照		1.3		sec.
オートリスタートオフ時間	$t_{\text{AR(OFF)}}$	$T_J = 25\text{ }^{\circ}\text{C}$		2.00		sec.
ショートオートリスタート オフ時間	$t_{\text{AR(OFF)SH}}$	$T_J = 25\text{ }^{\circ}\text{C}$		0.20		sec.

パラメータ	記号	条件 SOURCE = 0 V T _J = -40 °C ~ 125 °C (特に指定がない場合)		最小	標準	最大	単位
出力							
オン抵抗	R _{DS(ON)}	INN5375F I _D = I _{LIMIT+1}	T _J = 25 °C		0.29	0.39	Ω
			T _J = 100 °C		0.41	0.54	
		INN5376F I _D = I _{LIMIT+1}	T _J = 25 °C		0.18	0.28	
			T _J = 100 °C		0.27	0.37	
		INN5377F I _D = I _{LIMIT+1}	T _J = 25 °C		0.145	0.21	
			T _J = 100 °C		0.23	0.29	
		INN5396F I _D = I _{LIMIT+1}	T _J = 25 °C		0.21		
			T _J = 100 °C		0.32		
		INN5475F I _D = I _{LIMIT+1}	T _J = 25 °C		0.29	0.39	
			T _J = 100 °C		0.41	0.54	
		INN5476F I _D = I _{LIMIT+1}	T _J = 25 °C		0.18	0.28	
			T _J = 100 °C		0.27	0.37	
		INN5477F I _D = I _{LIMIT+1}	T _J = 25 °C		0.145	0.21	
			T _J = 100 °C		0.23	0.29	
		INN5496F I _D = I _{LIMIT+1}	T _J = 25 °C		0.21		
			T _J = 100 °C		0.32		
オフ時ドレイン漏れ電流	I _{DSS1}	V _{BPP} = V _{BPP} + 0.1 V V _{DS} = 80% ピークドレイン電圧 T _J = 125 °C				200	μA
	I _{DSS2}	V _{BPP} = V _{BPP} + 0.1 V V _{DS} = 325 V T _J = 25 °C			15		μA
ドレイン供給電圧		注 B を参照					V
過熱シャットダウン	T _{SD}	注 A を参照		135	142	150	°C
過熱シャットダウン ヒステリシス	T _{SD(H)}	注 A を参照			70		°C

パラメータ	記号	条件 SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
二次側						
最大二次側周波数	f_{SREQ}	$T_J = 25\text{ }^{\circ}\text{C}$	164	180		kHz
最小オフ時間	$t_{\text{OFF(MIN)}}$	$C_{\text{LOAD}} = 5\text{ nF}$ で SR 有効		1.9	2.2	μs
起動 VOUT ピン レギュレーション電圧	$V_{\text{OUT(REG)}}$	$T_J = 25\text{ }^{\circ}\text{C}$	4.85	5	5.15	V
出力電圧プログラミング範囲	$V_{\text{OUT(R)}}$	デフォルト = 5 V	3.00		30	V
	TOL_{VOUT}	公差 $T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
出力電圧ステップ サイズ	ΔV_{OUT}	$T_J = 25\text{ }^{\circ}\text{C}$		10		mV
レポート バック出力電圧公差	$V_{\text{OUT(T)}}$	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
正規化された出力電流	I_{OUT}	0.6 - 1.0 $T_J = 25\text{ }^{\circ}\text{C}$ 。注 C を参照	-5		+5	%
		0.2 $T_J = 25\text{ }^{\circ}\text{C}$ 。注 C を参照	-15		+15	
正規化された出力電流ステップ サイズ	ΔI_{OUT}	$T_J = 25\text{ }^{\circ}$		0.52		%
最大 V/I 更新率	t_{VI}	注 B を参照		10		ms
I²C コマンド間の最小時間遅延	t_{DELAY}	注 B を参照	150			μs
内部カレントリミット電圧スレッショールド	$I_{\text{SV(TH)}}$	$T_J = 25\text{ }^{\circ}\text{C}$ 外付け IS から GND ピンにわたる抵抗 注 F を参照		32		mV
出力ケーブル電圧降下補正 (CDC) プログラミング範囲	ϕ_{CD}	$T_J = 25\text{ }^{\circ}\text{C}$ デフォルト = 0 V	0		600	mV
CDC 公差	$\text{TOL}_{\phi_{\text{CD}}}$	$\text{CDC} \geq 100\text{ mV}$ $T_J = 25\text{ }^{\circ}\text{C}$	-35		+35	mV
CDC プログラミング ステップ サイズ	$\Delta\phi_{\text{CD}}$	$T_J = 25\text{ }^{\circ}\text{C}$		50		mV
出力過電圧プログラミング範囲	V_{OVA}	デフォルト = 6.2 V	3.3		40	V
出力過電圧公差	TOL_{OVA}	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%
出力過電圧プログラミング ステップ サイズ	ΔV_{OVA}			100		mV
出力低電圧プログラミング範囲	V_{UVA}	デフォルト = 3.6 V	2.7		40	V
出力定電圧公差	TOL_{UVA}	$T_J = 25\text{ }^{\circ}\text{C}$	-3		+3	%

パラメータ	記号	条件 SOURCE = 0 V T _j = -40 °C ~ 125 °C (特に指定がない場合)		最小	標準	最大	単位
二次 (続き)							
出力低電圧プログラミング ステップ サイズ	ΔV _{UVA}				100		mV
出力過電圧タイマー プログラミング オプション	t _{UVL}	T _j = 25 °C 注 B、E を参照	プログラミング オプション 1		8		ms
			プログラミング オプション 2		16		
			プログラミング オプション 3		32		
			デフォルト プログラミング オプション 4		64		
定電圧電力オンセット スレッシュホールド プログラミング 範囲	V _{KP}	デフォルト = 30 V		5.3		30	V
定出力電力公差	TOLP _{OUT}	フル スケール電流の 85%		-10		+10	%
定出力電力オンセット スレッシュホールド プログラミング ステップ サイズ	ΔV _{KP}				100		mV
定電圧モード タイマー プログラミング オプション	t _{CVO}	T _j = 25 °C 注 B、E を参照	プログラミング オプション 1		8		ms
			プログラミング オプション 2		16		
			プログラミング オプション 3		32		
			プログラミング オプション 4		64		
ウォッチドッグ タイマー	t _{WDT}	デフォルト プログラミング オプション 1 注 B を参照			0.5		sec.
		プログラミング オプション 2、注 B を参照			1		
		プログラミング オプション 3、注 B を参照			2		
VB/D 駆動電圧	V _{VB/D}	VOUT ピンに対する		4	7		V
VB/D ピン内部電流放電	I _{B/D(DS)}			50			mA
二次側過熱ヒステリシス	T _{SEC(HYS)}	プログラミング オプション 1 注 B を参照			40		°C
		プログラミング オプション 2 注 B を参照			60		
VOUT ピン プリーダー電流	IVO _{BLD}	VOUT = 5 V			270		mA
uVCC 供給電圧	uVCC	V _{OUT} = 5 V、10 mA < I _{UVCC} ≤ 40 mA、 T _j = 25 °C。絶対最大の注 5 を参照 定格テーブル		3.42	3.6	3.78	V
		V _{OUT} ≥ 3.9 V I _{UVCC} ≤ 10 mA T _j = 25 °C		3.42	3.6	3.78	

パラメータ	記号	条件 SOURCE = 0 V T _J = -40 °C ~ 125 °C (特に指定がない場合)		最小	標準	最大	単位
二次 (続き)							
uVCC ピン出力抵抗	R _{UVCC}	T _J = 25 °C				20	Ω
uVCC リセット電圧スレッシュ ホールド	uVCC _{RST}	注 A を参照			2.5	2.65	V
BPS ピン電圧	V _{BPS}			4.3	4.5		V
BYPASS ピン電流	I _{SNL}	T _J = 25 °C VBUS スイッチ オープン			0.7	0.980	mA
		T _J = 25 °C VBUS スイッチ クローズ			1	1.550	
BYPASS ピン電流	I _{S2}	F _{SW} = 180 kHz T _J = 25 °C		7	8.2	9.5	mA
BPS ピン低電圧スレッシュ ホールド	V _{BPS(UVLO)TH}				3.8	4.0	V
BPS ピン低電圧ヒステリシス	V _{BPS(UVLO)H}				0.7		V
FORWARD ピン ブレークダ ウン電圧	BV _{FWD}			150			V
同期整流器 @ T _J = 25 °C							
SR ピン駆動電圧	V _{SR}				4.5		V
SR ピン電圧スレッシュ ホールド	V _{SR(TH)}				-3		mV
立ち上がり時間	t _{R(SR)}	T _J = 25 °C C _{LOAD} = 2nF 注 B を参照	10 ~ 90%		50		ns
立ち下がり時間	t _{F(SR)}	T _J = 25 °C C _{LOAD} = 2nF 注 B を参照	90 ~ 10%		30		ns
出力プルアップ抵抗	R _{PU}	T _J = 25 °C V _{BPS} + 0.1 V I _{SR} = 30 mA			8.9	11.5	
出力プルダウン抵抗	R _{PD}	T _J = 25 °C V _{BPS} + 0.2 V I _{SR} = 30 mA			4.7	5	

パラメータ	記号	条件 SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
I²C バス仕様 (SDA ピンと SCL ピン) *注 B を参照						
SCL クロック周波数	f_{SCL}	注 G を参照	50	400	535	kHz
低レベル入力電圧	V_{IL}		-0.5		$0.3 \times u\text{VCC}$	V
高レベル入力電圧	V_{IH}		$0.7 \times u\text{VCC}$		$u\text{VCC} + 0.5\text{ V}$	V
シュミットトリガ入力のヒステリシス	V_{HYS}		$0.05 \times u\text{VCC}$			V
低レベル出力電圧 (オープンドレインまたはコンローラ)	V_{OL}	$u\text{VCC} > 2.8\text{ V}$ 3 mA シンク電流	0		0.4	V
低レベル出力電流	I_{OL}		3			mA
$V_{\text{IH(MIN)}}$ から $V_{\text{IL(MAX)}}$ への出力降下時間	t_{OF}	10 pF から 400 pF のバス容量	-		250	ns
SDA/SCL 入力電流	I_{I}	$(0.1 \times u\text{VCC}) < (V_{\text{SCL}}/V_{\text{SDA}}) < (0.9 \times u\text{VCC})$	-1		1	μA
SDA/SCL 容量	C_{I}		-		10	pF
入力フィルタで抑制されたスパイクのパルス幅	t_{SP}		50			ns
SCL クロックの High 期間	t_{HIGH}	$f_{\text{SCL}} = 400\text{ kHz}$	0.6			μs
SCL クロックの Low 期間	t_{LOW}	$f_{\text{SCL}} = 400\text{ kHz}$	1.3			μs
シリアル データ起動時間	$t_{\text{SU:DAT}}$		100			ns
シリアル データ保持時間	$t_{\text{HD:DAT}}$		0			sec.
有効データ時間	$t_{\text{VD:DAT}}$	SCL LOWから SDA 出力有効			0.9	μs
ACK の有効データ時間	$t_{\text{VD:ACK}}$	SCL LOWから SDA LOWへの ACK			0.9	μs
開始と停止の間の I ² C バスの空き時間	t_{BUF}		1.3			μs
I ² C 立ち下り時間 (SCL と SDA 両方)	t_{fCL}				300	ns
I ² C 立ち上がり時間 (SCL と SDA 両方)	t_{rCL}				300	ns
I ² C 開始または繰り返し開始条件のセットアップ時間	$t_{\text{SU:STA}}$		0.6			μs
I ² C 開始または繰り返し開始条件の保留時間	$t_{\text{HD:STA}}$		0.6			μs

パラメータ	記号	条件 SOURCE = 0 V $T_J = -40\text{ }^{\circ}\text{C} \sim 125\text{ }^{\circ}\text{C}$ (特に指定がない場合)	最小	標準	最大	単位
I²C バス仕様 (SDA ピンと SCL ピン) *注 B を参照						
I ² C 停止条件セットアップ時間	$t_{\text{SU:STO}}$		0.6			μs
容量負荷	C_B				400	pF
低レベルのノイズ マージン	V_{NL}		$0.1 \times V_{\text{CC}}$			V
高レベルのノイズ マージン	V_{NH}		$0.1 \times V_{\text{CC}}$			V
SCL ピン割り込みタイマー	$t_{\text{INT(SCL)}}$	$T_J = 25\text{ }^{\circ}\text{C}$		50		μs

- A. このパラメータは、特性によって規定されます。
 B. このパラメータは、標準値を参照して設計してください。
 C. 1% の公差抵抗を使用してください。
 D. 正確なカレント リミット値を得るため、定格の 0.47 μF または 4.7 μF のコンデンサを使用することを推奨します。さらに、BPP コンデンサ値の公差は、ターゲットのアプリケーションの周囲温度範囲において、以下に示される値またはそれよりも良好な値である必要があります。最小及び最大コンデンサ値は、特性によって保証されます。

定格 BPP ピン コンデンサ値	BPP コンデンサ値公差	
	最小	最大
0.47 μF	-60%	+100%
4.7 μF	-50%	N/A

少なくとも 10 V / 0805 / X7R SMD MLCC を使用することを推奨します。

- E. 平均レジスタで遅延を設定すると、軽負荷や無負荷の状況では、合計観察時間が増加します。
 F. このパラメータは、電流センス抵抗の標準値の計算にのみ使用してください。CC レジスタ (0x98) にプログラムされた値は、出力電流を制御します。公差は、正規化された出力電流 (I_{OUT}) に指定されます。
 G. 任意の SCL クロック周波数で動作している場合に、930 ns の SCL クロックに対して、最小 Low 期間を保証します。この場合、高い周波数で非対称 SCL クロック (デューティ サイクルが減少) が必要になることがあります。

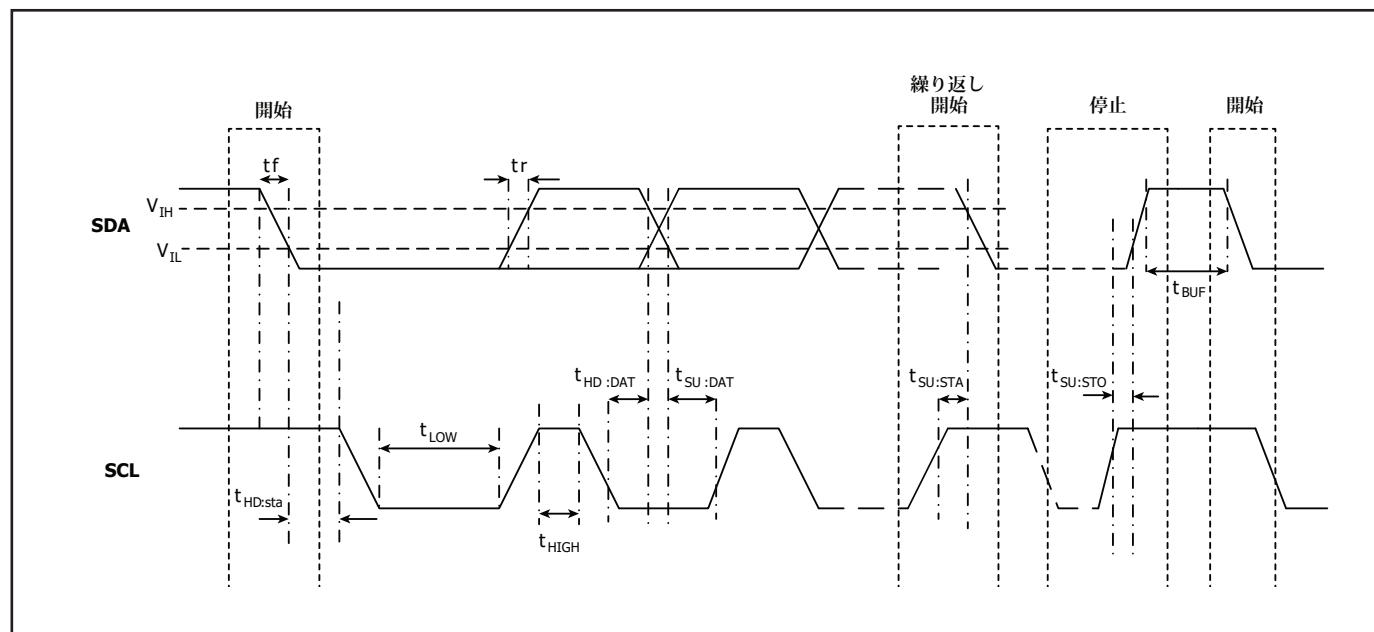


図 38. I²C タイミング ダイアグラム

標準性能曲線

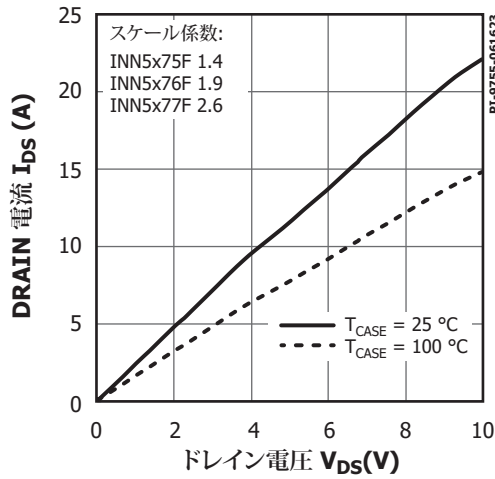


図 39. 出力特性

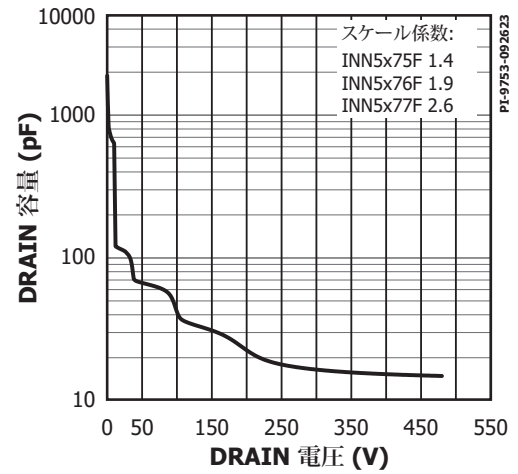


図 40. C_{OSS} - ドレイン電圧

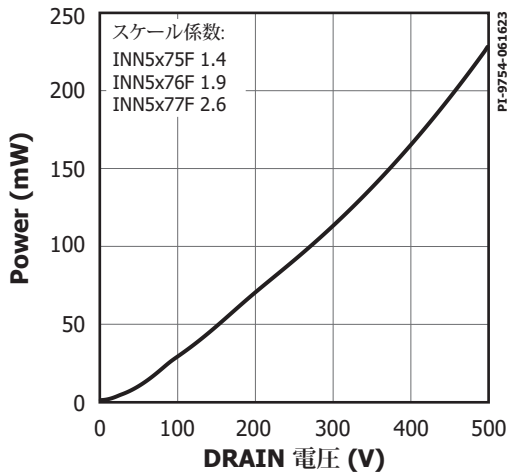


図 41. DRAIN 容量電力

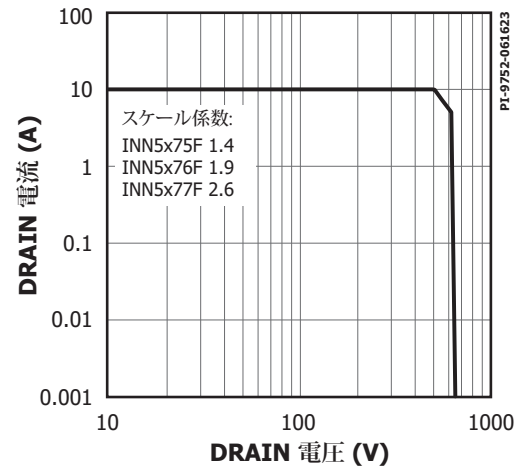


図 42. 最大許容 DRAIN 電流 - DRAIN 電圧

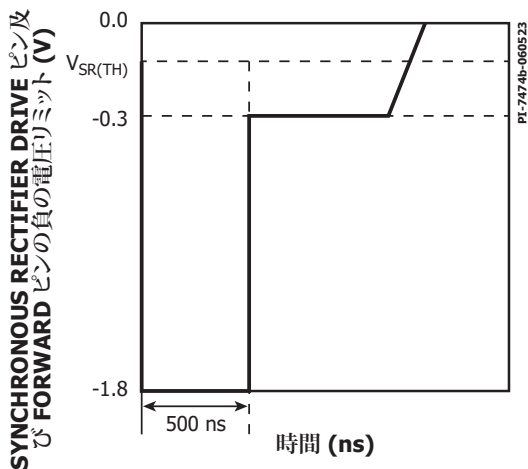


図 43. SYNCHRONOUS RECTIFIER DRIVE ピンの負の電圧

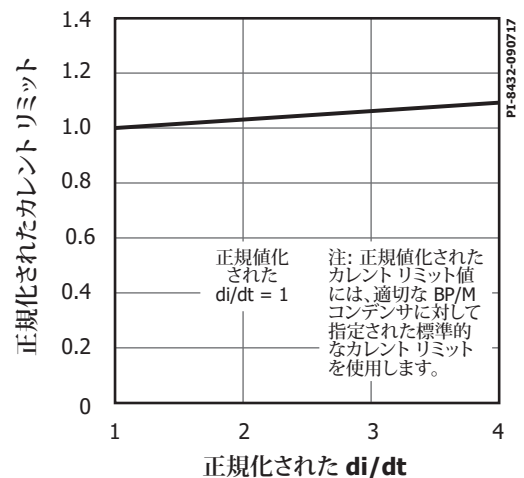
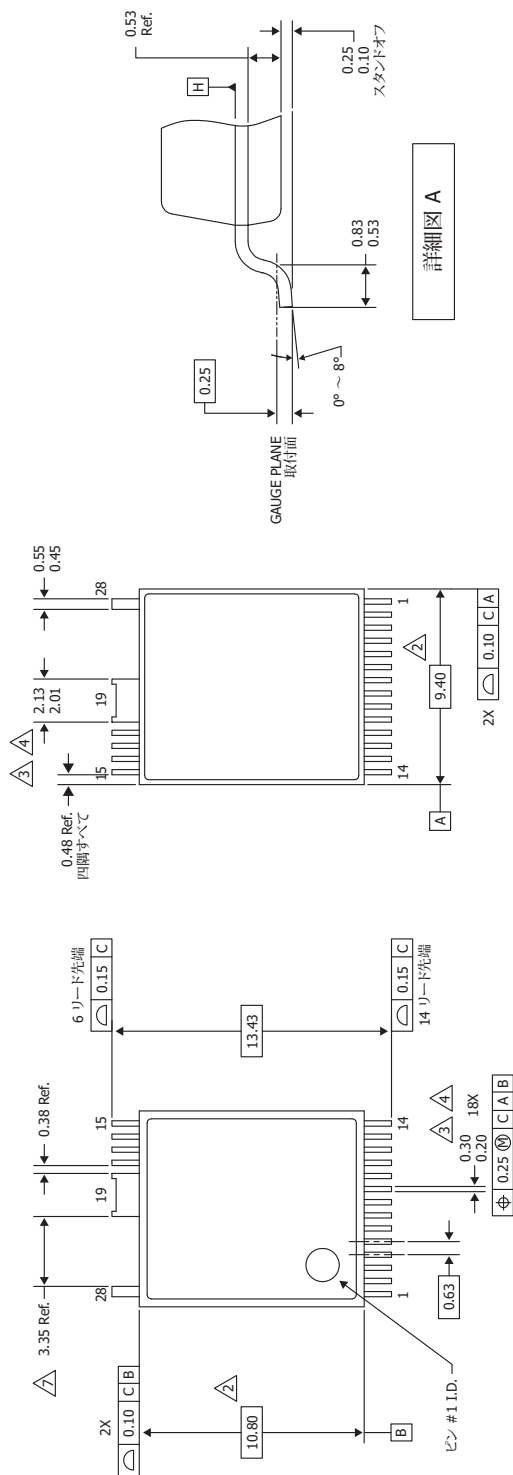
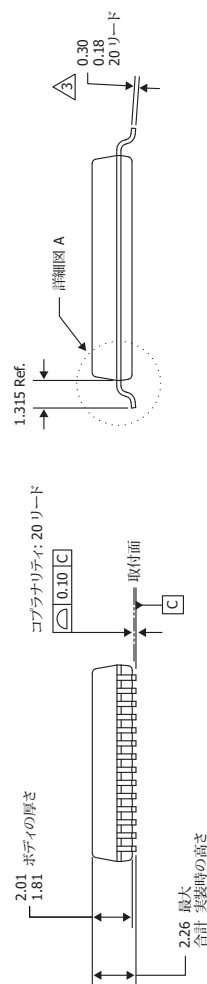


図 44. 標準カレント リミット - di/dt

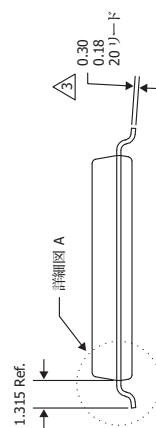
InSOP-T28D



圖



側面図



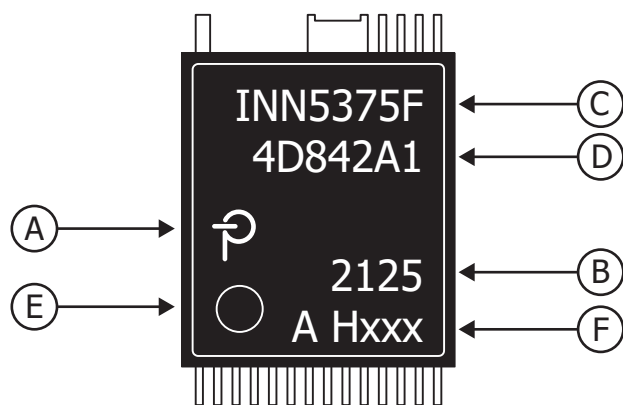
區區

注:

1. 寸法と公差は ASME Y14.5M – 1994 に準拠します。
2. 図示した寸法は、プラスチック製本体の最外部で判断しています。これには、モールドフラッシュ、タイパーバリ、ゲートのバリ、及びリード間フラッシュは含まれませんが、プラスチック本体の上部及び下部の間のずれが含まれます。最大金型突起は、側面ごとに 0.18 mm です。
3. 図示した寸法は、メッキ厚を含みます。
4. リード間の鉛バリまたは突起を含みません。
5. 制御寸法の単位はミリ表示。
6. A、B のデータは、H のデータによって決まります。
7. この寸法は、リード先端間の公称寸法で、メッキを含まず、メタル突起を含みません。メタル間の距離（治面距離）は、最小 3.20 mm です。

パッケージのマーク

InSOP-T28D



- A. Power Integrations の登録商標
- B. 組立日コード (年の下 2 桁 (YY)、その後に 2 桁の週表示 (WW))
- C. 製品識別 (部品番号/パッケージ タイプ)
- D. ロット識別コード
- E. ピン 1 インジケータ
- F. テスト ロットと機能コード

PI-9756-062023

安全性認定の仕様 (安全認証申請中)

パラメータ	条件	定格	単位
UL1577 に対応する定格			
一次側電流定格	ピン (16 ~ 19) からピン 24 への電流	1.5	A
二次側定格電力	$T_{AMB} = 25\text{ }^{\circ}\text{C}$ (ソケットに実装されたデバイス $T_{CASE} = 120\text{ }^{\circ}\text{C}$ の条件において)	1.35	W
二次側電力定格	$T_{AMB} = 25\text{ }^{\circ}\text{C}$ (ソケットに実装されたデバイス)	0.125	W
パッケージの特性			
空間距離		11.4	mm (最小)
沿面距離		11.4	mm (最小)
絶縁距離 (DTI)		0.4	mm (最小)
過渡絶縁電圧		6	kV (最小)
比較トラッキング指数 (CTI)		>600	V

機能コード テーブル

機能の概要	H901
I_{LLM} 選択可能	有り
過熱保護	ヒステリシス
入力 OV/UV	有効
入力 UV タイマー (35 msec または 400 msec)	35 msec

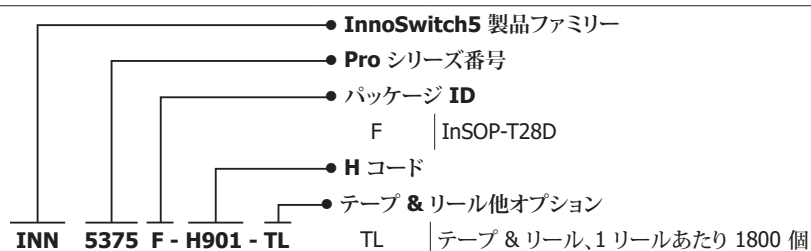
MSL テーブル

部品番号	MSL 定格
INN5x7xF	3

ESD 及びラッチアップ テーブル

テスト	条件	結果
125 °C でラッチアップ 帯電デバイス モデル ESD	JESD78D ANSI/ESDA/JEDEC JS-002-2014	すべてのピンで ±100 mA 以上、または 1.5 × V _{MAX} 以上 すべてのピンで ±1 kV 以上

品番コード体系表



改訂	注	日付
C	製品リリース。	2024 年 1 月

最新の情報については、弊社 **Web サイト www.power.com** をご覧ください。
Power Integrations は、信頼性や生産性を向上するために、いつでも製品を変更する権利を保有します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害性の黙示の保証などが含まれますがこれに限定されず、すべての保証を明確に否認します。

特許情報
ここで例示した製品及びアプリケーション（製品の外付けトランス構造と回路も含む）は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations が保有する特許の全リストは、www.power.com に掲載されています。Power Integrations は、www.power.com/ip.htm に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

生命維持に関する方針
Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。ここで使用した用語は次の意味を持つものとします。

- 「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。
- 「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

Power Integrations、Power Integrations ロゴ、CAPZero、ChiPhy、CHY、DPA-Switch、EcoSmart、E-Shield、eSIP、eSOP、HiperLCS、HiperPLC、HiperPFS、HiperTFS、InnoSwitch、Innovation in Power Conversion、InSOP、LinkSwitch、LinkZero、LYTSwitch、SENZero、TinySwitch、TOPSwitch、PI、PI Expert、PowiGaN、SCALE、SCALE-1、SCALE-2、SCALE-3、及び SCALE-iDriver は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©2023, Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社 5245 Hellyer Avenue San Jose, CA 95138, USA 代表: +1-408-414-9200 カスタマー サービス: 上記以外の国: +1-65-635-64480 南北アメリカ: +1-408-414-9621 電子メール: usasales@power.com	ドイツ (AC-DC/LED/モーター制御販売) Einsteinring 37 85609 Dornach/Aschheim Germany 電話: +49-89-5527-39100 電子メール: eurosales@power.com	イタリア Via Milanese 20, 3rd.Fl. 20099 Sesto San Giovanni (MI) Italy 電話: +39-024-550-8701 電子メール: eurosales@power.com	シンガポール 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 電話: +65-6358-2160 電子メール: singaporesales@power.com
中国 (上海) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 電話: +86-21-6354-6323 電子メール: chinasales@power.com	ドイツ (ゲートドライバ販売) HellwegForum 3 59469 Ense Germany 電話: +49-2938-64-39990 電子メール: igbt-driver.sales@power.com	日本 〒222-0033 神奈川県横浜市 港北区新横浜 1-7-9 友泉新横浜一丁目ビル 電話: +81-45-471-1021 電子メール: japansales@power.com	台湾 5F, No. 318, Nei Hu Rd., Sec.1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 電話: +886-2-2659-4570 電子メール: taiwansales@power.com
中国 (深圳) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 電話: +86-755-8672-8689 電子メール: chinasales@power.com	インド #1, 14th Main Road Vasanthanagar Bangalore-560052 India 電話: +91-80-4113-8020 電子メール: indiasales@power.com	韓国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 電話: +82-2-2016-6610 電子メール: koreasales@power.com	英国 Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 電話: +44 (0) 7823-557484 電子メール: eurosales@power.com