

800 VDC AI データセンターアーキテクチャ向け 1250 V / 1700 V GaN HEMT

著者: Kamal Varadarajan, Jimmy Liu, Chris Lee (Power Integrations)



はじめに

GaN ベースのパワー半導体 デバイスは、その材料特性が優れているため、高効率電力コンバータに最適です。GaN HEMT は、この技術の高速スイッチング能力と低損失の恩恵を受ける、幅広い用途を対象とする多くの商用電源設計で採用されてきました。

さまざまなメーカーが販売しているデバイスの電圧は一般的に、200 V 以下か、600 V ~ 650 V です。650 V 以上については、わずか数社が定格電圧 900 V の GaN HEMT を発売してきました。シリコン基板を利用して構築された市販の GaN HEMT 技術は、非常に厚いバッファ層を必要とし、このためにさらなる製造上の課題が生じるため、電圧を 900 V 以上に拡張するのは非常に困難です。

そのため、定格が 1200 V 以上のバンドギャップが幅広いパワー デバイスを必要とする用途では、SiC スイッチの使用が強いられてきました。しかし、GaN は SiC と比較してかなり高いスイッチング周波数を可能とし、AI データセンター等の用途で求められる電力密度の増加に適合する道を開く一方で、高効率を維持することができます。Power Integrationsが独自開発したPowiGaN™技術で製造されたGaN HEMTは、実際のデバイスにおいて非常に高い定格電圧(最大1700V)を実現できるという独自の利点を提供し、1200V SiCやそれ以上の電圧に対して、容易に入手できる有力な代替選択肢となっています。

800 VDC バス用途の GaN のメリットを活用するため、650 V GaN デバイスは、直列に接続された 2 つのハーフブリッジを積み上げた構成で、合計 4 つの 650 V GaN デバイスで使用されてきました。この積み上げトポロジは GaN が可能な高周波数で動作できる一方、制御の複雑さの増加、入力電圧の不均衡による信頼性のリスク、フットプリントの増加、導通損失による効率低下と高コスト等の、いくつかの課題も発生します。それとは対照的に、1250 V 定格の PowiGaN スイッチをこの用途で使用すると、電力コンバータのトポロジーは大幅に簡素化される一方で、GaN の特性をフルに活用できるため、これは高周波パワースイッチに理想的となります。

この 1250 V PowiGaN カスコード スイッチを使用すると、電源の設計者は、業界標準の 80% のデレーティングを許容しつつ、動作ピーク VDS 1000 V と確実に指定できます。動作ピーク V_{DS} が 1000 V 及び最大 1360 V を超える用途の場合は、1700 V PowiGaN カスコード スイッチで同様の高効率電源を設計できますが、現状ではさらに高い電圧となります。この文書では、定格電圧が 1200 V を超える業界初の GaN パワースイッチの信頼性と堅牢性について解説し、NVIDIA 800 VDC AI データ センター アーキテクチャの電力密度及び効率 98% 以上という要件を満たす適合性について説明します。

Power Integrations の 1250 V / 1700 V GaN HEMT カスコード スイッチ

1250 V / 1700 V GaN HEMT は、Power Integrations 独自の PowiGaN 技術を使用して構築された、ノーマリーオンでデプレッション モードのデバイスです。これは高効率なノーマリーオフの動作を実現するためにカスコード構成で低電圧シリコン MOSFET と直列に接続されています。これは、パワー エレクトロニクス システムの安全な動作に不可欠です。デプレッション モードの GaN デバイスは、P タイプ GaN ゲート層を必要としないため、信頼性が高いとみなされています。その結果、スレッシュホールド電圧のドリフトや、それに関連した不安定性の懸念が回避され、長期にわたる安定性が確保されます。図 1 に、高電圧 GaN HEMT 及び定電圧シリコン MOSFET を使用したカスコード スイッチの回路図を示します。図 2 に、60 mOhm (最大 25°C で) の、GaN HEMT の上に積み上げられた低電圧シリコン MOSFET を搭載した 1250 V GaN カスコード スイッチのマイクロ写真を示します。

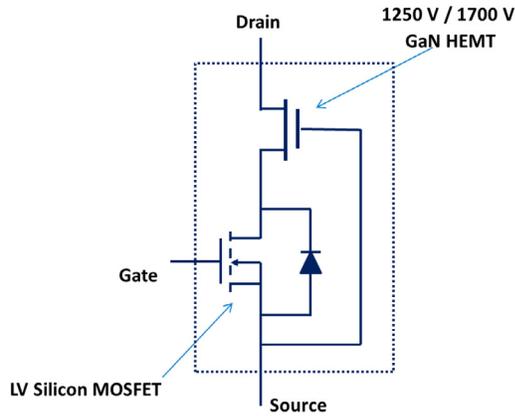


図 1. 高電圧 PowiGaN カスコードスイッチの回路図

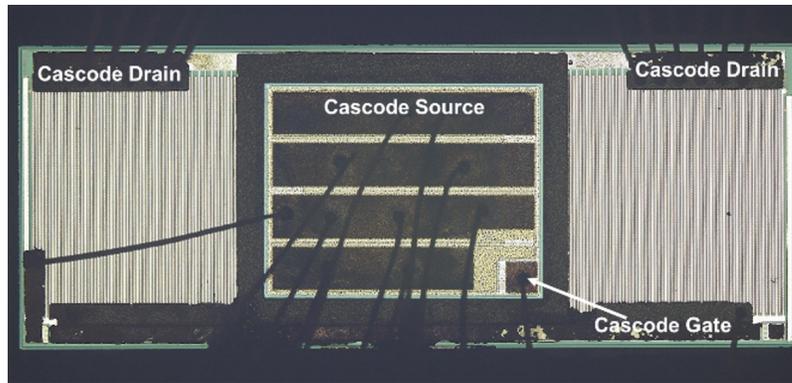


図 2. 60 mOhm の 1250 V PowiGaN カスコードスイッチのマイクロ写真

図 3 及び 4 に、1250 V 及び 1700 V の標準的な PowiGaN カスコードスイッチのオフ状態特性を示します。これは、電圧定格を十分に上回る安定した漏れ動作により、過渡応答時に発生する過電圧に対する優れた耐性が確保されていることを示しています。これは、同様の定格を持つシリコンデバイスや SiC デバイスと比較して大幅に安全なマージンを表しています。

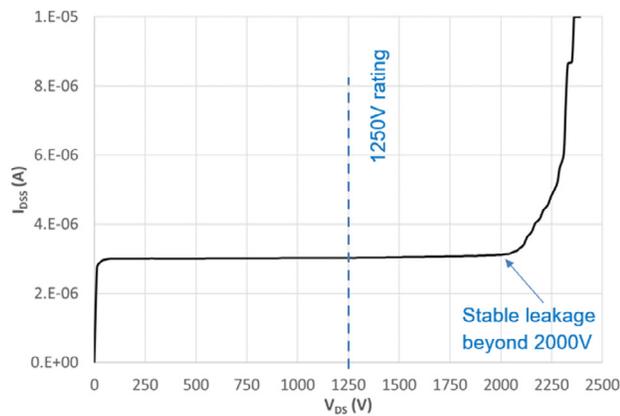


図 3. 1250 V PowiGaN カスコードスイッチのオフ状態の標準特性

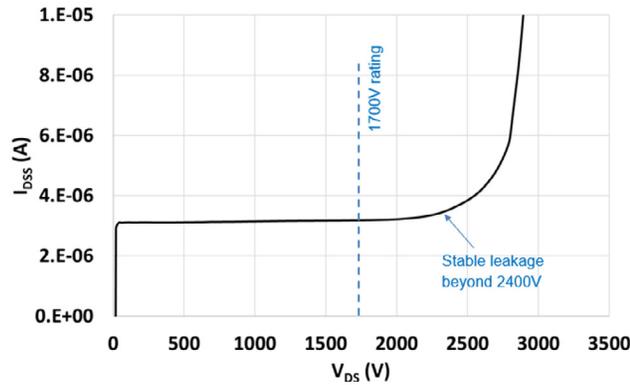


図 4.1700 V PowiGaN カスコード スイッチのオフ状態の標準特性

市場での信頼性の確保

優れた電気的特性を備えていることは重要ですが、電源デバイスは、業界標準の信頼性認定要件に適合してそれを上回り、市場で信頼性の高い動作を確保することも必要です。このセクションでは、電力変換用途向け 1250 V GaN HEMT の認定の一環として実施された、静的および動的条件を網羅する重要な高電圧信頼性ストレス評価の結果を説明します。

A. 高温逆バイアス (HTRB)

高温逆バイアス (HTRB) は、高いドレイン・ソース間のバイアス条件でのパワーデバイスの長期安定性を評価するオフ状態の信頼性ストレス試験であり、高電界下での熱活性化故障メカニズムを長期に渡って加速することを意図しています。1250 V GaN カスコード スイッチの HTRB ストレス試験は、周囲環境 150°C、オフ状態 V_{DS} 1000 V (1250 V 定格の 80%) で 1000 時間にわたって実施され、その結果、JEDEC HTRB ガイドライン JEP198 の仕様に従って合格しました。図 5 に示されているように、デバイスの漏れに対する優れた安定性が観察され、高電圧において高い信頼性が求められる用途に対する適合性が検証されています。

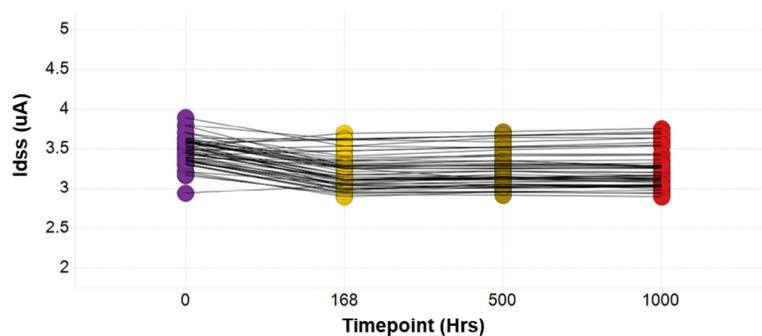


図 5.1000 V / 150°C における HTRB ストレスの 1000 時間にわたる安定したオフ状態のドレイン漏れ

Voltage/Temperature	80 °C	100 °C	120 °C
2100 V		✓	
2150 V	✓	✓	✓
2200 V		✓	

テーブル 1. オフ状態における加速された評価条件

前述の HTRB 認定試験に加えて、テーブル 1 に示されているように、複数の温度 (80°C ~ 120°C) にわたる加速 V_{DS} 条件 (2100 V ~ 2200 V) のもとで、多数のユニットに対して試験を実施することにより、固有のオフ状態故障率が抽出されました。

このこの試験群から得られた故障時間のワイブル分布に基づいて、電圧加速係数は指数モデルを用いて抽出され、温度加速係数アレニウスモデルを用いて抽出されました。抽出されたモデルは、1 万5 千年以上にわたって 1000 V/100°C で動作した場合の累積故障率が 1 ppm であると予測しており、1250 V GaN カスコード パワースイッチに対して十分な信頼性マージンが組み込まれていることを示しています (図 6)。

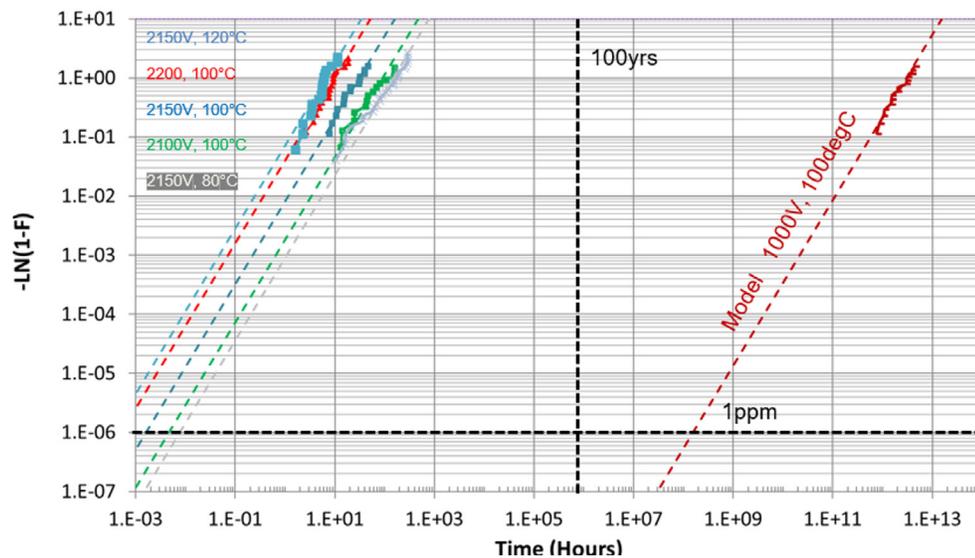


図 6. 複数の加速されたストレス条件下での故障時間を示すワイブル分布及び 1000 V / 100°C での投影された分布。

B. 高電圧高湿度高温逆バイアス (HV-H3TRB)

高信頼性の展開の場合、HTRB ベースのオフ状態信頼性認定ストレス試験に合格するだけでは不十分です。その製品は、過酷な外部環境条件にさらされ、非常にミッションクリティカルな用途で連続して、または長期間にわたって動作する可能性があります。そのような用途の場合は、HTRBに追加するストレス源として、制御された高湿環境を用いる HV-H3TRB試験に合格することが重要です。このストレス試験には、湿度の浸透による追加の故障モードが組み込まれており、パッシベーション層、アクティブ設計、終端設計を含むデバイスの基礎構造の試験となります。

1250 V GaN カスコード スイッチの HV-H3TRB ストレス試験は、周囲環境 85°C で相対湿度 (RH) 85%、オフ状態 V_{DS} 1000 V で 1000 時間にわたってストレスを加え、JEDEC 規格 JESD22-A101 に従って実施されました。図5に示すHTRB で得られたような固有のオフ状態の漏れに対する安定性を伴って、このストレス試験に明らかに合格という結果をえました。

C. 動的高温動作寿命 (DHTOL)

当初 GaN HEMT の商業的な導入を遅らせた主な懸念事項の 1 つは、高電圧条件でスイッチングする際の信頼性であり、デバイスのオン抵抗はターンオン後にDC条件と比較して急激に上昇することが分かっていました。動的 $R_{DS(ON)}$ として知られているこの現象は、高電界強度下におけるデバイス内の電荷トラッピング効果によるものです。この問題に対処するために、エピタキシャル構造設計や慎重に最適化されたプロセス技術など、様々な手法が採用されてきました。

PIの1250V GaNカスコードスイッチの信頼性は、125°Cで複数のユニットを並列に評価する能力を持つJEDEC DHTOL ガイドラインJEP180に準拠したカスタムテストベッドで評価されました。ガイドラインで説明されているスイッチングの軌跡に基づいて、11000Vのハードスイッチングでターンオン・オフするという、起こりうる最も切迫した動作条件が選ばれました。GaN デバイスの場合、特に興味深いのは、高電圧スイッチング時の動的 $R_{DS(ON)}$ です。不適切に設計された GaN HEMT デバイスは、電子のトラッピングが余計に発生することが原因で、高電圧スイッチング遷移時に $R_{DS(ON)}$ の大幅な上昇が見られる傾向にあります。これはコンバータの効率に有害な影響があり、さらにはハードの故障という結果を引き起こす可能性があります。

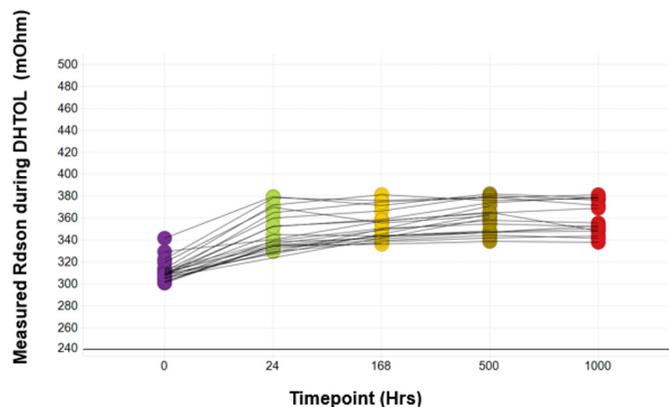


図 7.1000 時間にわたる最低限のシフト (20% 以下) の DHTOL で観察される安定した $R_{DS(ON)}$

1250V GaNカスコードの $R_{DS(ON)}$ は、1000V/125°Cでの1000時間にわたるDHTOLストレスにおいて、初期の時点から安定した性能を示し(図7)、観測初期からのシフトは20%未満に抑えられています。これは、同様のハードスイッチング条件下で試験された最先端の650V GaN HEMTと同等の性能です。この結果は、GaN HEMTが重要なハードスイッチング能力を含む性能において、妥協することなく1200Vを超えて拡張することができ、高い信頼性が求められるあらゆる潜在用途に適合する堅牢さを持つことを示します。

NVIDIA 800 VDC AI データセンター アーキテクチャにおける使用事例

A. HVDC AI データセンター アーキテクチャの背景

IAI データセンターでは、従来の 54 V DC アーキテクチャが高電圧 DC (HVDC) 配電に置き換わっていくことがますます明確になってきました。Google、Meta、及び Microsoft が推進する Open Compute Project (OCP) から届いた主要な提案は、800 VDC 電力システムを定義するものです。この新しいアーキテクチャは、より効率的な電力変換とより高い電力密度を実現しつつも、従来のラック当たり約100kWからラック当たり1MWへと電力供給の規模を転換させます。

また、NVIDIA は、次世代 AI データセンター向けの 800 VDC アーキテクチャを提案しています。800 VDC 直接入力を採用することにより、コンピューター ラックは、従来の統合型 AC-DC PSU ステージに依存することなく、より効率的に電力を受け取ることができます。その代わりに、ラックは 2 導体 800 VDC フィードを受け入れて、ラックは2相の800VDC給電を採用し、ラック内の高電圧絶縁DC-DCコンバータを使用してxPUサブシステムへ電力供給します。このアプローチにより、ラックレベルの AC-DC 変換ブロックが取り除かれ、コンピューティングリソースを追加するための空間が解放され、熱管理が改善されます。従来の AC-DC アーキテクチャと比較して、800 VDC 直接入力によりラックの設計は簡素化されますが、同時にパフォーマンスは向上します。

デバイス レベルでは、1250 V 及び 1700 V の PowiGaN 技術は、この転換における重要な役割を果たします。簡素化されたトポロジ、高速なスイッチング速度、および堅牢な電圧対応能力の組み合わせは、最先端の 800 VDC AI データセンター アーキテクチャにおける高効率、高密度 HVDC 変換に最適です。このセクションでは、1) 積み上げ 650 V E モード GaN、及び 2) 1200 V SiC MOS と比較した、1250 V / 1700 V PowiGaN の価値提案について説明します。

B. 1250 V PowiGaN と 650 V E モード GaN

図 8 に、650 V E モード GaN と 1250 V PowiGaN の、800 VDC 入力及び 12.5 V 出力固定比率 LLC トポロジの比較を示します。高速スイッチング GaN デバイスであるため、どちらのソリューションでも 500 kHz を超える高い周波数と 800 VDC 入力で作動できます。650 V E モード GaN の場合、800 VDC 入力に耐えるためには、積み上げた LLC コンバータが必要です。一次側では、このアーキテクチャは直列に接続された 2 つのハーフブリッジ (合計で 4 つの 650 V E モード GaN スイッチ) を使用します。二次側では、各ハーフブリッジが合計出力電力の半分をサポートするように、出力が並列接続されています。ただし、この積み上げトポロジにより、いくつかの課題が発生します。

- 入力電圧の不均衡: 正常動作時の入力電圧の不均衡は、慎重に管理する必要があります。ハーフブリッジ間で不均衡が発生した場合、GaN デバイス間のストレス電圧が想定されている約 400 V を超える可能性があります。この高電圧ストレス下では、HEMT の 2次元 チャンネル内の電流トラッピング効果が原因で、動的 $R_{DS(ON)}$ の劣化がより顕著になります。これらの制限により、650 V E モード GaN を積み上げた構成で 800 VDC 入力システム向けに使用した場合の信頼性と効率上のリスクが浮き彫りになります。
- 複雑な駆動設計: 積み上げトポロジにより、特にゲートドライバ回路において、設計の複雑さをさらに増大させます。各ハーフブリッジには専用のハイサイドドライバと絶縁バイアス回路が必要なため、さらにシステム コスト、スペース及び設計の費用がかさみます。
- 低効率及び高コスト: 同じ $R_{DS(ON)}$ GaN デバイスを使用すると、積み上げトポロジでは、1250 V PowiGaN シングルハーフブリッジトポロジと比較して、導通損失が高くなります。これは、1250 V PowiGaN 設計で $R_{DS(ON)}$ が 2 倍高いデバイスを使用しても、全体的な効率や損失の概要は変わらないことを意味します。

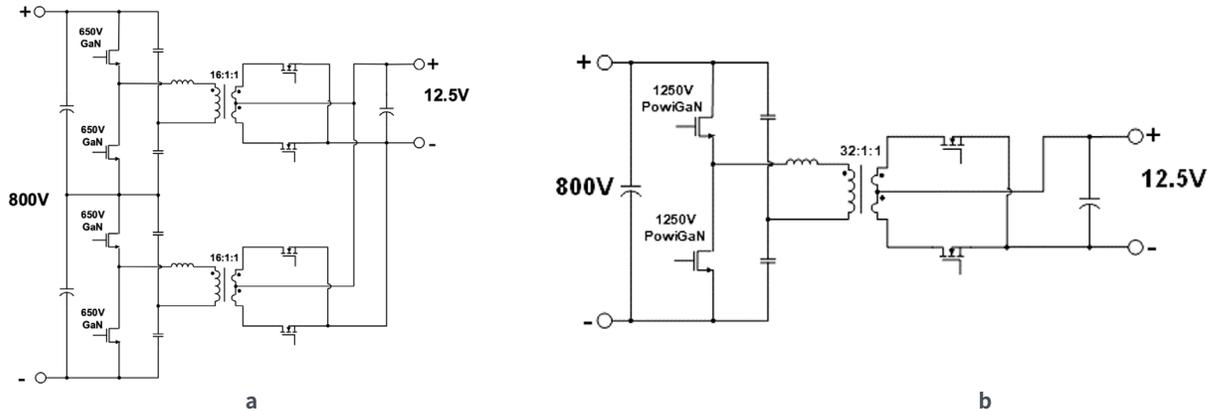


図 8. (a) 650 V E モード GaN ベース積み上げハーフブリッジ LLC。(b) 1250 V PowiGaN ベース シングルハーフブリッジ LLC

テーブル 2 に、ハーフブリッジ LLC 用途における 650 V E モード GaN と 1250 V PowiGaN の違いの概要を示し、高密度 800 VDC 電源アーキテクチャ向けの 1250 V PowiGaN を使用したシングルハーフブリッジアプローチについて説明します。

	650 V E モード GaN を搭載した積み上げハーフブリッジ LLC	1250 V PowiGaN を搭載したシングルハーフブリッジ LLC
入力コンデンサの不均衡	有り	いいえ
ゲートドライバ	4 個のドライバと 3 個の絶縁ドライバ	2 個のドライバと 1 個の絶縁ドライバ
ドライバ向け絶縁バイアス回路	3 個	1 個
同じ GaN $R_{DS(ON)}$ での導通損失	2 倍高い損失	-
同じ効率と損失で要求される GaN $R_{DS(ON)}$	-	2 倍高い $R_{DS(ON)}$

テーブル 2. 650 V E モード GaN と 1250 V PowiGaN のハーフブリッジ LLC の比較

C. 1MHz LLC の動作に対する 1250 V PowiGaN と 1200 V SiC MOSFET

高い電力密度を達成するには、LLC コンバータを高周波で動作させることがきわめて重要で、最大動作周波数はいくつかの主要パラメータによって決まります。図 9 に、デッドタイム遷移時の LLC 等価回路と波形を示します。ターンオンで ZVS を達成するには、このピーク励磁電流 I_{lm_pk} を使用して、各デッドタイム中にトランジスタの寄生出力容量を完全に放電/充電する必要があります。ただし、励磁電流は、デッドタイム中に一次側に追加の回路損失を生じます。そのため、励磁電流 I_{lm_pk} を最小限に抑えることは、LLC コンバータの周波数と効率の改善の目標です。

より高い周波数を実現するために、パワースイッチの $C_{o(tr)}$ (時間に関連した実効的な出力容量)、または、 $C_{o(tr)} \cdot V_{dc}$ の積で与えられる Q_{oss} (出力電荷) と呼ばれる値を小さくする必要があります。ハーフブリッジ LLC が ZVS を実現するための条件となる最小デッドタイム $t_{deadmin}$ は、等式 (1) で得られます。

$$(1) \quad t_{deadmin} = 8 \cdot C_{o(tr)} \cdot L_m \cdot f_s$$

ここで、 L_m は、メイントランスの磁気インダクタンスで、 f_s はスイッチング周波数です。

等式 (1) から、ドレインからソース電圧へのパッシブな遷移に必要な出力容量として表されるデバイスパラメータである $C_{o(tr)}$ は高効率で高密度の LLC コンバータの主要パラメータとなります。ここで与えられている L_m 及び t_{dead} は、実効的な $C_{o(tr)}$ の値が低いほど、電力密度をより高くするために、ZVS 条件でより高いスイッチング周波数 f_s を使用することができます。

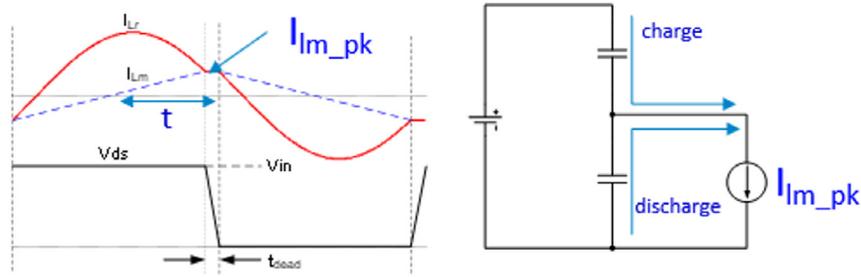


図9.デッドタイム遷移時のハーフブリッジLLC等価回路における一次側電流と電圧の波形

スイッチング周波数に影響するその他の主要なデバイスパラメータは、総ゲート電荷 Q_g 及びターンオフ遅延時間 $T_{d(off)}$ です。まとめると、 Q_{oss} 、 Q_g 、及び $T_{d(off)}$ の値が低いほど、効率及び電力密度のために設計された LLC コンバータのパフォーマンスは向上するということです。テーブル 3 に、1250 V PowiGaN と 1200 V SiC MOS の比較を示します。同等の $R_{DS(ON)}$ を持つ 1200 V SiC MOS と比較して 1250 V PowiGaN はより高い周波数の LLC を実現できるという結論は明確です。

	SiC MOS	PowiGaN	PowiGaN 価値提案
電圧定格 (V)	1200	1250	より高い BV
$R_{DS(ON)}$ m Ω 25 °C	60	60	同じ $R_{DS(ON)}$
Q_{oss} @ 800 V; nC	180	140	高周波数
LLC iQ_g ; nC	106	45	低い駆動損失
$T_{d(off)}$; ns	48	15	低いターンオフ損失

テーブル 3.1200 V SiC MOS と 1250 V PowiGaN のパラメータの比較

1250 V、60 m Ω PowiGaN デバイスの最大スイッチング周波数を検証するため、図 10 に、クラス最高レベルの 1200 V、60 m Ω SiC MOS と比較した、800 VDC 入力、1 MHz ハーフブリッジ LC 共振波形を示します。その結果は、1250 V PowiGaN 技術が、1 MHz での 100ns 以下の遷移デッドタイムでの ZVS 動作を実現したことを示しています。それとは対照的に、1200 V SiC MOS はハードスイッチングによる転換をともなって 1 MHz での ZVS の実現することができず、明白なリングングと高い温度を示しています。図 11 に、同じ $R_{goff}=2 \Omega$ に対するターンオフ時の、拡大した V_{GS} 波形及び V_{DS} 波形を示します。SiC MOS は、明らかに長い V_{GS} の減衰時間(PowiGaN よりも約 3 倍長い減衰時間)を示しており、実質的に実用的な動作周波数は 500kHz 以下に制限されます。

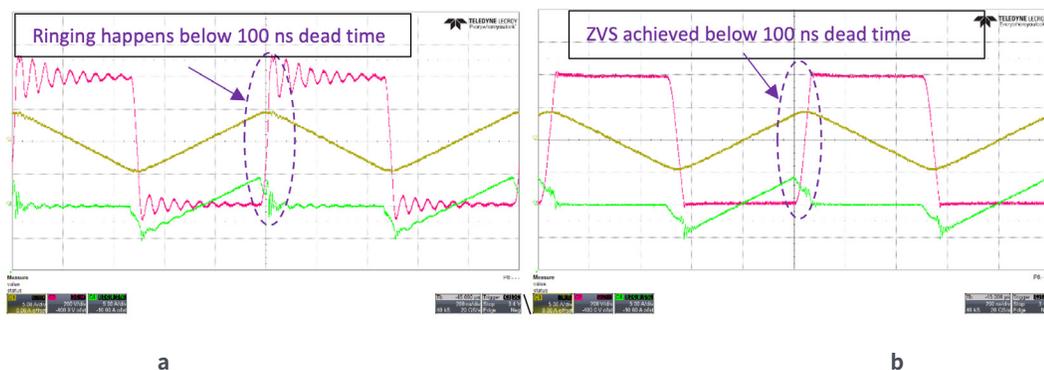


図 10.(a) 1200 V 60 m Ω SiC MOS 1 MHz 共振波形。(b) 1250 V 60 m Ω PowiGaN 1 MHz 共振波形 (200ns / div)

(緑: ローサイド 電流 5 A/div。赤: ハーフブリッジスイッチングノード V_{DS} 電圧 200 V/div。黄: 励磁電流 5 A / div)

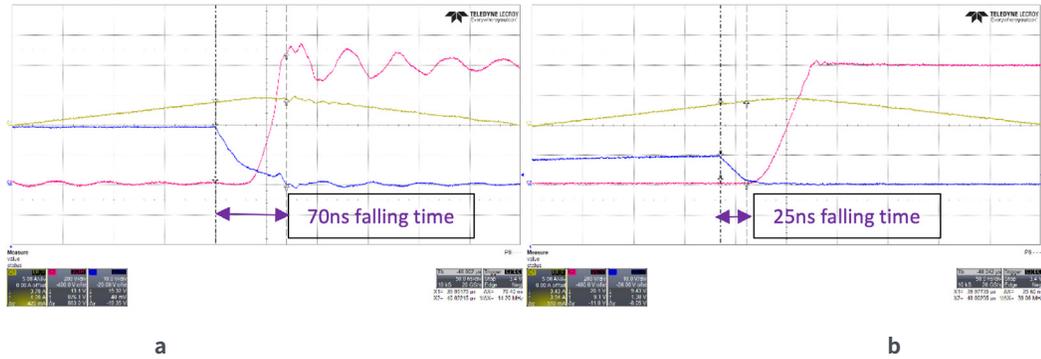


図 11. ターンオフ時の拡大した V_{GS} 波形と V_{DS} 波形。(a) 1200 V 60 mΩ SiC MOS 1 MHz 共振 波形。
(b) 1250 V 60 mΩ PowiGaN 1 MHz 共振 波形 (50ns/div)

(青: ゲートからソースへの V_{GS} 電圧 10 V/div。赤: ハーフブリッジ スイッチング ノード V_{DS} 電圧 200 V / div。黄: 励磁電流 5A / div)

D. HVDC AI データ センター向けの 1700 V PowiGaN

2024 年に、Power Integrations は、業界初の 1700 V PowiGaN ベース製品—IMX2353F (25°C で 520 mΩ)—を発表しました。これは 1000 VDC 公称入力電圧に容易に対応する一方で、HVDC AI データ センター用途の補助電源要件に完璧にマッチします。図 12 に示されているように、IMX2353F は InnoMux™2-EP のファミリーに属しています。このファミリーは、保護機能と検出機構を備え、安全規格に適合したフィードバック メカニズム (FluxLink™) を有する一次側コントローラ、二次側コントローラの両方を、1700 V PowiGaN を搭載した 1 つの IC に内蔵しています。各出力を個別に制御して保護することにより、複数の後段の変換回路を不要としています。

IMX2353F は、1 ~ 3 つの制御出力電圧を持つ柔軟性を実現し、一次側パワースイッチでゼロボルトスイッチング (ZVS) を特徴とする DCM SR-ZVS モードでのみ動作します。この機能は、入力範囲が 800 VDC ~ 1000 VDC の高電圧用途にとって、ターンオン時の寄生コンデンサ放電損失と全体的な温度を低減するための大きなメリットです。

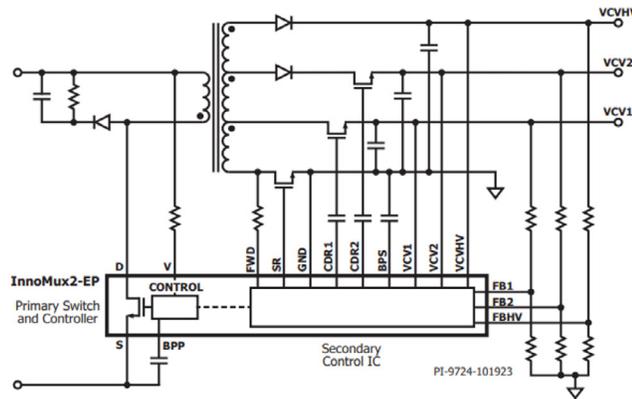


図 12. IMX2353F の標準的な用途

図 13 に、波形及び温度と、IMX2353F と 1000 V 入力を使用した 60 W のデザイン例を示します。1700 V PowiGaN 及び独自の SR-ZVS 制御により、1000 V 入力及びフル パワーでの温度上昇は、わずか 22.3°C です。これは、HVDC AI データ センター向けに、小型で低温の補助電源を実現するのに役立ちます。このデバイスは、800VDC PSUにおけるトレンドとなっている、12Vのシステム出力も求められる48Vファンの実装に最適です。



図 13.IMX2535F 及び 1000 V 入力を使用した 60 W のデザイン例

結論

Power Integrations 独自の PowiGaN 技術により、1200 V を超える電圧定格を備えた信頼性の高い GaN HEMT を実現することができます。これらの業界初の 1250 V GaN スイッチにより設計者は、NVIDIA 800 VDC AI データセンターアーキテクチャ向けの、高密度、高効率の電源を構築できるようになります。1200 V SiC を使用したソリューションや 650 V GaN を使用した積み上げトポロジと比較して、パフォーマンスも大幅に改善します。

現在のデータセンターにおいてラック当たりの電力需要が増加しつつあることから、今後のHVDCシステムは800 VDC を超える電圧へと移行する傾向にあります。このシフトにより、信頼性の高い 1700 V PowiGaN デバイスに、メイン電源としての新しい可能性が開かれます。オン状態での抵抗が低いため、より高い効率と電力密度を実現できるのです。未来はかつてない早さで訪れつつあります。

関連文献リスト

K. Varadarajan et al. “Reliability Qualification of 1250 V Lateral GaN HEMTs for High Reliability Industrial Applications,” IEEE International Reliability Physics Symposium proceeding, 3A2.1-3A2.6 (2025)

K. Varadarajan et al. “Reaching Beyond 1200 V: Lateral GaN HEMTs for High-Reliability EV and Industrial Applications” PCIM Europe proceeding, 1593-1598 (2024)

K. Murukesan et al. “State of the Art 1.7kV Lateral GaN HEMTs, an Alternative to SiC”, IEEE Applied Power Electronics Conference proceeding, 180-184 (2025)

For more
information,



© 2025 Power Integrations | Power Integrations, the Power Integrations logo, power.com, PowiGaN, InnoMux and FluxLink are trademarks or registered trademarks of Power Integrations, Inc. in the U.S. and/or other countries. NVIDIA, Google, Microsoft and Meta are trademarks of their respective owners.