

タイトル	InnoSwitch™-CH INN2023K を使用した 10 W CV/CC USB チャージャーのデザイン例レポート
仕様	入力 85 VAC ~ 264 VAC 5 V、2 A 出力 (USB ケーブル先端)
アプリケーション	携帯電話/USB チャージャー
作成者	アプリケーション技術部門
ドキュメント番号	RDR-420
日付	2014 年 11 月 11 日
改訂	1.0

概要と機能

- InnoSwitch-CH – 業界初 絶縁型安全規格取得、フィードバック内蔵の AC/DC コンバータ用 IC
- 一次側制御の簡易性を備えながら二次側制御のあらゆるメリットを提供
 - $\pm 3\%$ CV、 $\pm 5\%$ CC レギュレーション
 - トランス バラつきによる特性への影響がない
 - 負荷のタイミングに影響しない過渡応答
 - 小型かつ低コストの出力コンデンサ
 - 10 mW 未満の無負荷時入力電力
 - ケーブル電圧降下補正
- 高効率に対応した内蔵同期整流

特許情報

ここで提示した製品及びアプリケーション (製品の外付け周辺回路及びトランス構造も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されています。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

目次

1	はじめに	4
2	電源仕様	5
3	回路図	6
4	回路の説明	7
4.1	入力部の EMI フィルタ	7
4.1	InnoSwitch-CH IC 一次側	7
4.2	InnoSwitch-CH IC 二次側	8
5	PCB レイアウト	9
6	部品表	11
7	トランスの仕様	12
7.1	回路図	12
7.2	電気仕様	12
7.3	材料	12
7.4	トランスの構造図	13
7.5	トランスの巻線指示	13
7.6	トランス製造図	14
8	トランスの設計計算シート	18
9	性能データ	21
9.1	アクティブ モード効率 (USB ソケット) 対入力	21
9.2	アクティブ モード効率 (USB ソケット) 対負荷	22
9.2.1	Q1、SR FET と並列のショットキー ダイオードがない場合の効率	22
9.2.2	Q1、SR FET と並列のショットキー ダイオード SS16 がある場合の効率	24
9.3	無負荷時入力電力	25
9.4	平均エネルギー効率 (USB ソケット)	26
9.4.1	効率基準	26
9.4.2	115 VAC 入力での平均エネルギー効率	26
9.4.3	230 VAC 入力での平均エネルギー効率	27
9.5	ケーブル端で測定された CV/CC レギュレーション	28
10	オープン状態のケースの熱特性	29
11	波形	31
11.1	負荷過渡応答 (ケーブル端)	31
11.2	負荷過渡応答 (USB ソケット)	32
11.3	スイッチング波形	33
11.3.1	InnoSwitch-CH の波形	33
11.3.2	SR FET の波形	33
11.4	出力リップルの測定	34
11.4.1	リップルの測定方法	34
11.4.2	測定結果	35
12	伝導 EMI	36



12.1	2 A 抵抗負荷、フローティング出力 (PK/AV).....	36
12.2	2 A 抵抗負荷、疑似ハンド接地 (PK/AV)	38
12.3	モニター セットアップ可能なスマートフォン (HDMI) (QP/AV).....	40
13	放射 EMI.....	42
14	音鳴り.....	44
15	照明サージ及び ESD 試験.....	49
15.1	ディファレンシャル モード試験.....	49
15.2	コモン モード試験	49
15.3	ESD 試験.....	49
16	改訂履歴.....	50

重要なお知らせ:

この電源は絶縁に関する安全要件を満たすよう設計されていますが、評価プロトタイプは認証機関の承認を得られていません。従って、すべての試験は、プロトタイプ電源に絶縁トランスを使用して、AC 入力を供給する必要があります。



1 はじめに

このドキュメントは、InnoSwitch-CH ファミリーの IC デバイスを使用した 2 A、5.0 V USB 充電器に関する技術レポートです。この設計により、優れた特性を発揮しながら高い集積レベルによる高電力密度と効率が実現します。

このドキュメントには、電源仕様書、回路図、部品表、トランス資料、基板レイアウト、及び性能データが記載されています。

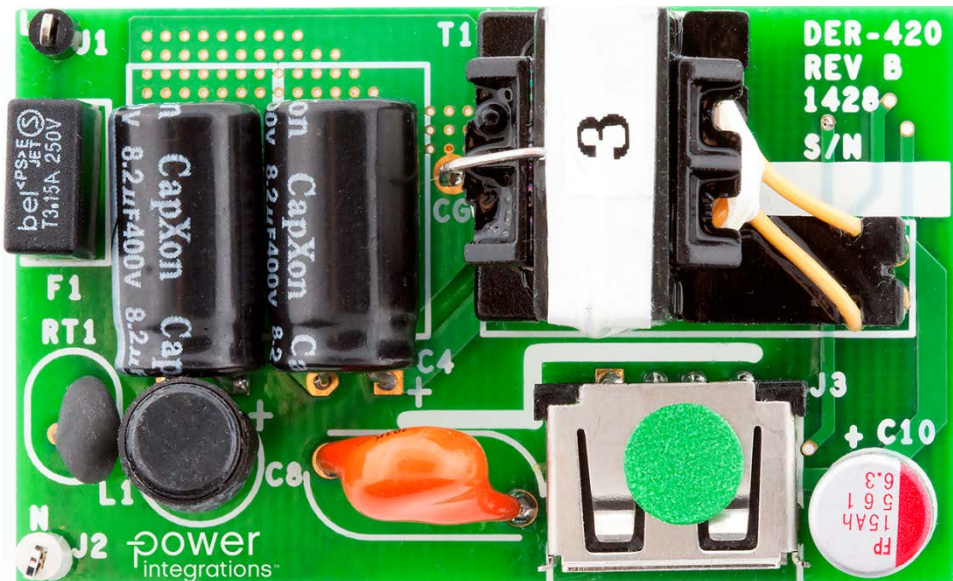


Figure 1 – Populated Circuit Board Photograph, Top.

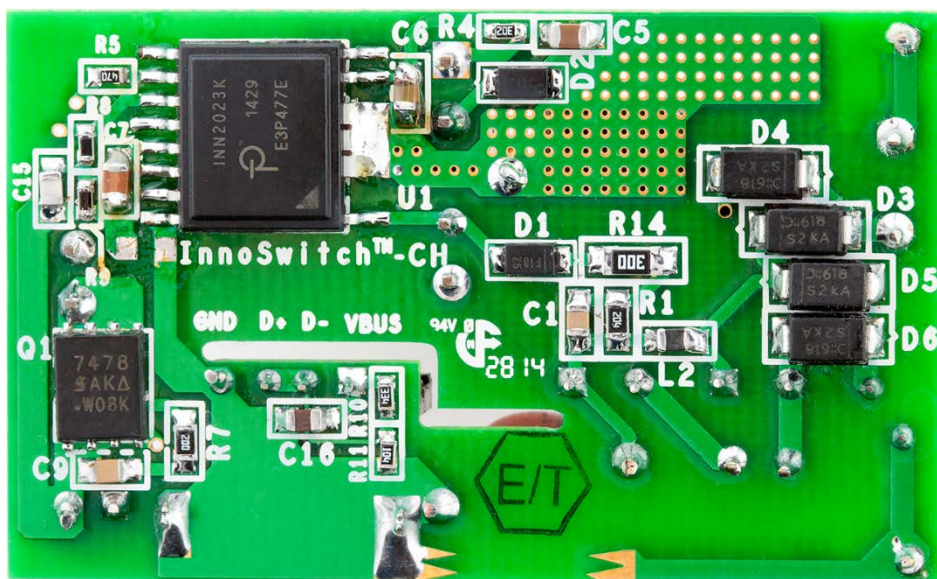


Figure 2 – Populated Circuit Board Photograph, Bottom.

2 電源仕様

次のテーブルは、設計の仕様概要です。実際の性能は、「性能データ」のセクションを参照してください。

概要	記号	最小	標準	最大	単位	コメント
入力 電圧	V_{IN}	85		265	VAC	2 ワイヤ - P.E. 無し 230 VAC
周波数	f_{LINE}	50	50/60	64	Hz	
無負荷時入力電力				10	mW	
出力 出力電圧	V_{OUT}	4.75	5.0	5.25	V	0.35 V ケーブル抵抗による降下 ケーブル端の 0 A - 2 A - 0 A 負荷変動 出力ケーブル端 出力ケーブル端 2 A 出力電流 ケーブル端
過渡応答時の出力電圧	$V_{OUT(T)}$	4.2		5.5	V	
出力リップル電圧	V_{RIPPLE}			150	mV	
出力ケーブル補正	V_{CBL}	250	300	350	mV	
出力電流 CC ポイント	I_{OUT}	2		2.5	A	
オートリスタート電圧	V_{AR}	2		3.5	V	
ターンオン立ち上がり時間	t_R			20	ms	
定格出力電力	P_{OUT}		10		W	
効率						USB ソケットで測定 0.38 V ケーブル抵抗による降下含む
平均	$\eta_{AVE[BRD]}$	84			%	
25%、50%、75%、100%	$\eta_{AVE[CBL]}$	80			%	
10%	$\eta_{10\%}$	79			%	
環境 出力ケーブル インピーダンス	R_{CBL}		190		m Ω	抵抗負荷、6 dB のマージン 6 dB のマージン 適合する設計 3 cm で測定 リング ウェーブ、コモン モード: 12 Ω 接触時 空中放電時 性能低下なし
伝導 EMI		CISPR22B / EN55022B 疑似 ハンドによる負荷フローティング または接地 携帯電話及びテレビに接続 (MHL 接続 が有効)				
安全規格		IEC950/UL1950 クラス II				
音鳴り				25	dB	
入力サージ コモン モード (L1/L2-PE)				6	kV	
ESD		± 16.5 ± 8			kV kV	
周囲温度	T_{AMB}	0		40	$^{\circ}\text{C}$	

3 回路图

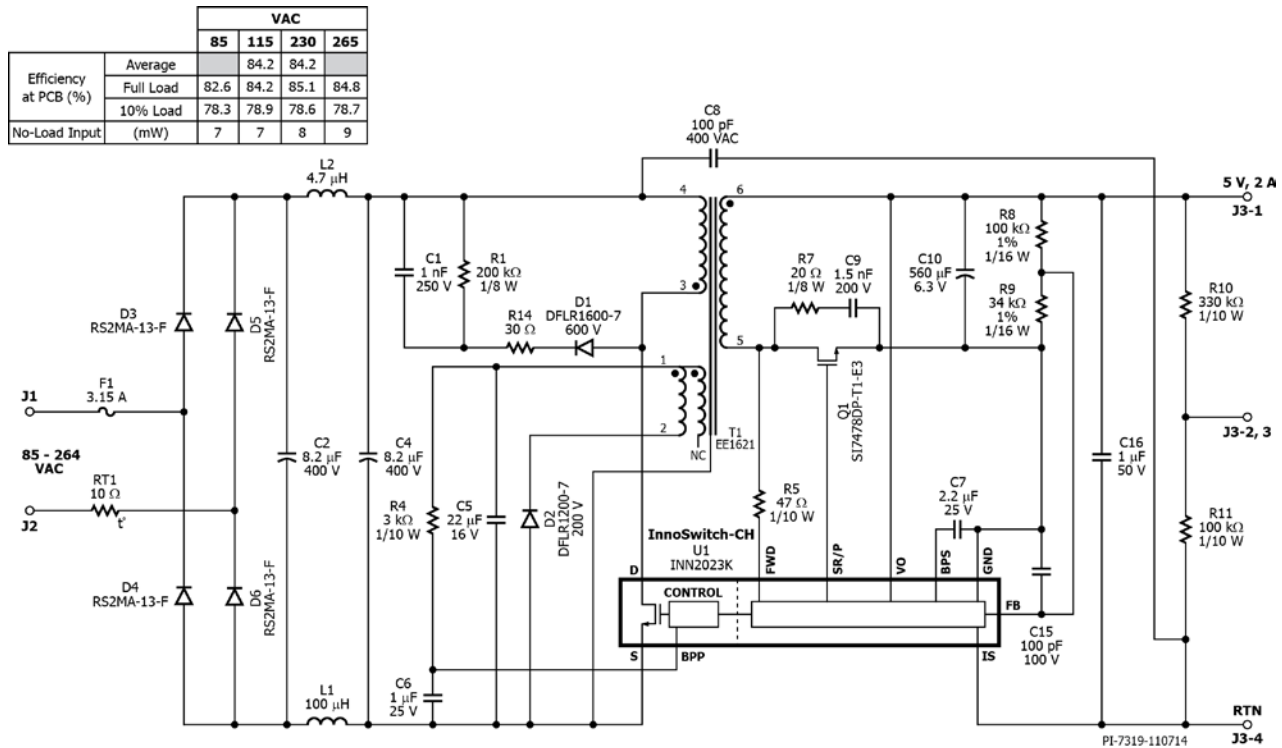


Figure 3 – Schematic.



4 回路の説明

4.1 入力部の EMI フィルタ

ヒューズ F1 は一次側の部品を大きな故障から保護します。

バルク ストレージ コンデンサ C2 及び C4 のインピーダンスが低く、サージ電流は大きくなる。その一方、整流ダイオード (D1-D4) のサージ電流定格が低く、突入電流制限用サーミスタ (RT1) が必要となります。

D1-D4 では、特に PCB からケースまでの高さなどスペースが限られているため、物理的に小さなダイオードが選択されました。

コンデンサ C2 及び C4 では整流された AC 入力のフィルタリングが可能であり、L1 及び L2 と合わせて π (pi) フィルタが形成され、ディファレンシャル モード EMI が低減します。小型 Y コンデンサ (C8) でも、コモン モード EMI が低減します。

4.1 InnoSwitch-CH IC 一次側

一次側トランスの一端は整流 DC バスに接続され、もう一端は InnoSwitch-CH IC (U1) 内蔵 650 V パワー MOSFET に接続されます。

D1、R1、R14、C1 で形成される低コストの RCD クランプにより、トランス及び出力配線インダクタンスの影響によるピークドレイン電圧が制限されます。

IC がセルフスタートである場合は、AC の最初の印加時に内部の高電圧カレント ソースにより BPP ピン コンデンサ (C6) を充電します。通常動作時には一次側ブロックの電源がトランスの補助巻線から供給されます。この出力はフライバック巻線として構成され、整流及びフィルタされ (D2 及び C5)、カレント リミット抵抗 R4 を通じて BPP ピンに供給されます。

出力レギュレーションはオン/オフ制御によって行われ、有効なスイッチング サイクル数は出力負荷に基づいて調整されます。高負荷時にはほとんどのスイッチング サイクルが有効になり、軽負荷時または無負荷時にはほとんどのサイクルが無効になり、スキップされます。一度サイクルが有効になると、そのスイッチング期間中一次電流がデバイスのカレント リミットに上昇するまで、パワー MOSFET はオンのままになります。4 種類の動作モード (カレントリミット) があり、それによりトランスの磁束密度と音鳴りが低くなる軽負荷レベルまで、一次電流のスイッチング パターンの周波数成分を可聴領域外に維持します。

4.2 InnoSwitch-CH IC 二次側

二次側の InnoSwitch-CH は出力電圧を供給し、出力電流センスと MOSFET へのドライブにより同期整流が得られます。

トランスの二次巻線は、Q1 によって整流され、C10 によって平滑化されます。Q1 とラジエーション EMI に高電圧を発生させるスイッチング時の高周波リングは、スナバ部品 R7 と C9 によって低減します。

電力消費を削減するために、Q1 による同期整流 (SR) が可能です。Q1 のゲートは、R5 と IC の FWD ピンによって検出された巻線電圧に基づいてオンになります。連続動作モード時には、一次側からの新しいスイッチング サイクルを二次側から指定する直前にパワー MOSFET がオフになります。不連続モードでは、MOSFET の電圧降下がスレッシュホールドを下回ると MOSFET がオフになります。一次側の MOSFET を二次側で制御することで、同期整流 MOSFET と同時にオンになることが防止されます。MOSFET ドライブ信号は SR/P ピンで出力されます。

IC の二次側は、二次側の巻線順方向電圧または出力電圧によって自己給電されます。CV 動作時には、出力電圧によってデバイスに電力が供給され、VO ピンにフィードされます。

CC 動作時に出力電圧が低下すると、デバイスは二次巻線から直接自己給電します。一次側の MOSFET のオン時間に二次巻線に生ずる順方向の電圧は、R5 を経由したデカップリングコンデンサ C7 と内部レギュレータの充電に使用されます。検出された出力電圧が 3 V を下回ると、ユニットはオートリスタート モードになります。

出力電流は 35 mV のスレッシュホールドで IS と GND ピン間で内部的に検出され、損失が最小限に抑えられます。内部の電流センス スレッシュホールドを超えると、デバイスによって有効なスイッチング サイクル数が調整され、一定の出力電流が維持されます。

CC スレッシュホールドを下回ると、デバイスは定電圧モードで動作します。出力電圧は、抵抗分割回路 R8 及び R9 によって、レギュレーション出力電圧時に基準電圧 1.265 V の FB ピンで検出されます。



5 PCB レイアウト

PCB 銅箔の厚さは、特に指定がない場合 2 oz (2.8 mil/70 μm) です。

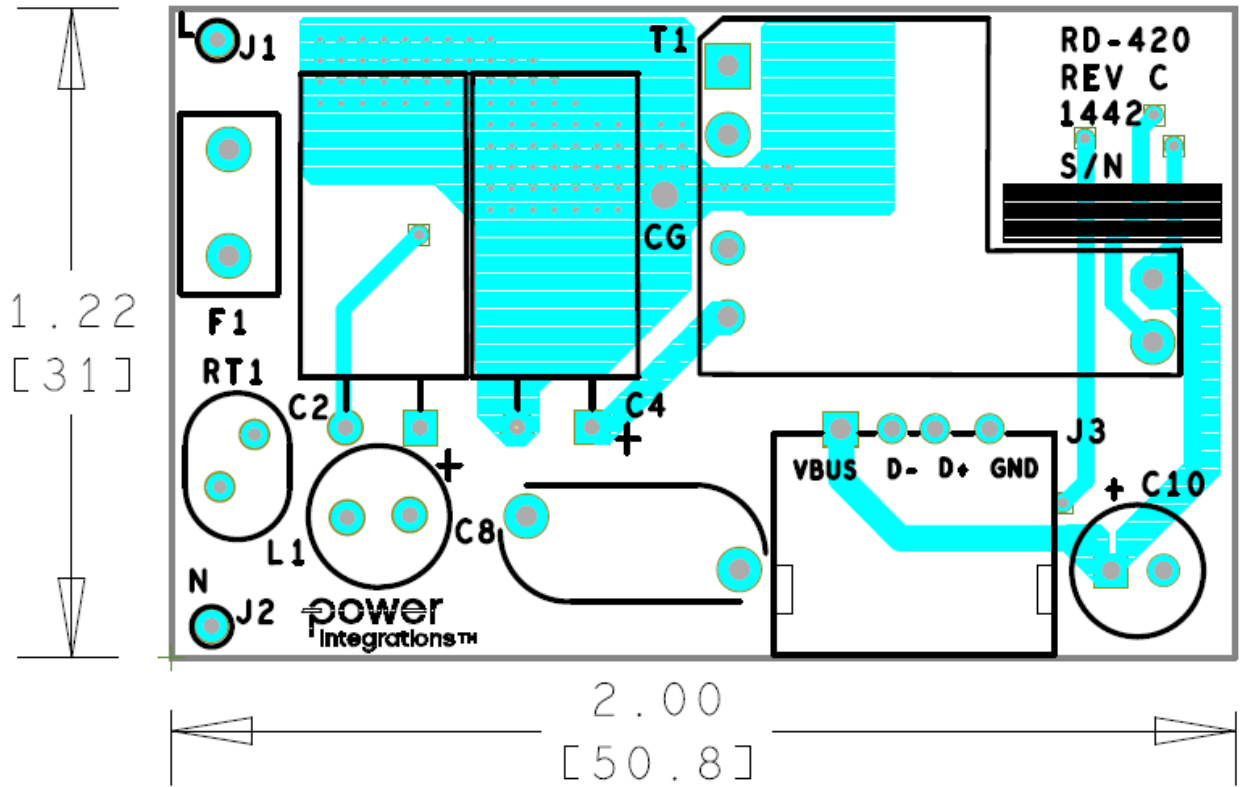


Figure 4 – Printed Circuit Layout, Top.

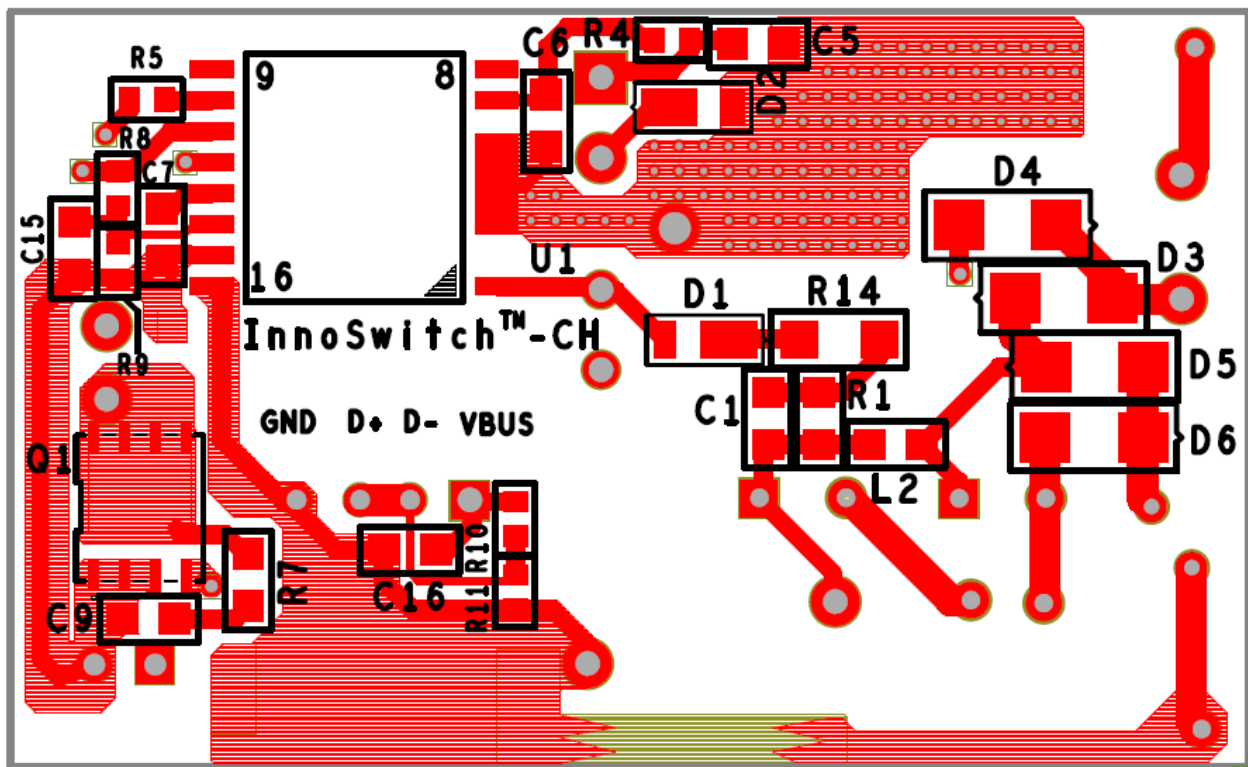


Figure 5 – Printed Circuit Layout, Bottom.

6 部品表

Item	Qty	Ref Des	Description	Mfg Part Number	Mfg
1	1	C1	1 nF, 250 V, Ceramic, X7R, 0805	GRM21AR72E102KW01D	Murata
2	2	C2 C4	8.2 μ F, 400 V, Electrolytic, (8 x 14) 8.2 μ F, 400 V, Electrolytic, (8 x 14), Alternate part	400AX8.2M8X16	Capxon Rubycon
3	1	C5	22 μ F, 16 V, Ceramic, X5R, 0805	C2012X5R1C226K	TDK
4	1	C6	1 μ F, 25 V, Ceramic, X5R, 0805	C2012X5R1E105K	TDK
5	1	C7	2.2 μ F, 25 V, Ceramic, X7R, 0805	C2012X7R1E225M	TDK
6	1	C8	100 pF, Ceramic, Y1	440LT10-R	Vishay
7	1	C9	1.5 nF, 200 V, 10%, Ceramic, X7R, 0805	08052C152KAT2A	AVX
8	1	C10	560 μ F, 6.3 V, Al Organic Polymer, Gen. Purpose, 20%	RS80J561MDN1JT	Nichicon
9	1	C15	100 pF 100 V 10 % X7R 0805	08051C101JAT2A	AVX
10	1	C16	1 μ F, 50 V, Ceramic, X5R, 0805	08055D105KAT2A	AVX
11	1	D1	600 V, 1 A, Rectifier, Glass Passivated, POWERDI123	DFLR1600-7	Diodes, Inc.
12	1	D2	200 V, 1 A, Rectifier, Glass Passivated, POWERDI123	DFLR1200-7	Diodes, Inc.
13	4	D3 D4 D5 D6	800 V, 1.5 A, Gen Purpose, SMA 800 V, 1.5 A, Gen Purpose, SMA, Alternate part	S2KA-13-F RS2MA-13-F	Diodes, Inc. Diodes, Inc.
14	1	F1	3.15 A, 250 V, Slow, RST	507-1181	Belfuse
15	1	J1	Test Point, BLK, Miniature THRU-HOLE MOUNT	5001	Keystone
16	1	J2	Test Point, WHT, Miniature THRU-HOLE MOUNT	5002	Keystone
17	1	J3	Connector USB Female Type A	USB-AF-DIP-094-H	GOLDCONN
18	1	L1	100 μ H, 0.490 A, 20%	RL-5480-2-100	Renco
19	1	L2	4.7 μ H, 600 mA SMD INDUCTOR, MULTILAYER	MLZ2012N4R7LT000	TDK
20	1	Q1	60 V, 15 A, N-Channel, PowerPAK SO-8	SI7478DP-T1-E3	Vishay
21	1	R1	200 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ204V	Panasonic
22	1	R4	3 k Ω , 5%, 1/10 W, Thick Film, 0603	ERJ-3GEYJ302V	Panasonic
23	1	R5	47 Ω , 5%, 1/10 W, Thick Film, 0603	ERJ-3GEYJ470V	Panasonic
24	1	R7	20 Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ200V	Panasonic
25	1	R8	100 k Ω , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF1003V	Panasonic
26	1	R9	34 k Ω , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF3402V	Panasonic
27	1	R10	330 k Ω , 5%, 1/10 W, Thick Film, 0603	ERJ-3GEYJ334V	Panasonic
28	1	R11	100 k Ω , 5%, 1/10 W, Thick Film, 0603	ERJ-3GEYJ104V	Panasonic
29	1	R14	30 Ω , 5%, 1/4 W, Thick Film, 1206	ERJ-8GEYJ300V	Panasonic
30	1	RT1	NTC Thermistor, 10 Ohms, 0.7 A	MF72-010D5	Cantherm
31	1	T1	Custom (see transformer section for material set)	SNX-R1776	Santronics
32	1	U1	InnoSwitch-CH IC eSOP-R16B	INN2023K	Power Integrations

7 トランスの仕様

7.1 回路図

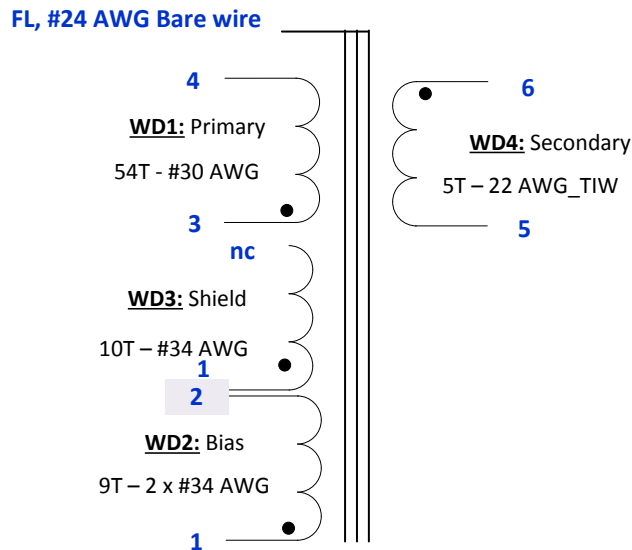


Figure 6 – Transformer Electrical Diagram.

7.2 電気仕様

Primary Inductance	Pins 3-4, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	546 μH ±5%
Resonant Frequency	Pins 3-4, all other windings open.	1500 kHz (min)
Primary Leakage Inductance	Pins 3-4, with pins 5-6 shorted, measured at 100 kHz, 0.4 V _{RMS} .	25 μH (max)

7.3 材料

Item	Description
[1]	Core: EE1621; PC-40 or equivalent.
[2]	Bobbin: EE1621-Vertical – 8 pins (4/4) Shen Zhen Xin Yu Jia Technology Ltd.
[3]	Magnet Wire: #30 AWG, double coated.
[4]	Magnet Wire: #34 AWG, double coated.
[5]	Magnet Wire: #22 AWG, Triple Insulated Wire.
[6]	Tape: 3M 1298 Polyester Film, 2 mil thick, 5.5 mm wide.
[7]	Epoxy: Devcon, 5 Minute Epoxy, No. 14210; or equivalent.
[8]	Bus wire: #24 AWG, Belden Electronics Div; or equivalent.
[9]	Varnish: Dolph BC-359.

7.4 トランスの構造図

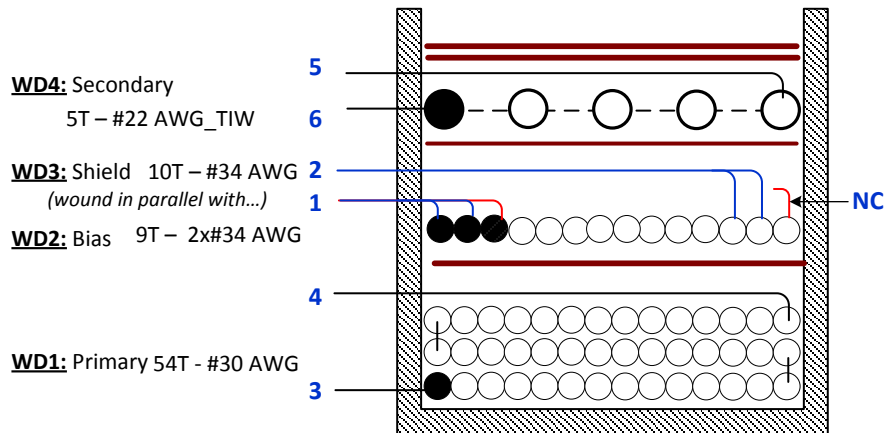
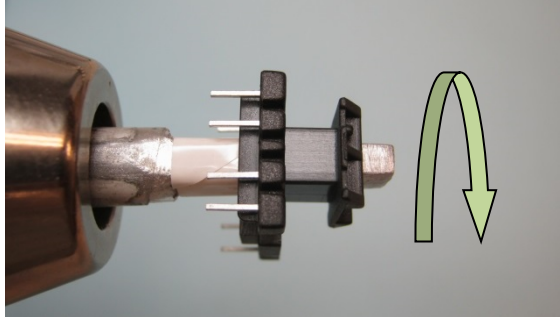
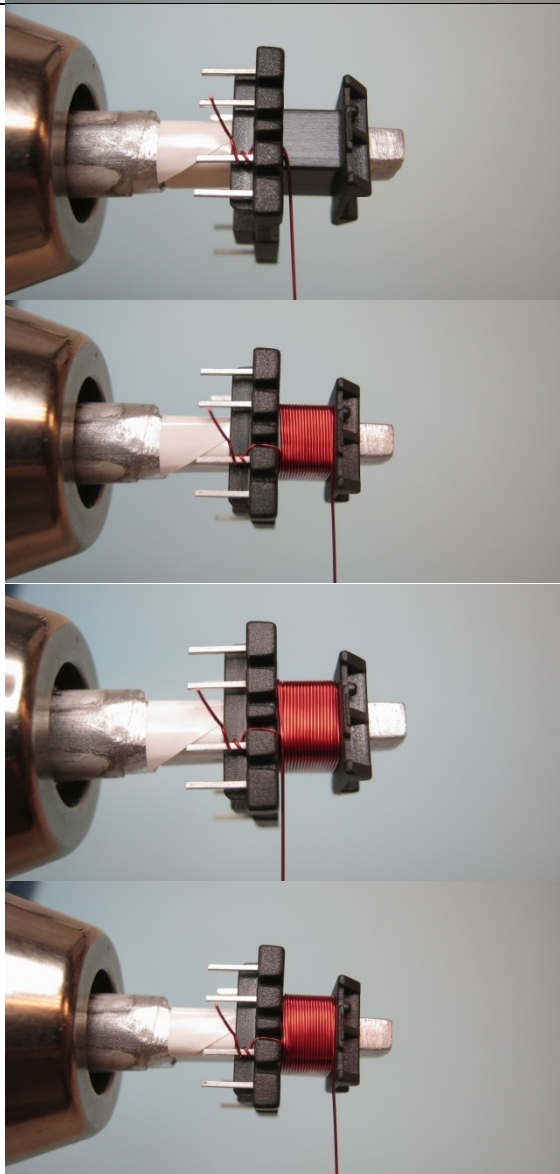


Figure 7 – Transformer Build Diagram.

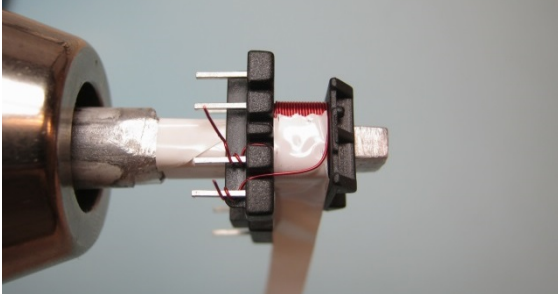
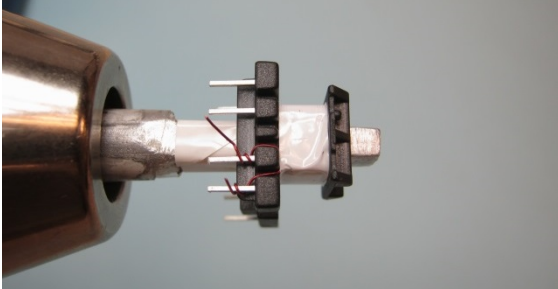
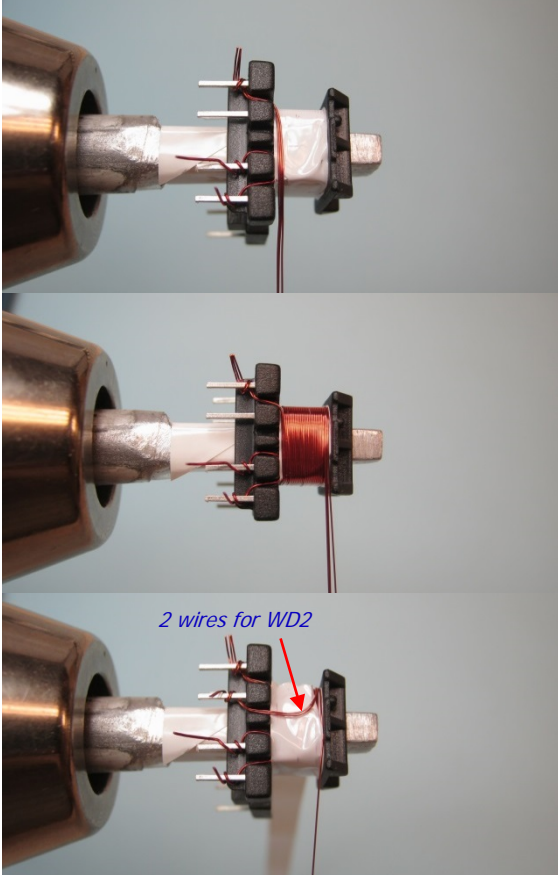
7.5 トランスの巻線指示

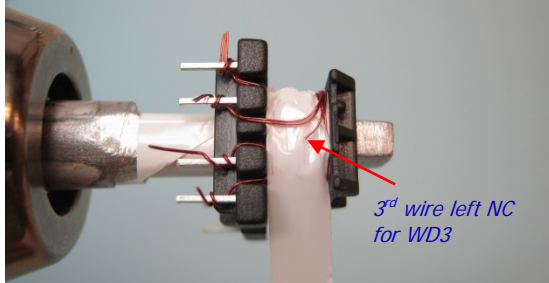
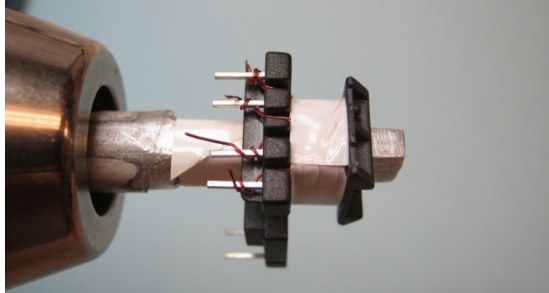
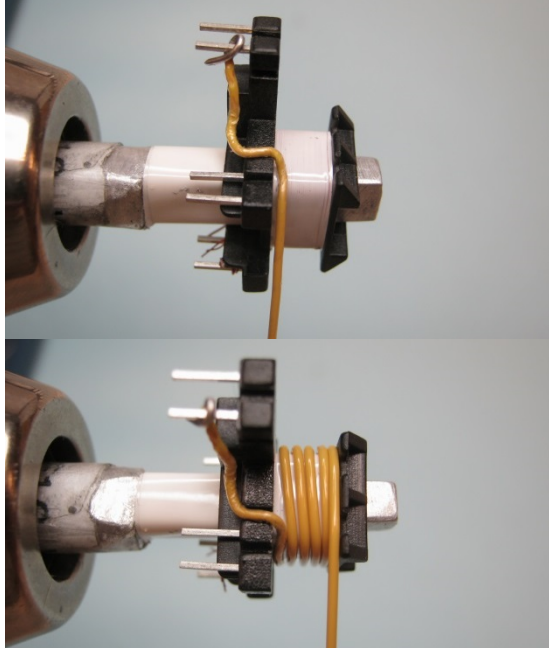
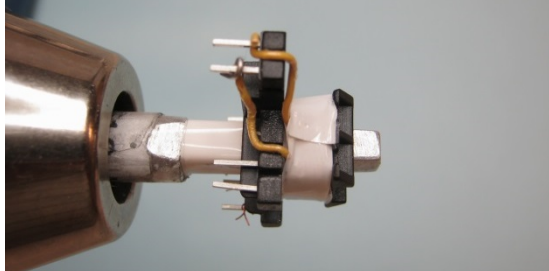
Winding Preparation	For the purpose of these instructions, bobbin is oriented on winder such that pin side is on the left side. Winding direction is clockwise direction.
WD1 Primary	Start at pin 3, wind 54 turns wire item [2] in 3 layers (18T/layer) with tight tension. At the last turn bring the wire back to the left and finish at pin 4.
Insulation	1 layer of tape [6] for insulation.
WD2 & WD3 Bias & Shield	Use 3 wires item [4], start at pin 1, and wind 9 turns from left to right. At the last turn, bring 2 wires to the left to terminate at pin 2 for WD2. Then continue winding on the 3 rd wire 1 more turn and left no-connect for WD3.
Insulation	1 layer of tape [6] for insulation.
WD4 Secondary	Start at pin 6, wind 5 turns wire item [5], spread wire evenly. At the last turn bring the wire back to the left and finish at pin 5.
Insulation	2 Layer of tape [6] to secure the windings.
Finish	Gap core halves for 546 μH inductance. Place epoxy item [7] onto both center legs of core halves, (see illustration below). Wrap core halves and bus wire item [8] with tape, (see illustration below). Varnish with item [9].

7.6 トランス製造図

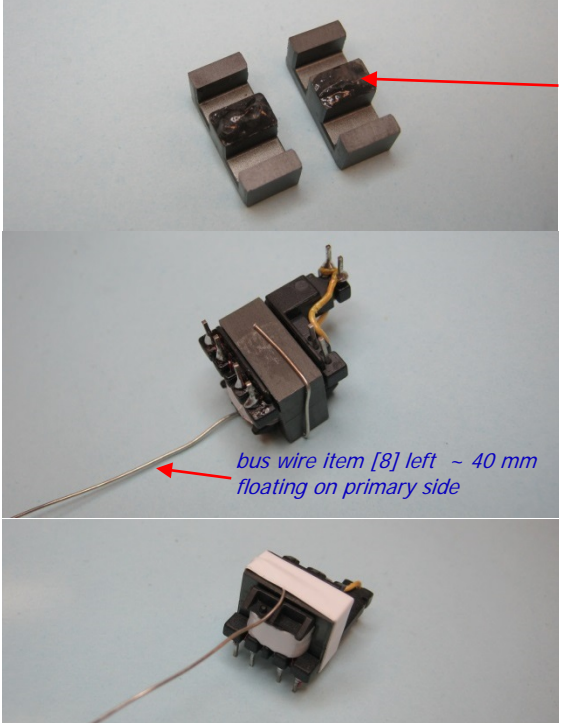
<p>Winding Preparation</p>		<p>For the purpose of these instructions, bobbin is oriented on winder such that pin side is on the left side. Winding direction is clockwise direction.</p>
<p>WD1 Primary</p>		<p>Start at pin 3, wind 54 turns wire item [2] in 3 layers (18T/layer) with tight tension. At the last turn bring the wire back to the left and finish at pin 4.</p>



		
<p>Insulation</p>		<p>1 layer of tape [6] for insulation.</p>
<p>WD2 & WD3 Bias & Shield</p>		<p>Use 3 wires item [4], start at pin 1, and wind 9 turns from left to right. At the last turn, bring 2 wires to the left to terminate at pin 2 for WD2. Then continue winding on the 3rd wire 1 more turn and left no-connect for WD3.</p>

	 <p><i>3rd wire left NC for WD3</i></p>	
<p>Insulation</p>		<p>1 layer of tape [6] for insulation.</p>
<p>WD4 Secondary</p>		<p>Start at pin 6, wind 5 turns wire item [5], spread wire evenly. At the last turn bring the wire back to the left and finish at pin 5.</p>
<p>Insulation</p>		<p>2 layer of tape [6] to secure the windings.</p>



<p>Finish</p>		<p>Gap core halves for 546 μH inductance. Place epoxy item [7] onto both center legs of core halves, (see illustration beside).</p> <p>Wrap core halves and bus wire item [8] with tape, (see illustration below). Varnish with item [9].</p>
----------------------	--	--

8 トランスの設計計算シート

ACDC_InnoSwitch-CH_101614; Rev.2.0; Copyright Power Integrations 2014	INPUT	INFO	OUTPUT	UNIT	ACDC_InnoSwitch_101614_Rev2-0; InnoSwitch-CH Continuous/Discontinuous Flyback Transformer Design Spreadsheet
ENTER APPLICATION VARIABLES					
VACMIN			85	V	Minimum AC Input Voltage
VACMAX			265	V	Maximum AC Input Voltage
fL			50	Hz	AC Mains Frequency
VO	5.00		5.00	V	Output Voltage (continuous power at the end of the cable)
IO	2.00		2.00	A	Power Supply Output Current (corresponding to peak power)
Power			10.6	W	Continuous Output Power, including cable drop compensation
n	0.82		0.82		Efficiency Estimate at output terminals. Use 0.8 if no better data available
Z			0.50		Z Factor. Ratio of secondary side losses to the total losses in the power supply. Use 0.5 if no better data available
tC			3.00	mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	16.40	Info	16.40	uFarad	!!! Input capacitor is too small. Recommended to increase CIN above 19.05 uF to ensure VMIN>70 V
ENTER InnoSwitch VARIABLES					
InnoSwitch-CH	INN20x3		INN20x3		User defined InnoSwitch
Cable drop compensation	6%		6%		Select Cable Drop Compensation option
Complete Part Number			INN2023K		Final part number including package
Chose Configuration	INC		Increased Current Limit		Enter "RED" for reduced current limit (sealed adapters), "STD" for standard current limit or "INC" for increased current limit (peak or higher power applications)
ILIMITMIN			0.682	A	Minimum Current Limit
ILIMITTYP			0.75	A	Typical Current Limit
ILIMITMAX			0.818	A	Maximum Current Limit
fSmin			93000	Hz	Minimum Device Switching Frequency
I ² fmin			47.25	A ² kHz	Worst case I ² F parameter across the temperature range
VOR	58		58	V	Reflected Output Voltage (VOR <= 100 V Recommended)
VDS			5.00	V	InnoSwitch on-state Drain to Source Voltage
KP			0.80		Ripple to Peak Current Ratio at Vmin, assuming ILIMITMIN, and I2FMIN (KP < 6)
KP_TRANSIENT			0.46		Worst case transient Ripple to Peak Current Ratio. Ensure KP_TRANSIENT > 0.25
ENTER BIAS WINDING VARIABLES					
VB			10.00	V	Bias Winding Voltage
VDB			0.70	V	Bias Winding Diode Forward Voltage Drop
NB			9.32	V	Bias Winding Number of Turns
PIVB			102.59	V	Bias winding peak reverse voltage at VACmax and assuming VB*1.2
ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES					
Core Type	Custom		Custom		Enter Transformer Core
Core	EE1621		EE1621		Enter core part number, if necessary



Bobbin			0		Enter bobbin part number, if necessary
AE	0.325		0.325	cm ²	Core Effective Cross Sectional Area
LE	3.93		3.93	cm	Core Effective Path Length
AL	2800		2800	nH/T ²	Ungapped Core Effective Inductance
BW	5.40		5.40	mm	Bobbin Physical Winding Width
M			0.00	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L	3		3		Number of Primary Layers
NS	5		5		Number of Secondary Turns
DC INPUT VOLTAGE PARAMETERS					
VMIN	62	Warning	62	V	!!! Minimum DC Input Voltage < 70 Volts. Increase VACMIN or increase CIN
VMAX			375	V	Maximum DC Input Voltage
CURRENT WAVEFORM SHAPE PARAMETERS					
DMAX			0.50		Duty Ratio at full load, minimum primary inductance and minimum input voltage
IAVG			0.21	A	Average Primary Current
IP			0.682	A	Peak Primary Current assuming ILIMITMIN
IR			0.546	A	Primary Ripple Current assuming ILIMITMIN, and LPMIN
IRMS			0.31	A	Primary RMS Current, assuming ILIMITMIN, and LPMIN
TRANSFORMER PRIMARY DESIGN PARAMETERS					
LP			546	uHenry	Typical Primary Inductance. +/- 5% to ensure a minimum primary inductance of 518 uH
LP_TOLERANCE	5.0		5.0	%	Primary inductance tolerance
NP			54		Primary Winding Number of Turns
ALG			187	nH/T ²	Gapped Core Effective Inductance
BM			2868	Gauss	Maximum Operating Flux Density, BM<3000 is recommended
BAC			1147	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur			2694		Relative Permeability of Ungapped Core
LG			0.20	mm	Gap Length (Lg > 0.1 mm)
BWE			16.2	mm	Effective Bobbin Width
OD			0.30	mm	Maximum Primary Wire Diameter including insulation
INS			0.05	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA			0.25	mm	Bare conductor diameter
AWG			31	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM			81	Cmils	Bare conductor effective area in circular mils
CMA			259	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
TRANSFORMER SECONDARY DESIGN PARAMETERS					
Lumped parameters					
ISP			7.37	A	Peak Secondary Current, assuming ILIMITMIN
ISRMS			3.33	A	Secondary RMS Current
IRIPPLE			2.67	A	Output Capacitor RMS Ripple Current
CMS			667	Cmils	Secondary Bare Conductor minimum circular mils
AWGS			21	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
VOLTAGE STRESS PARAMETERS					
VDRAIN			517	V	Maximum Drain Voltage Estimate
PIVS			54	V	Output Rectifier Maximum Peak Inverse Voltage, assuming the primary has a Voltage spike 40% above VMAX and VO*1.05
TRANSFORMER SECONDARY DESIGN PARAMETERS					
1st output					

VO1			5.30	V	Main Output Voltage directly after output rectifier
IO1			2.00	A	Output DC Current
PO1			10.60	W	Output Power
VD1			0.06	V	Output Synchronous Rectification FET Forward Voltage Drop
NS1			5.00	Turns	Output Winding Number of Turns
ISRMS1			3.33	A	Output Winding RMS Current
IRIPPLE1			2.67	A	Output Capacitor RMS Ripple Current
PIVS1			54	V	Output Rectifier Maximum Peak Inverse Voltage, assuming the primary has a Voltage spike 40% above VMAX and VO*1.05
Recommended MOSFET			QM6006		Recommended SR FET for this output
RDSON_HOT			0.027	Ohm	RDson at 100C
VRATED			60	V	Rated voltage of selected SR FET
CMS1			667	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1			21	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.73	mm	Minimum Bare Conductor Diameter
ODS1			1.08	mm	Maximum Outside Diameter for Triple Insulated Wire



9 性能データ

All measurements performed with external room ambient temperature and 60 Hz input for 115 VAC range and 50 Hz for 230 VAC input range.

9.1 アクティブ モード効率 (USB ソケット) 対入力

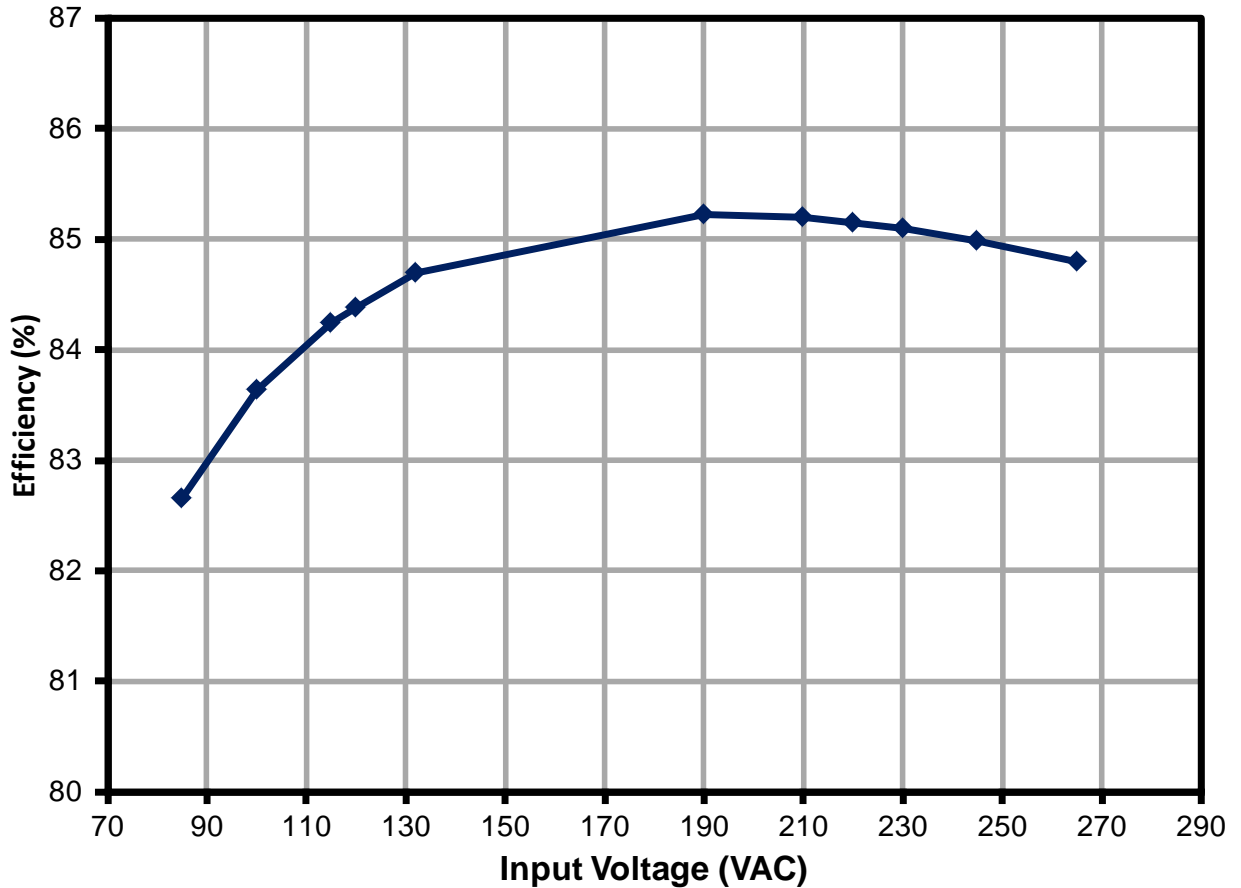


Figure 8 – Efficiency vs Line Voltage, Room Temperature

9.2 アクティブ モード効率 (USB ソケット) 対負荷

9.2.1 Q1、SR FET と並列のショットキー ダイオードがない場合の効率

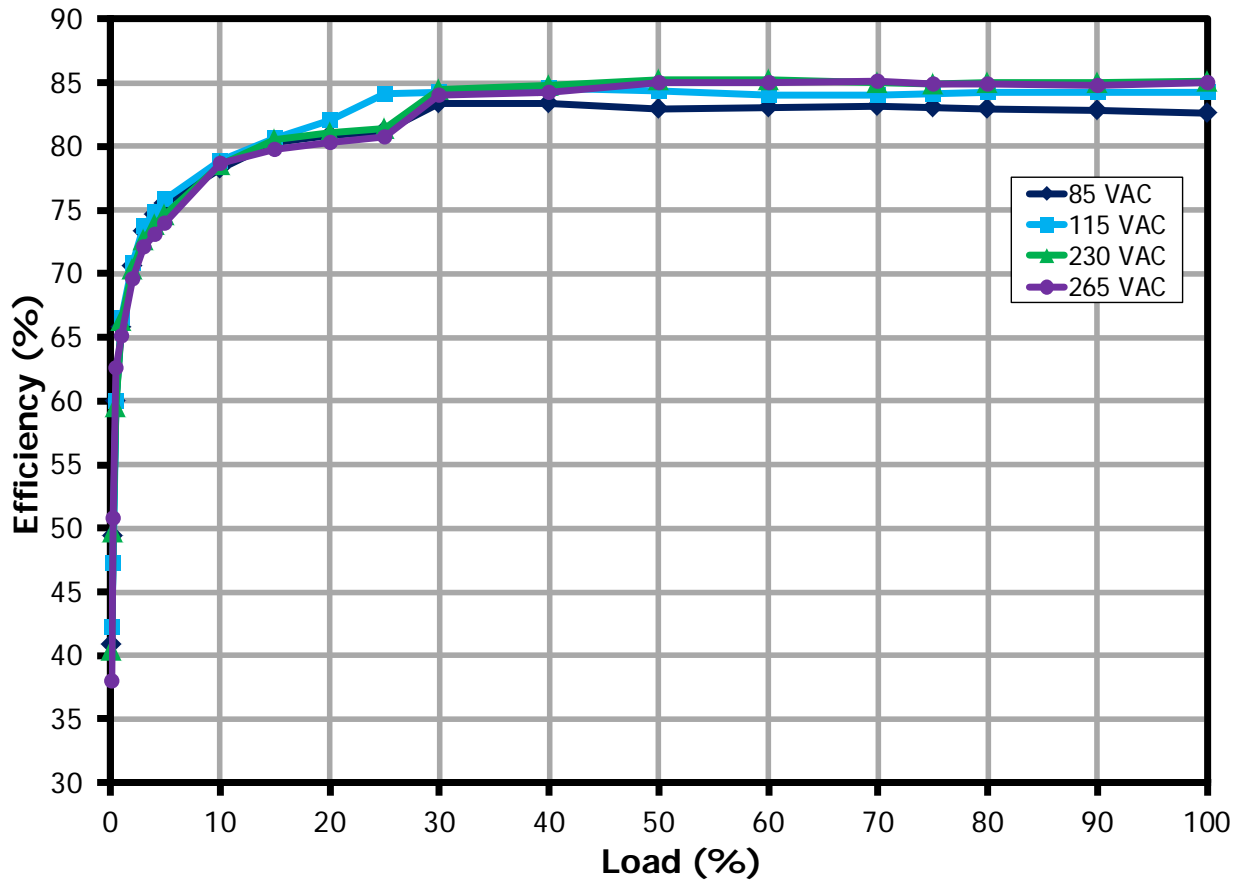


Figure 9 – Efficiency vs Load, Room Ambient

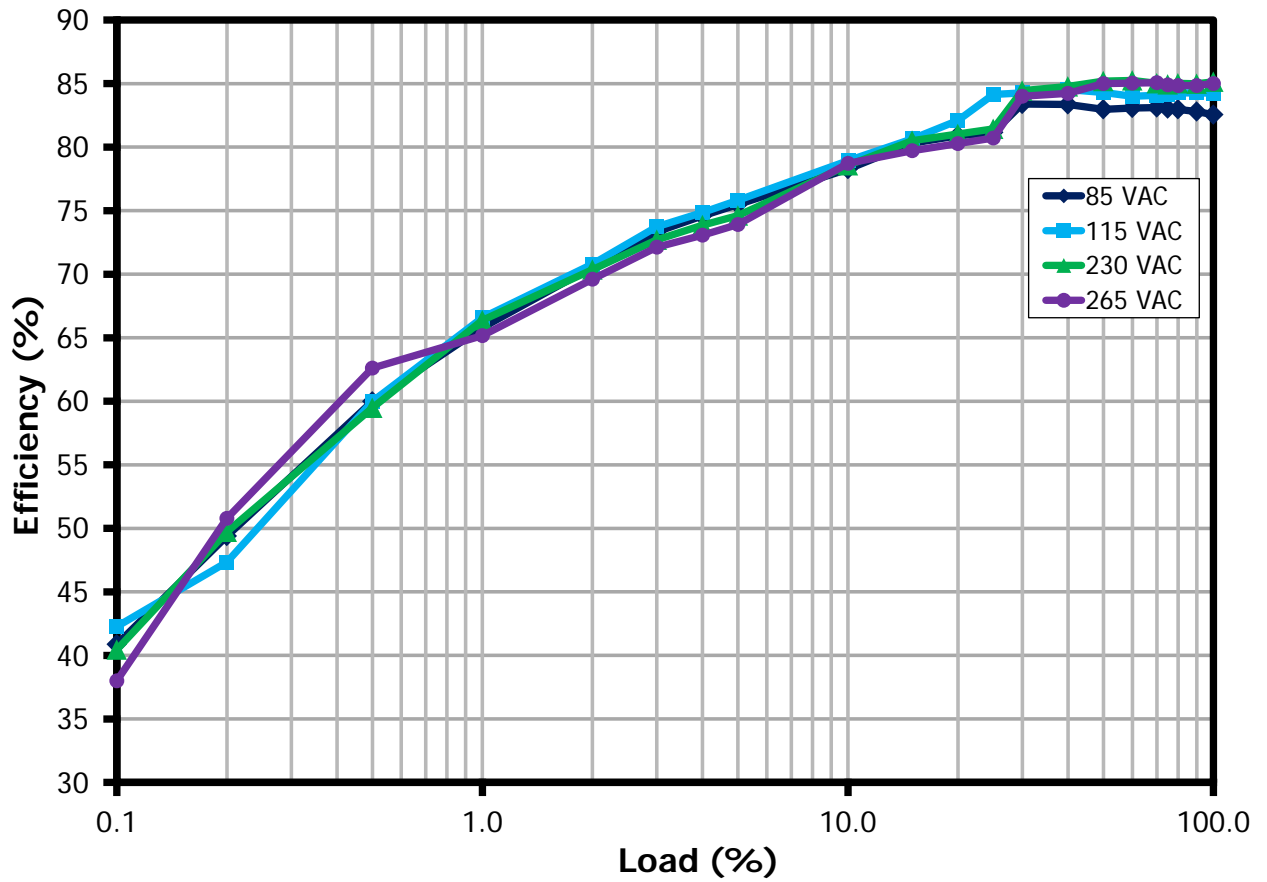


Figure 10 - Efficiency vs Load (log scale to demonstrate light load performance)



9.2.2 Q1、SR FET と並列のショットキー ダイオード SS16 がある場合の効率

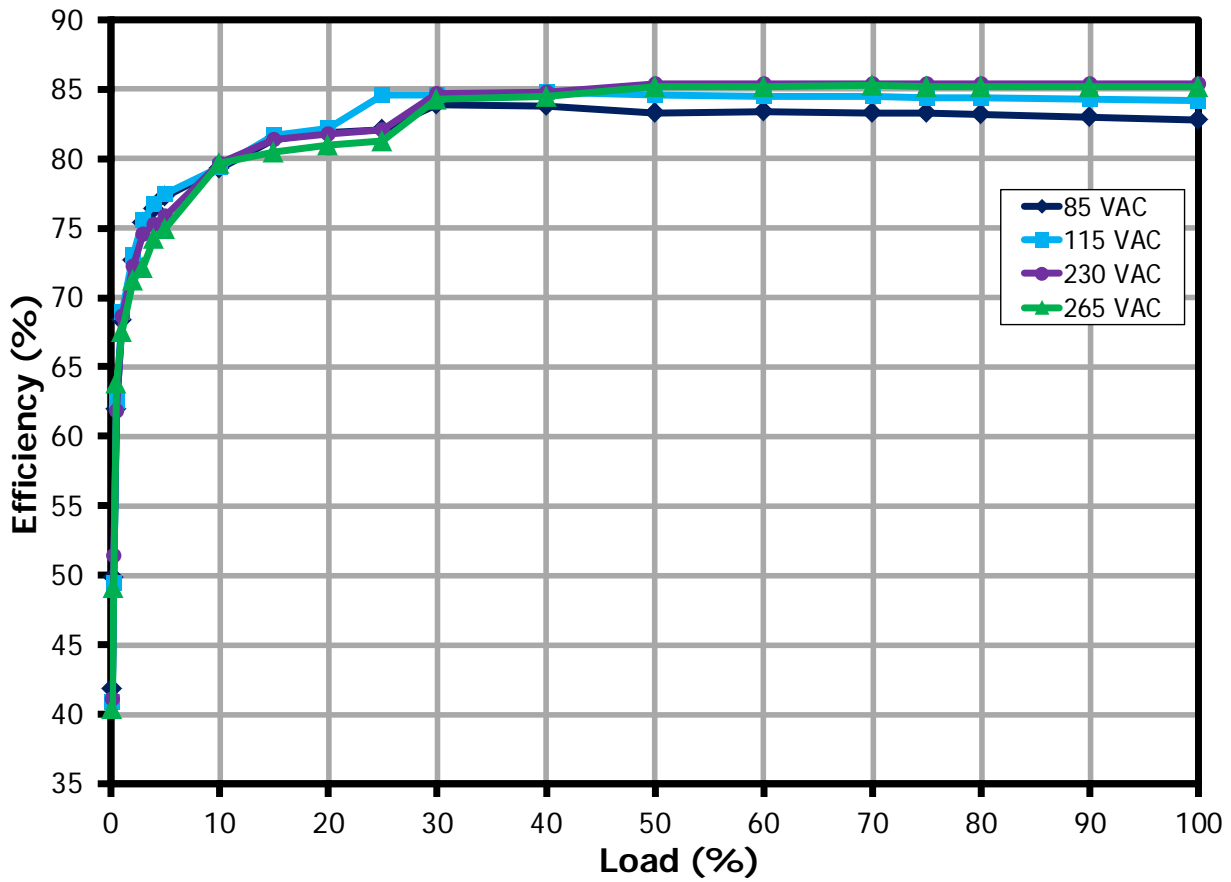


Figure 11 – Efficiency vs Load, Room Temperature, 60 Hz.

9.3 無負荷時入力電力

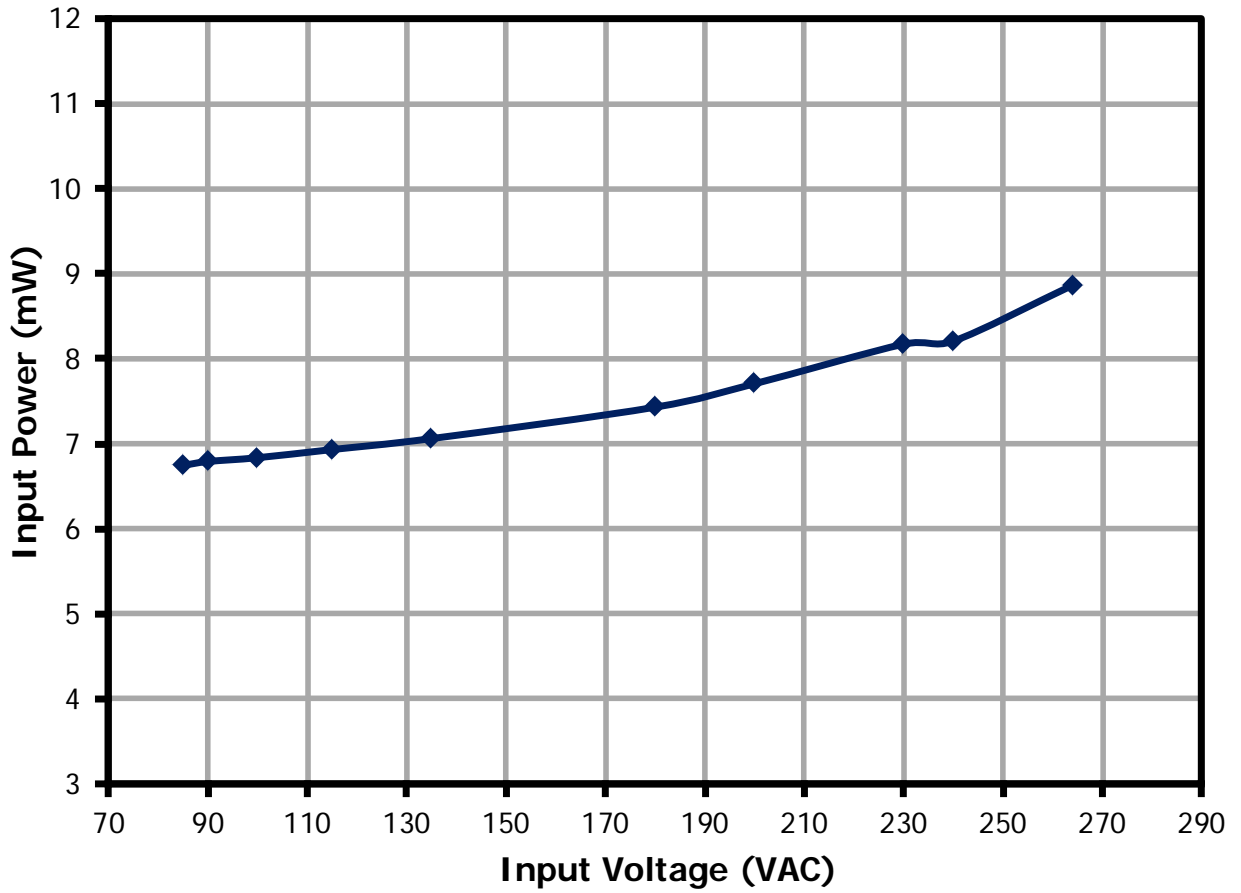


Figure 12 – No Load Input Power vs. Input Line Voltage, Room Temperature.



9.4 平均エネルギー効率 (USB ソケット)

9.4.1 効率基準

Test	Average	Average	Average	Average	10% Load	10% Load
Model	<6 V Voltage	<6 V Voltage	<6 V Voltage	<6 V Voltage	<6 V Voltage	<6 V Voltage
Effective	Now	2016	Now	2016	Now	2016
Power [W]	Energy Star 2	New IESA2007	CoC v5 Tier 1	CoC v5 Tier 2	CoC v5 Tier 1	CoC v5 Tier 2
10%	74.2%	78.7%	76.0%	79.0%	66.6%	69.7%

9.4.2 115 VAC 入力での平均エネルギー効率

9.4.2.1 Q1、SR FET と並列のショットキー ダイオードなし

Load (%)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	%ATHD	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)	Average Efficiency (%)
100	114.98	0.19	12.473	0.566	131	5.2575	1.999	10.509	84.26	
75	114.98	0.15	9.255	0.542	144.4	5.1950	1.499	7.789	84.16	
50	114.99	0.10	6.078	0.505	163.5	5.1300	0.999	5.124	84.30	
25	114.99	0.06	3.001	0.449	194.8	5.0550	0.500	2.525	84.14	84.21
10	114.99	0.03	1.266	0.392	231.7	5.0100	0.199	0.999	78.94	

9.4.2.2 Q1、SR FET と並列のショットキー ダイオード SS16 あり

Load (%)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	%ATHD	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)	Average Efficiency (%)
100	114.98	0.19	12.492	0.572	129.4	5.2588	1.999	10.511	84.15	
75	114.99	0.15	9.230	0.544	143.5	5.1963	1.499	7.791	84.41	
50	114.99	0.10	6.060	0.508	162.6	5.1325	0.999	5.125	84.58	
25	114.99	0.06	2.987	0.452	193.4	5.0563	0.500	2.526	84.55	84.42
10	114.99	0.03	1.259	0.392	231.1	5.0113	0.199	0.999	79.36	



9.4.3 230 VAC 入力での平均エネルギー効率

9.4.3.1 Q1、SR FET と並列のショットキー ダイオードなし

Load (%)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	%ATHD	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)	Average Efficiency (%)
100	230.04	0.12	12.364	0.450	195.1	5.2663	1.999	10.527	85.14	
75	230.04	0.09	9.179	0.426	209.4	5.2000	1.499	7.797	84.94	
50	230.04	0.07	6.021	0.397	228.4	5.1363	0.999	5.130	85.20	
25	230.04	0.04	3.097	0.358	258.7	5.0488	0.500	2.522	81.43	84.18
10	230.04	0.02	1.273	0.312	300.9	5.0150	0.199	1.000	78.56	

9.4.3.2 Q1、SR FET と並列のショットキー ダイオード SS16 あり

Load (%)	V _{IN} (V _{RMS})	I _{IN} (A _{RMS})	P _{IN} (W)	PF	%ATHD	V _{OUT} (V _{DC})	I _{OUT} (A _{DC})	P _{OUT} (W)	Efficiency (%)	Average Efficiency (%)
100	230.04	0.12	12.329	0.449	195.6	5.2663	1.999	10.527	85.38	
75	230.04	0.09	9.133	0.425	210	5.2000	1.499	7.796	85.36	
50	230.04	0.07	6.007	0.397	229.2	5.1363	0.999	5.129	85.39	
25	230.04	0.04	3.073	0.357	259.5	5.0488	0.500	2.522	82.06	84.55
10	230.04	0.02	1.255	0.312	301.7	5.0150	0.199	1.000	79.68	

9.5 ケーブル端で測定された CV/CC レギュレーション

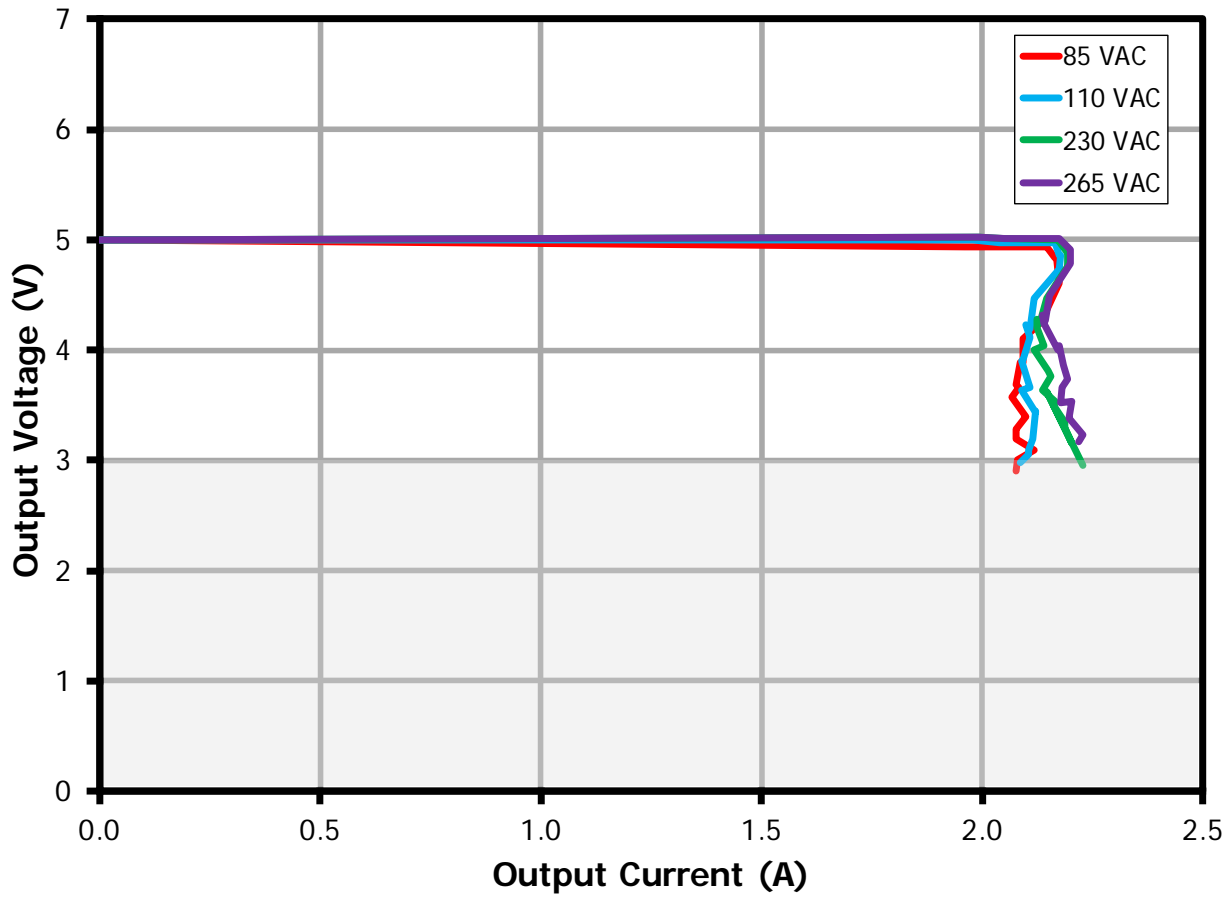


Figure 13 – Output Voltage vs, Output current, Room Temperature.

10 オープン状態のケースの熱特性

Room ambient.

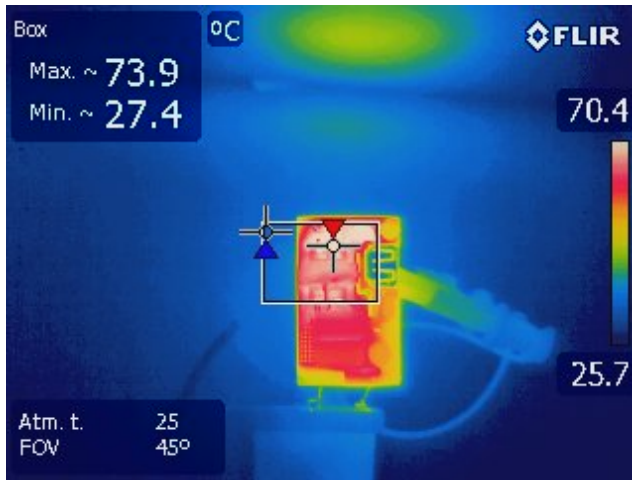


Figure 14 – Transformer Side.
85 VAC, 2 A Load.
Ambient = 26.3 °C.

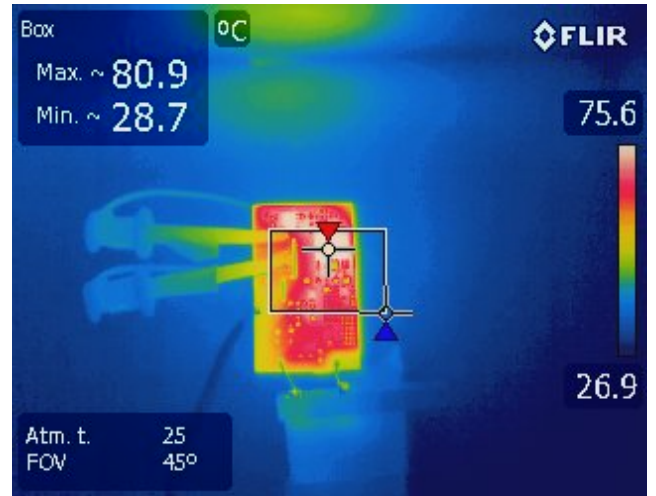


Figure 15 – InnoSwitch-CH Side.
85 VAC, 2 A Load.
Ambient = 27 °C.

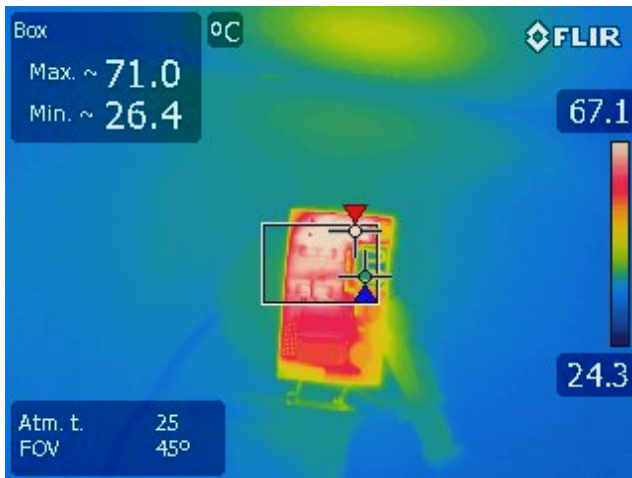


Figure 16 – Transformer Side.
110 VAC, 2 A Load.
Ambient = 26.2 °C.

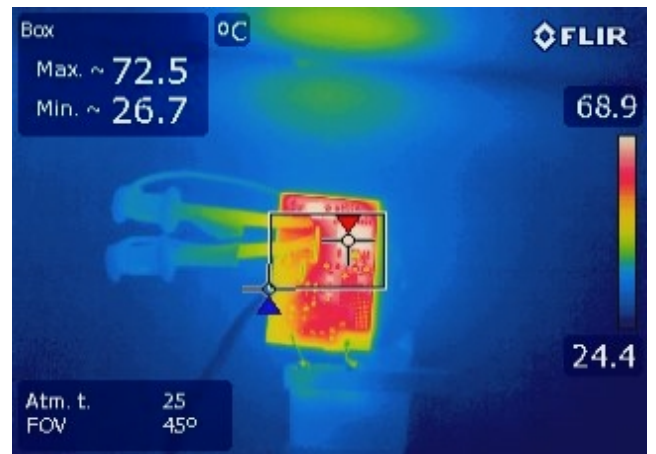


Figure 17 – InnoSwitch-CH Side.
110 VAC, 2 A Load.
Ambient = 25 °C.

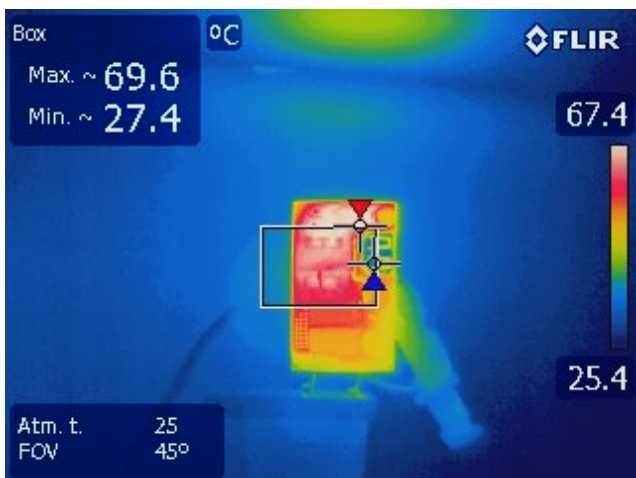


Figure 18 – Transformer Side.
230 VAC, 2 A Load.
Ambient = 26.5 °C.

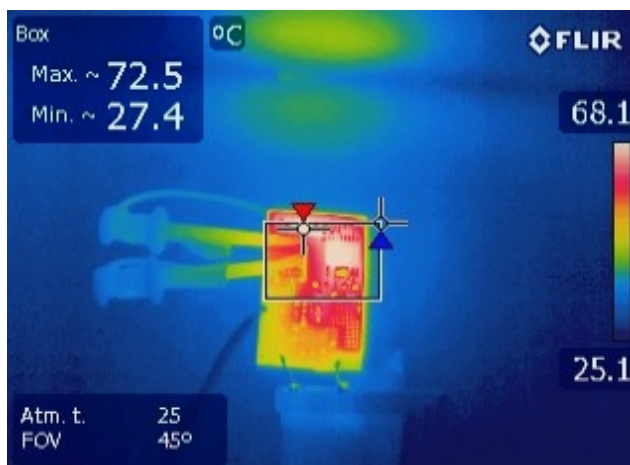


Figure 19 – InnoSwitch-CH Side.
230 VAC, 2 A Load.
Ambient = 25.4 °C.

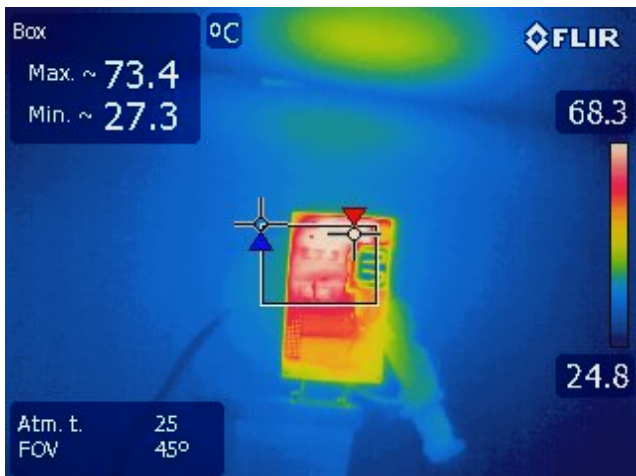


Figure 20 – Transformer Side.
265 VAC, 2 A Load.
Ambient = 26.5 °C.

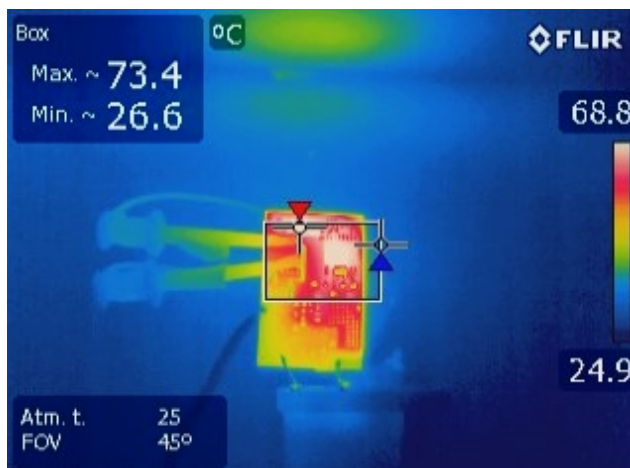


Figure 21 – InnoSwitch-CH Side.
265 VAC, 2 A Load.
Ambient = 25.3 °C.

11 波形

11.1 負荷過渡応答 (ケーブル端)

Results were measured with 47 μF at end of cable which is the typical specified measurement condition for mobile phone chargers.

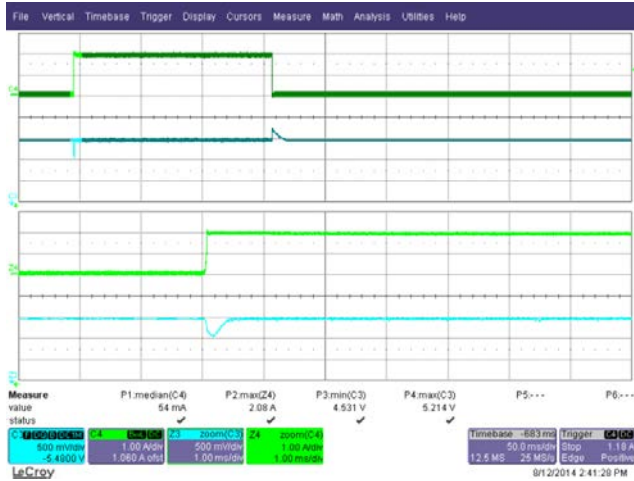


Figure 22 – Transient Response ($4.5 V_{MIN}$).
85 VAC, 0-2 A Load Step.
Upper: I_{LOAD} , 1 A / div.
Lower: V_{OUT} , 500 mV, 50 ms / div.

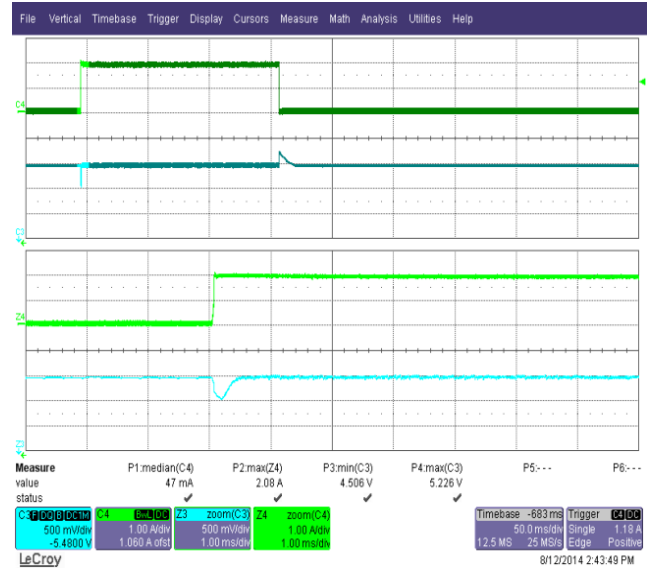


Figure 23 – Transient Response ($4.5 V_{MIN}$).
110 VAC, 0-2 A Load Step.
Upper: I_{LOAD} , 1 A / div.
Lower: V_{OUT} , 500 mV, 50 ms / div.

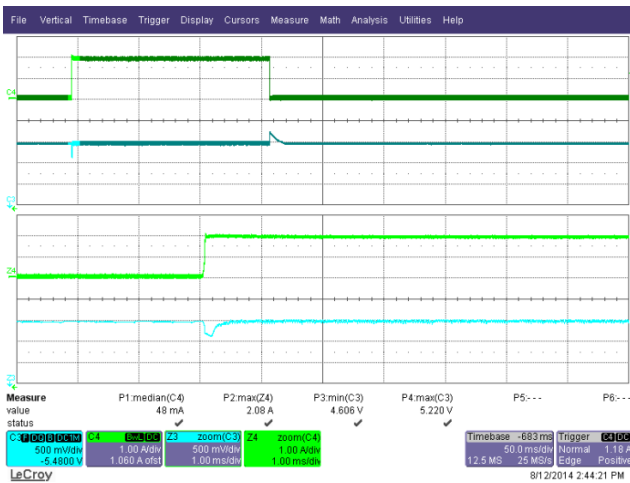


Figure 24 – Transient Response ($4.6 V_{MIN}$).
230 VAC, 0-2 A Load Step.
Upper: I_{LOAD} , 1 A / div.
Lower: V_{OUT} , 500 mV, 50 ms / div.

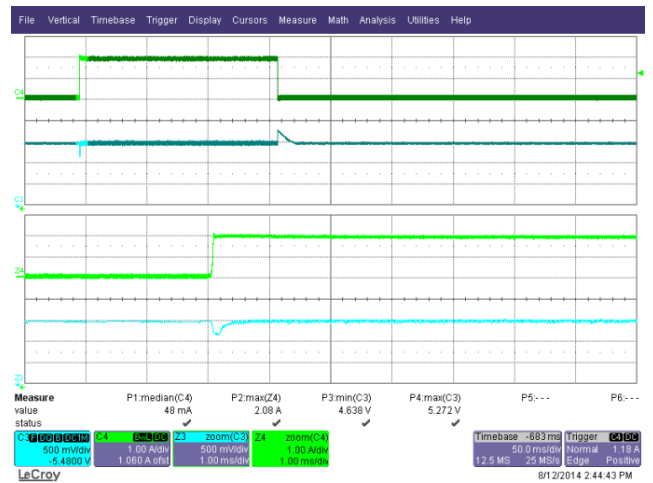


Figure 25 – Transient Response ($4.6 V_{MIN}$).
265 VAC, 0-2 A Load Step.
Upper: I_{LOAD} , 1 A / div.
Lower: V_{OUT} , 500 mV, 50 ms / div.

11.2 負荷過渡応答 (USB ソケット)

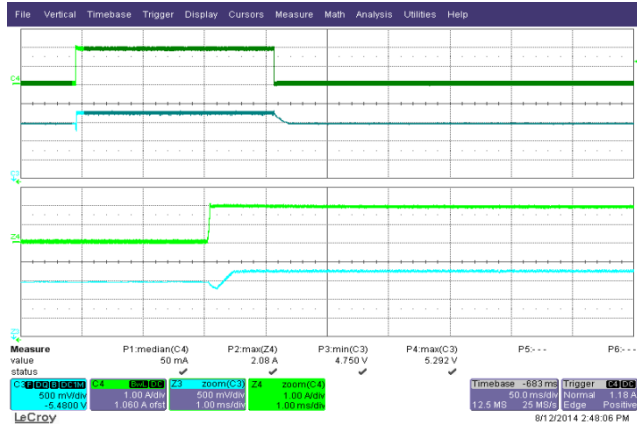


Figure 26 – Transient Response (4.75 V_{MIN}).
 85 VAC, 0-2 A Load Step.
 Upper: I_{LOAD} , 1 A / div.
 Lower: V_{OUT} , 500 mV, 50 ms / div.

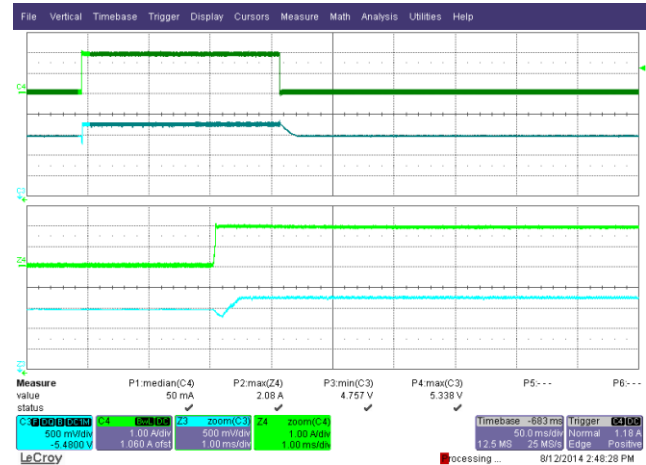


Figure 27 – Transient Response (4.75 V_{MIN}).
 110 VAC, 0-2 A Load Step.
 Upper: I_{LOAD} , 1 A / div.
 Lower: V_{OUT} , 500 mV, 50 ms / div.

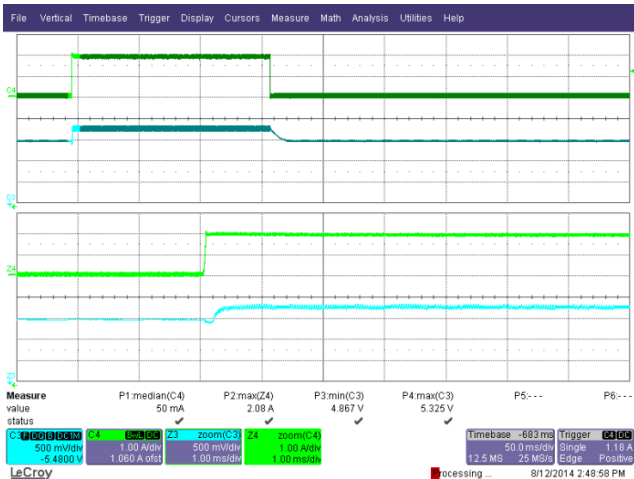


Figure 28 – Transient Response (4.85 V_{MIN}).
 230 VAC, 0-2 A Load Step.
 Upper: I_{LOAD} , 1 A / div.
 Lower: V_{OUT} , 500 mV, 50 ms / div.

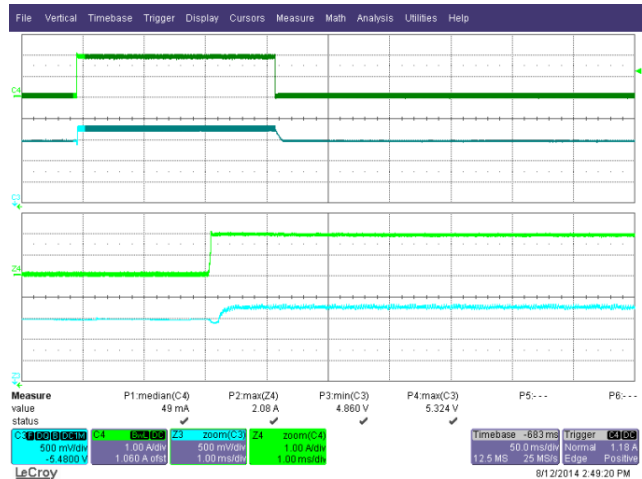


Figure 29 – Transient Response (4.86 V_{MIN}).
 265 VAC, 0-2 A Load Step.
 Upper: I_{LOAD} , 1 A / div.
 Lower: V_{OUT} , 500 mV, 50 ms / div.



11.3 スイッチング波形

11.3.1 InnoSwitch-CH の波形

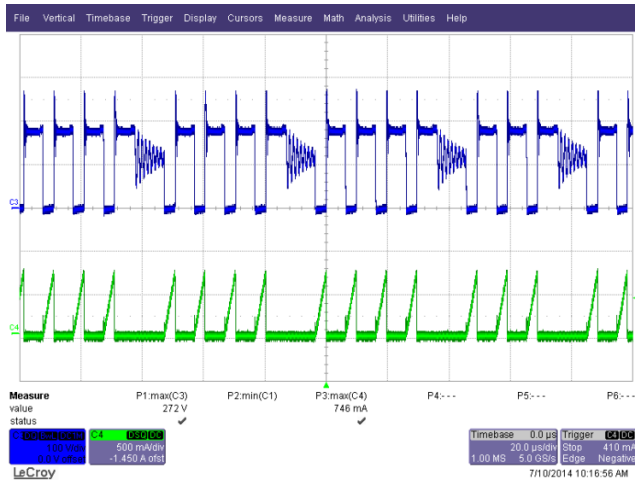


Figure 30 – Drain Voltage and Current Waveforms.
 85 VAC, 2 A load,
 Lower: I_{DRAIN} , 500 mA / div.
 Upper: V_{DRAIN} , 100 V, 20 μ s / div.

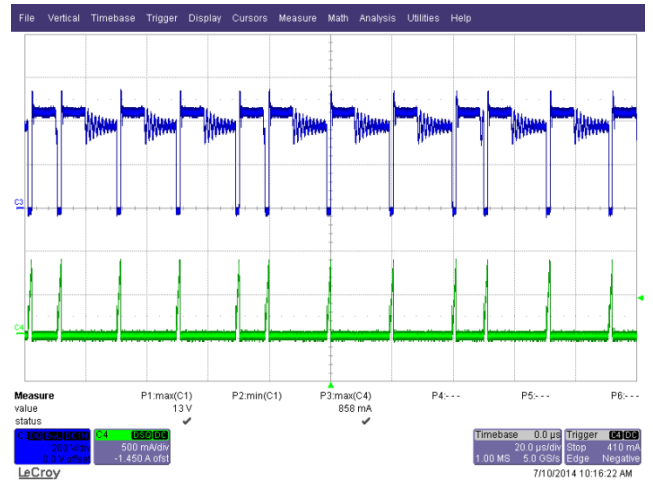


Figure 31 – Drain Voltage and Current Waveforms.
 265 VAC, 2 A Load, 545 V_{MAX} .
 Lower: I_{DRAIN} , 500 mA / div.
 Upper: V_{DRAIN} , 200 V, 20 μ s / div.

11.3.2 SR FET の波形



Figure 32 – SR FET Voltage Waveforms.
 85 VAC Input, 2 A Load.
 V_{DRAIN} , 10 V, 20 μ s / div.

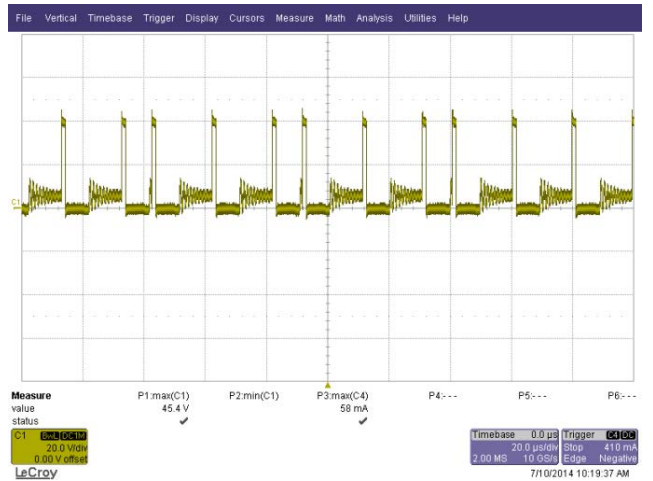


Figure 33 – SR FET Voltage Waveforms.
 265 VAC Input, 2 A Load.
 V_{DRAIN} , 20 V, 20 μ s / div. (45.4 V_{MAX}).

11.4 出力リップルの測定

11.4.1 リップルの測定方法

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to pick-up. Details of the probe modification are provided in the Figures below.

The 4987BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1 $\mu\text{F}/50\text{ V}$ ceramic type and one (1) 47 $\mu\text{F}/50\text{ V}$ aluminum electrolytic. The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).

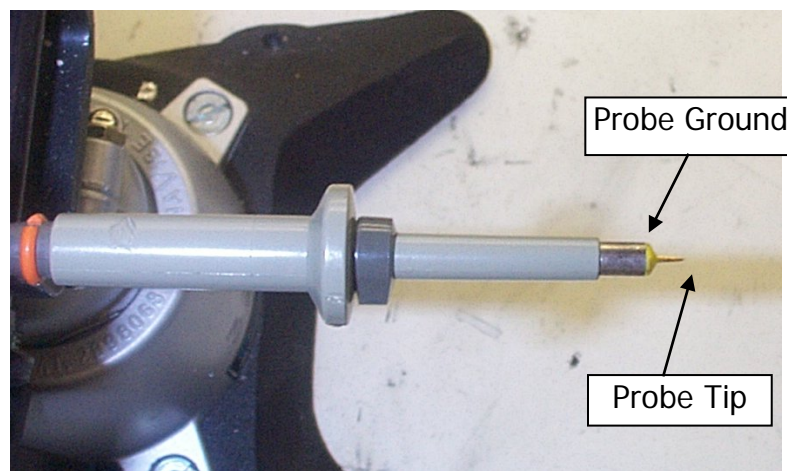


Figure 34 – Oscilloscope Probe Prepared for Ripple Measurement. (End Cap and Ground Lead Removed)



Figure 35 – Oscilloscope Probe with Probe Master (www.probemaster.com) 4987A BNC Adapter. (Modified with wires for ripple measurement, and two parallel decoupling capacitors added)

11.4.2 測定結果

Measured at the end of cable.

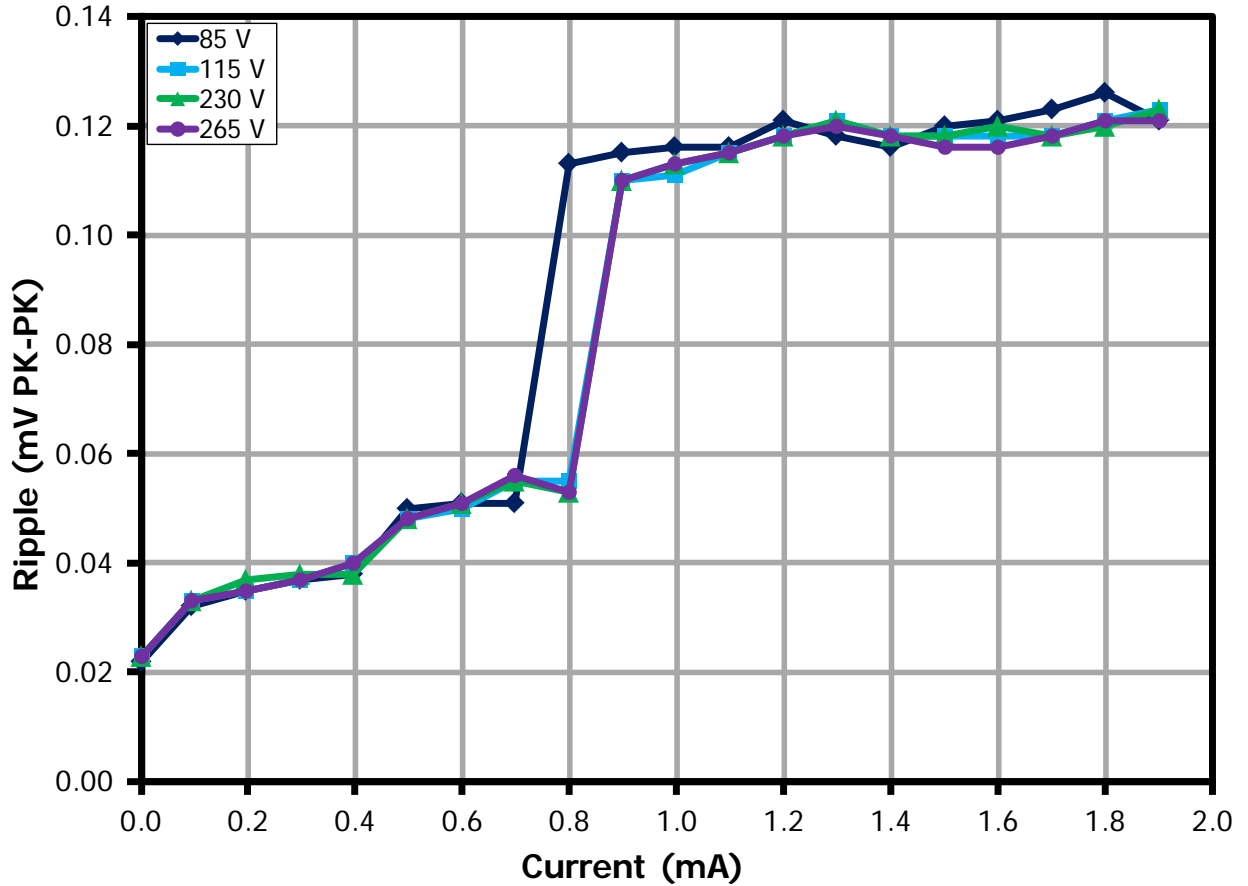


Figure 36 – Output Ripple Voltage.

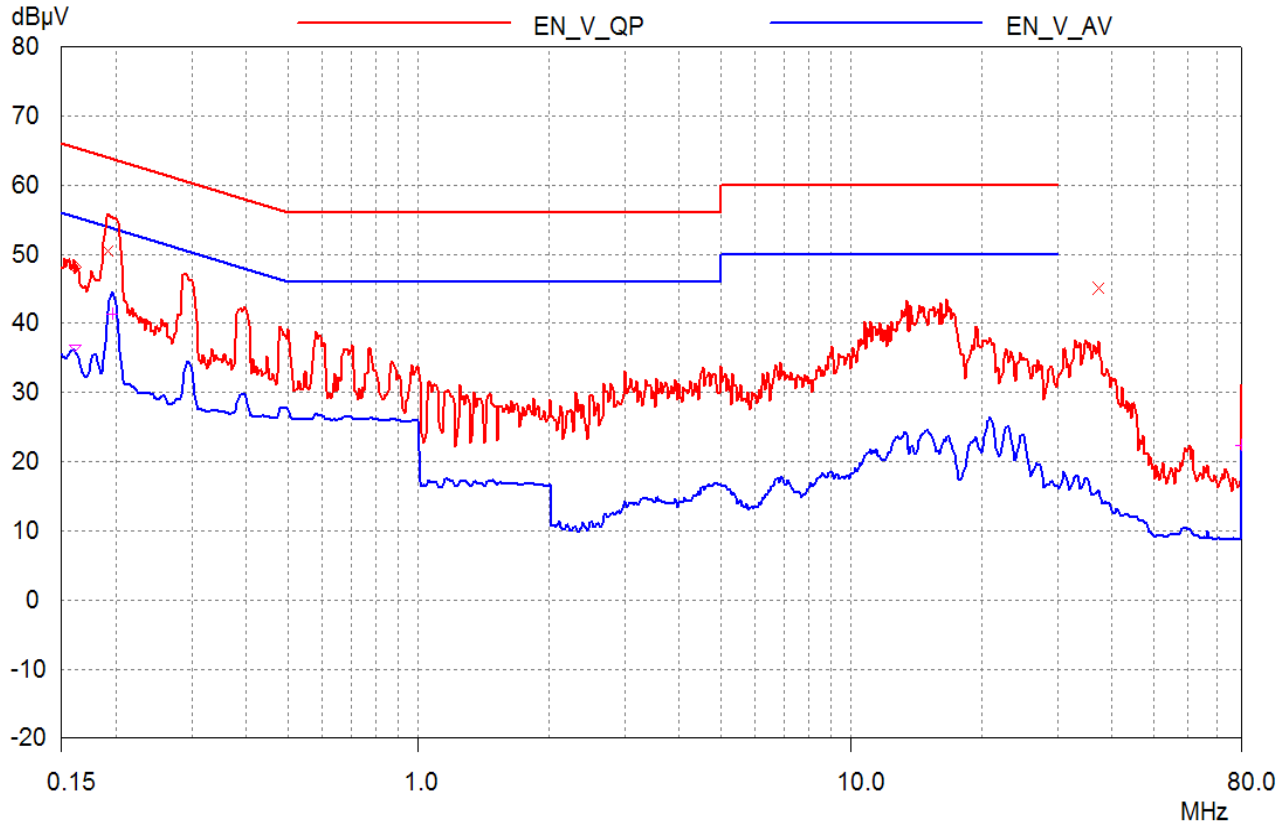
RIPPLE (mV PK-PK) 85 V	RIPPLE (mV PK-PK) 115 V	RIPPLE (mV PK-PK) 230 V	RIPPLE (mV PK-PK) 265 V
0.126	0.123	0.123	0.121



12 伝導 EMI

12.1 2 A 抵抗負荷、フローティング出力 (PK/AV)

After running 5 minutes.



Freq (MHz)	QP	Limit	Margin
0.19	50.48	63.95	13.47

Figure 37 – Floating Ground EMI at 115 VAC.

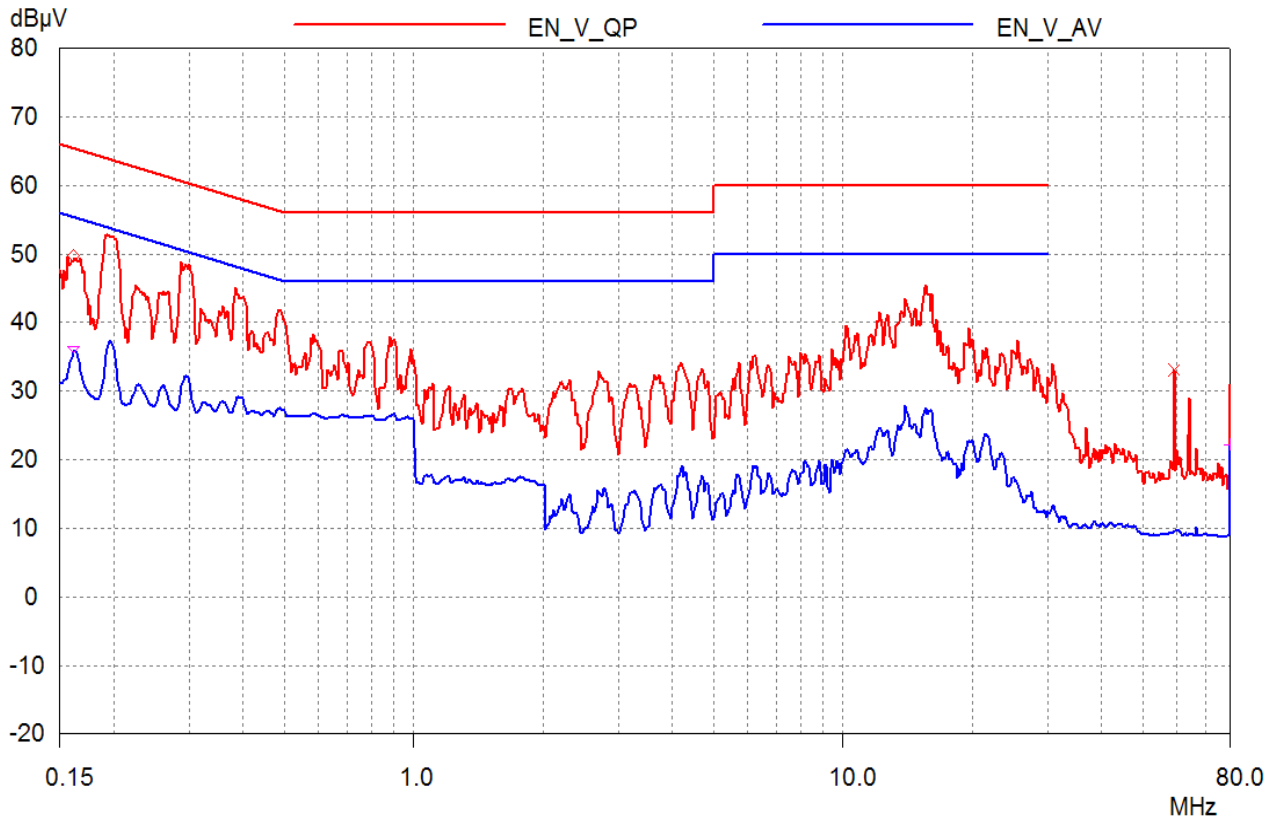
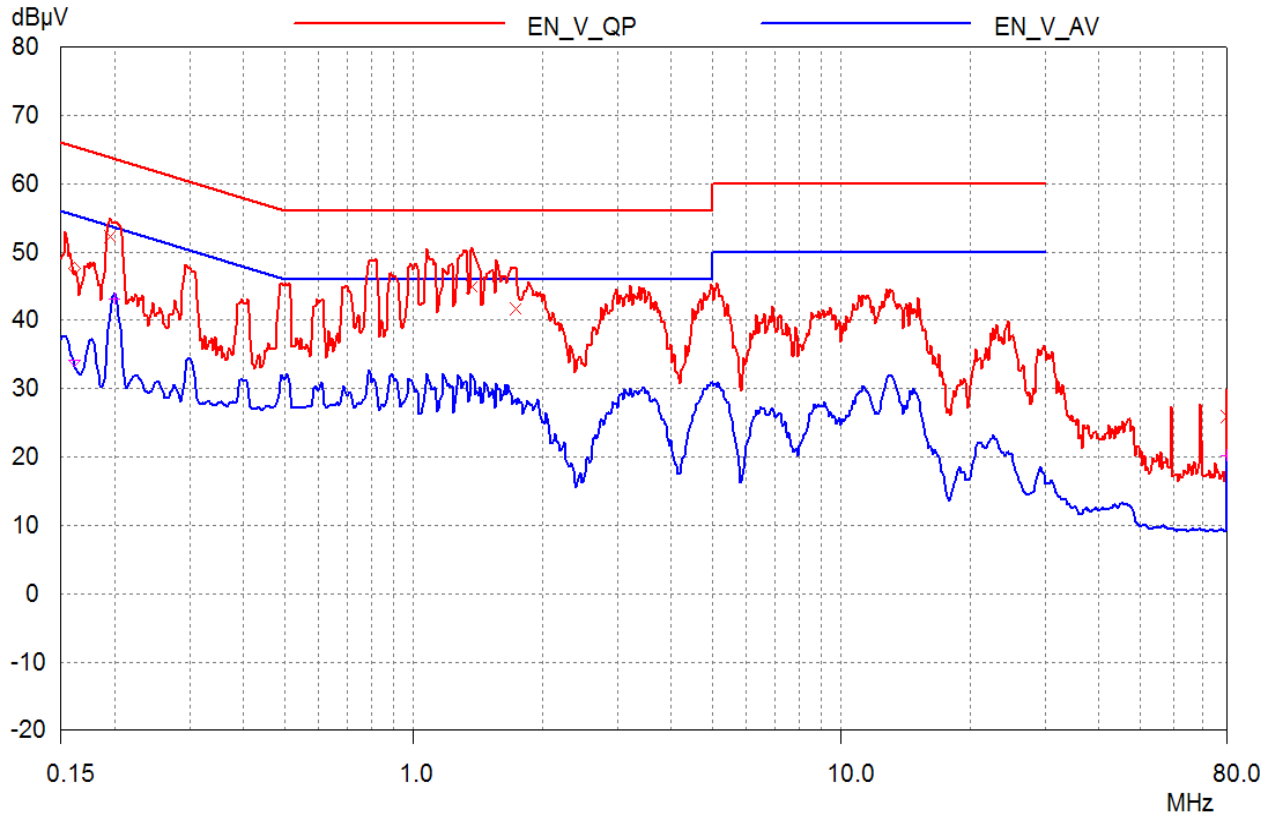


Figure 38 – Floating Ground at 230 VAC.



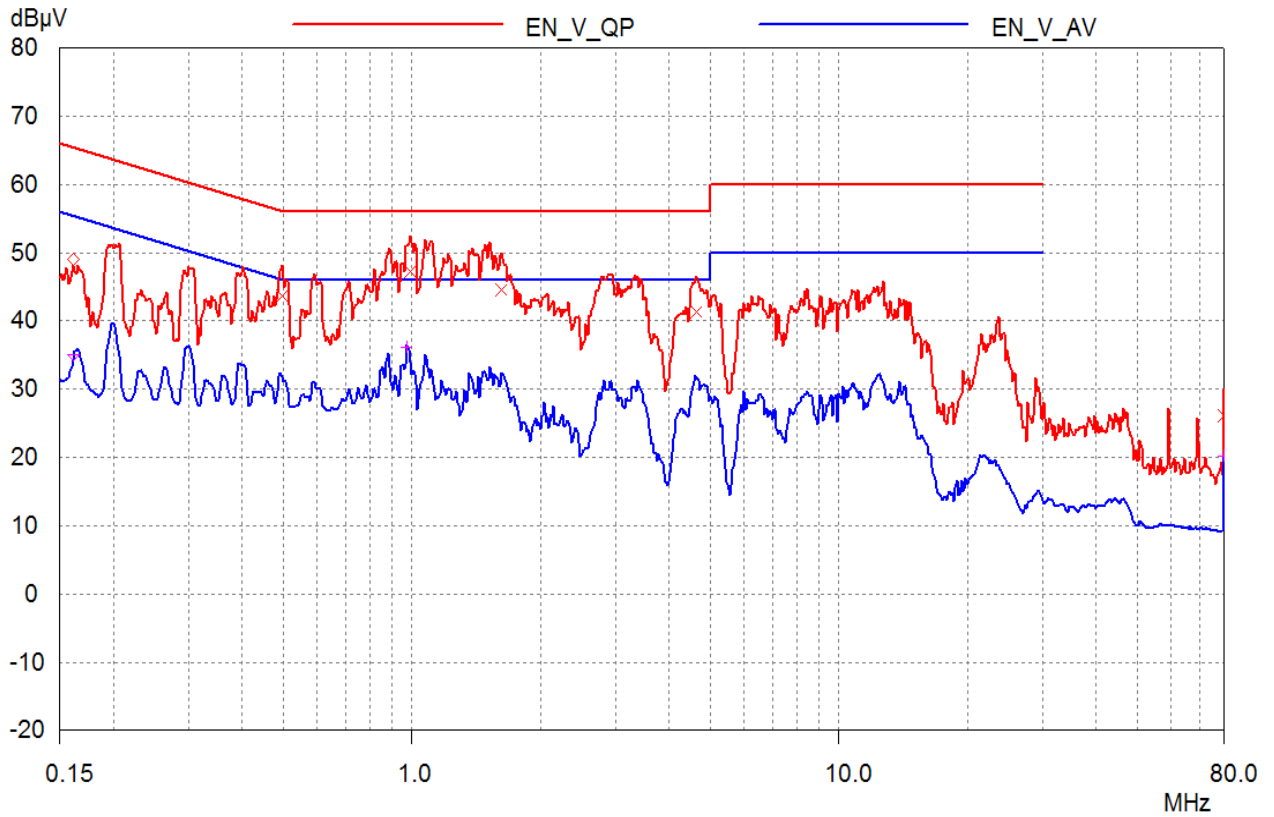
12.2 2 A 抵抗負荷、疑似ハンド接地 (PK/AV)



FREQ (MHZ)	QP	LIMIT	MARGIN
0.20	52.26	63.82	11.56
1.37	44.97	56	11.03
1.73	41.65	56	14.35

Figure 39 – Artificial Ground at 115 VAC.





FREQ (MHZ)	QP	LIMIT	MARGIN
0.50	43.6	56.07	12.47
0.99	47.3	56	8.7
1.62	44.51	56	11.49
4.65	41.37	56	14.63

Figure 40 – Artificial Ground at 230 VAC.



12.3 モニター セットアップ可能なスマートフォン (HDMI) (QP/AV)

Phone is connected to charger and LCD monitor. The monitor connection increases capacitance to earth ground.

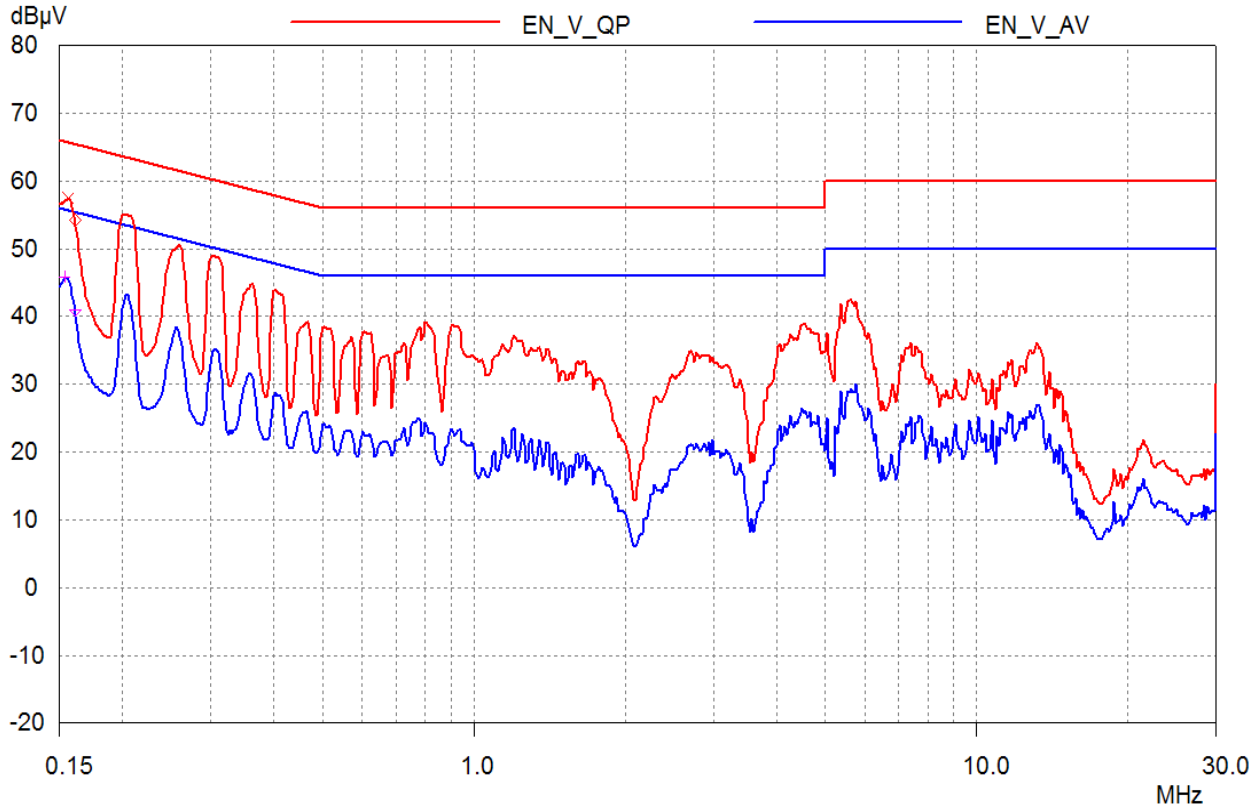


Figure 41 – HDMI at 115 VAC.

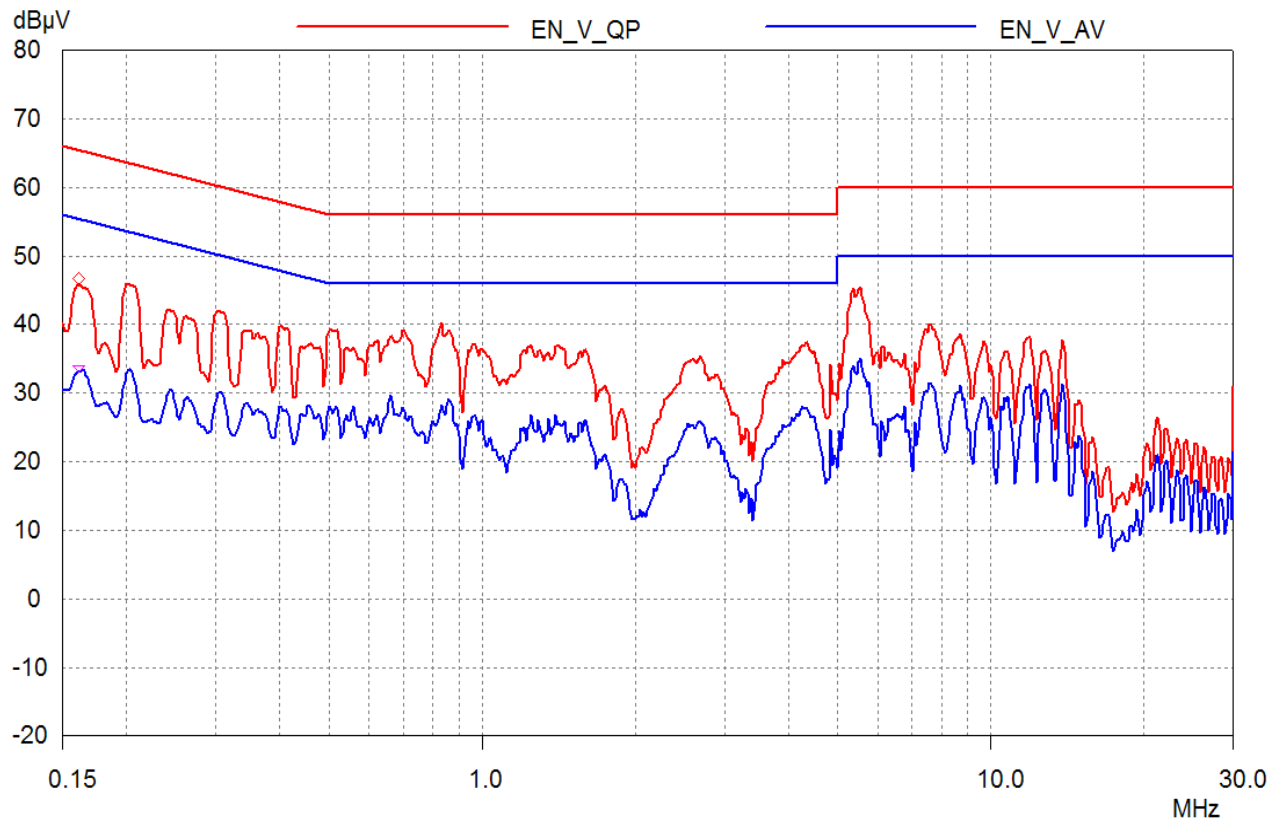


Figure 42 – HDMI at 230 VAC.



13 放射 EMI

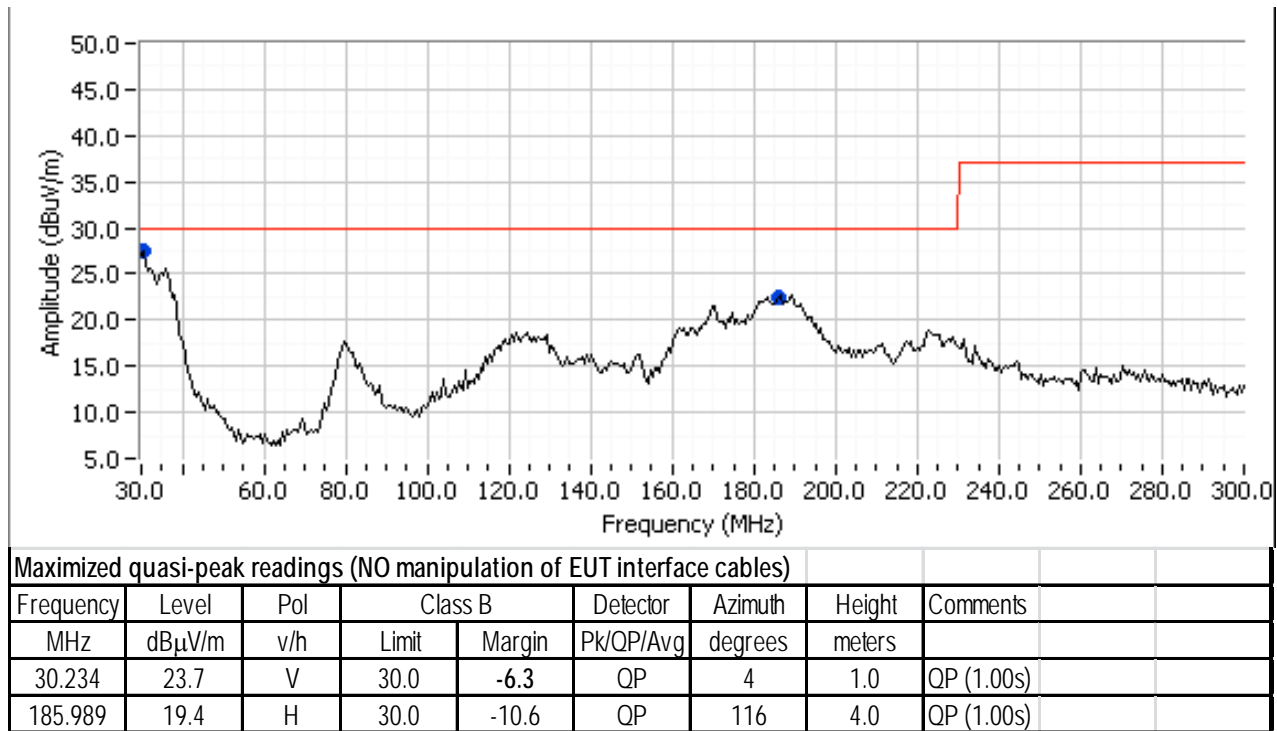


Figure 43 – Radiation at 110 VAC.



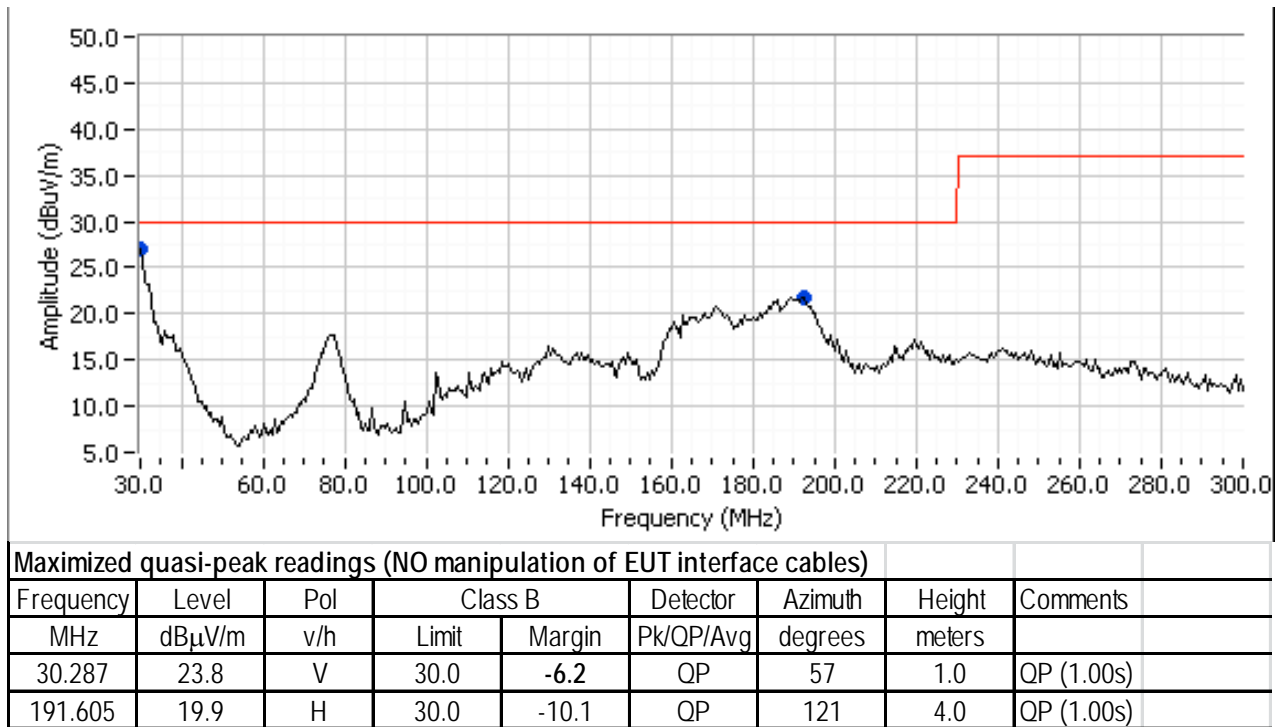


Figure 44 – Radiation at 230 VAC.



14 音鳴り

Test performed inside case with microphone placed 3 mm from case surface on long side of case, transformer facing towards microphone.

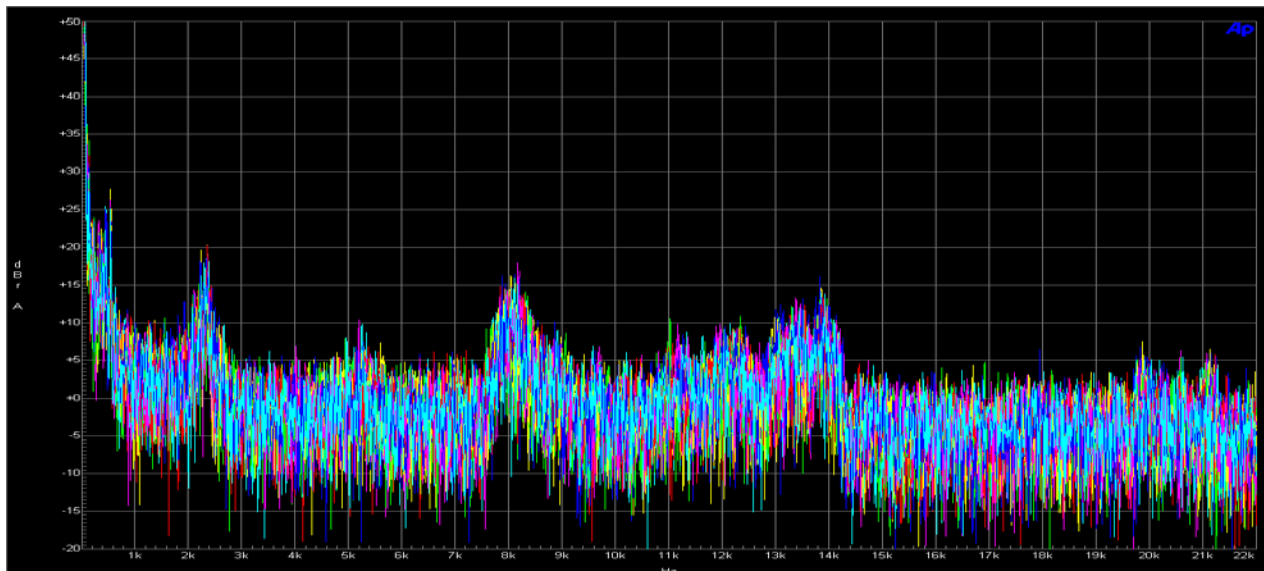


Figure 45 – Audible Noise Spectrum: No-load, V_{IN} Swept from 85 VAC to 264 VAC.

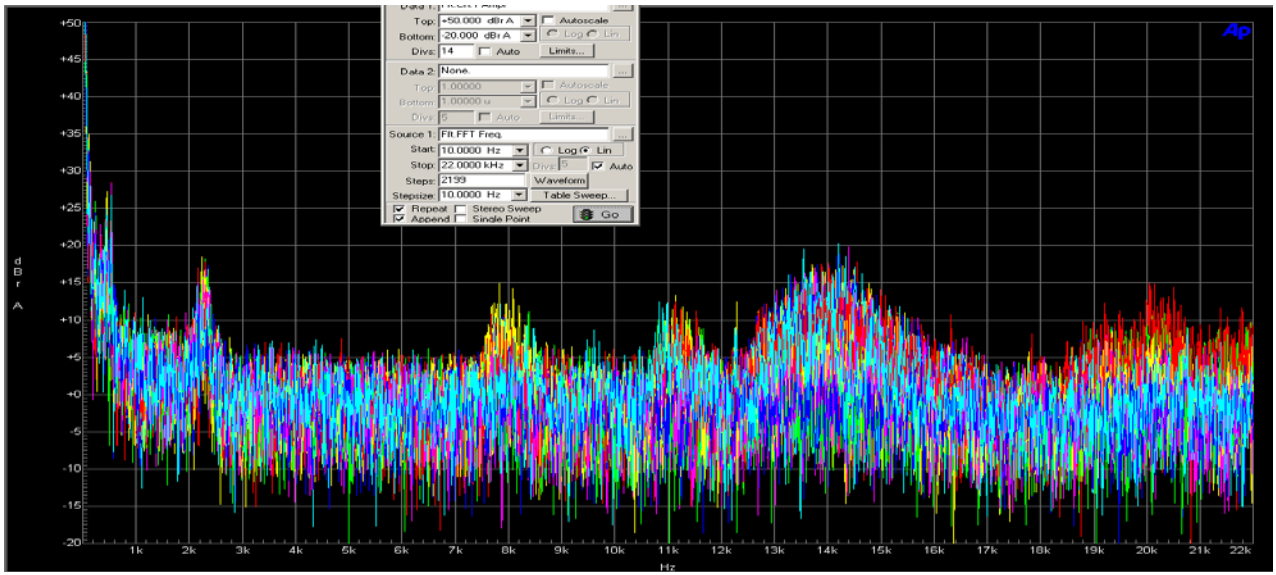


Figure 46 – Audible Noise Spectrum: 85 VAC, I_{OUT} Swept from 0 A to 2.0 A.

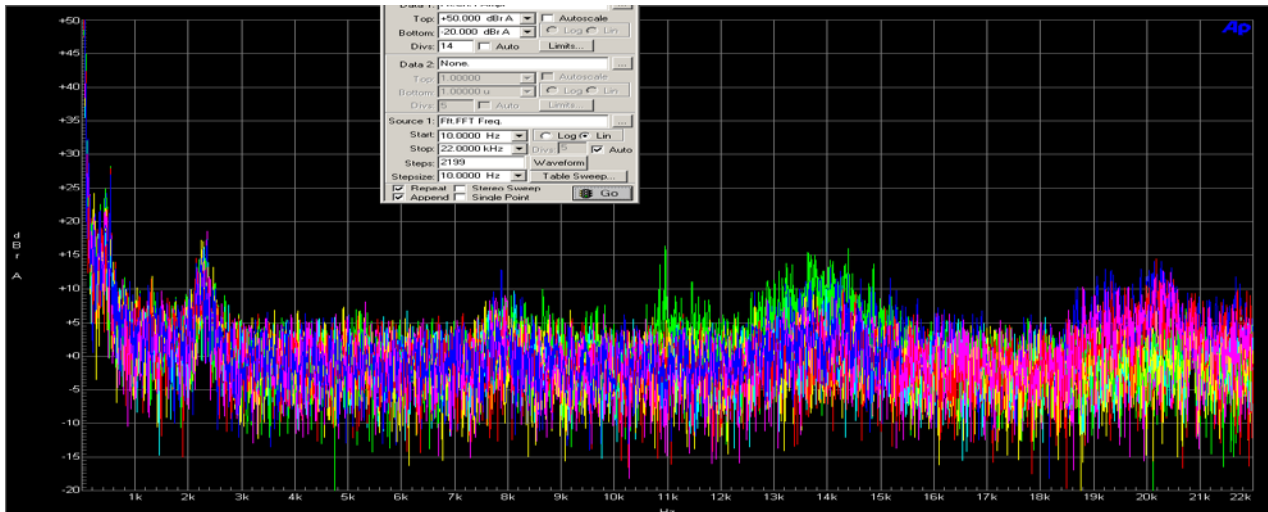


Figure 47 – Audible Noise Spectrum: 110 VAC, I_{OUT} Swept from 0 A to 2.0 A.

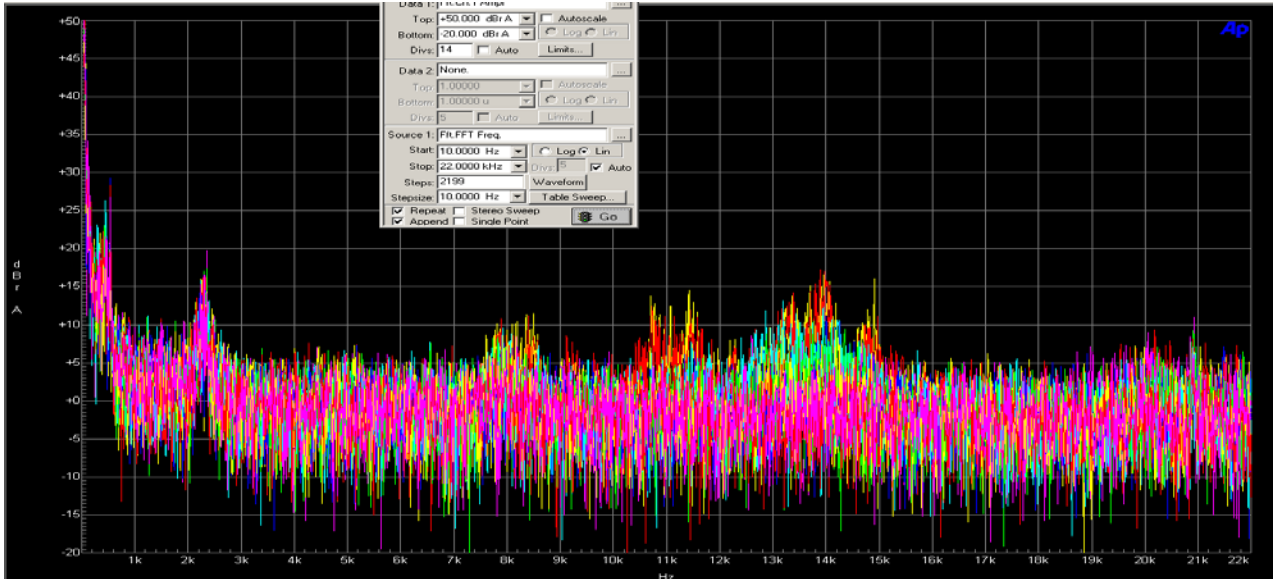


Figure 48 – Audible Noise Spectrum: 220 VAC, I_{OUT} Swept from 0 A to 2.0A.

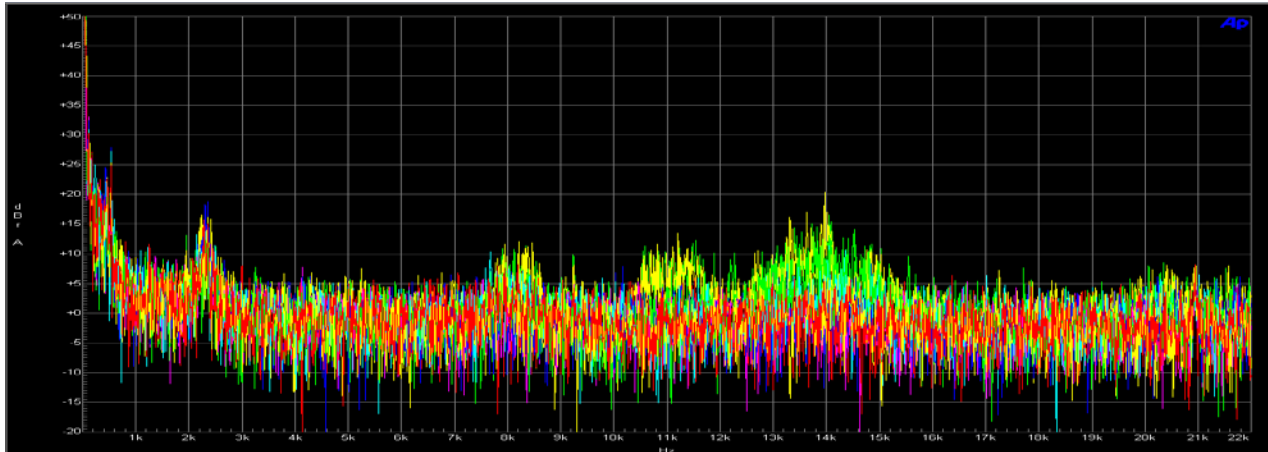


Figure 49 – Audible Noise Spectrum: 265 VAC, I_{OUT} Swept from 0 A to 2.0 A.

15 照明サージ及び ESD 試験

15.1 ディファレンシャル モード試験

Passed ± 1 kV, 500 A surge test

15.2 コモン モード試験

Passed ± 6 KV, 500 A ring wave test.

Need to install plastic barrier for > 5 kV ring wave common mode surge test.

15.3 ESD 試験

Passed ± 16.5 kV air, 8 kV contact.

Need to install plastic barrier to pass ESD test.

16 改訂履歴

日付	作成者	改訂	説明と変更点	校閲者
2014 年 11 月 14 日	DK	1.0	初回リリース	Mktg & Apps



最新の情報については、弊社ウェブサイト www.powerint.com

Power Integrations は、信頼性または生産性を向上させるために、いつでも製品を変更する権利を保持します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害の黙示保証なども含めて、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション（製品の外付けトランス構造と回路も含む）は、米国及び他国の特許の対象である場合があります。また、潜在的に、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されます。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

PI ロゴ、TOPSwitch、TinySwitch、LinkSwitch、DPA-Switch、PeakSwitch、CAPZero、SEnZero、LinkZero、HiperPFS、HiperTFS、HiperLCS、Qspeed、EcoSmart、Clampless、E-Shield、Filterfuse、StackFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©Copyright 2014 Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社

5245 Hellyer Avenue
San Jose, CA 95138, USA.
代表: +1-408-414-9200
カスタマー サービス:
電話: +1-408-414-9665
ファックス: +1-408-414-9765
電子メール:
usasales@powerint.com

ドイツ

Lindwurmstrasse 114
80337, Munich
Germany
電話: +49-895-527-39110
ファックス: +49-895-527-39200
電子メール:
eurosales@powerint.com

日本

〒222-0033 神奈川県横浜市港北区新横浜 2-12-11 光正第三ビル
日本
電話: +81-45-471-1021
ファックス: +81-45-471-3717
電子メール:
japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd.,
Sec. 1
Nei Hu District
Taipei 11493, Taiwan R.O.C.
電話: +886-2-2659-4570
ファックス: +886-2-2659-4550
電子メール:
taiwansales@powerint.com

中国 (上海)

Rm 2410, Charity Plaza, No. 88,
North Caoxi Road,
Shanghai, PRC 200030
電話: +86-21-6354-6323
ファックス: +86-21-6354-6325
電子メール:
chinasales@powerint.com

インド

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
インド
電話: +91-80-4113-8020
ファックス: +91-80-4113-8023
電子メール:
indiasales@powerint.com

韓国

RM 602, 6FL
Korea City Air Terminal B/D,
159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728 Korea
電話: +82-2-2016-6610
ファックス: +82-2-2016-6630
電子メール:
koreasales@powerint.com

イギリス

First Floor, Unit 15, Meadway
Court, Rutherford Close,
Stevenage, Herts. SG1 2EF
United Kingdom
電話: +44 (0) 1252-730-141
ファックス: +44 (0) 1252-727-689
電子メール:
eurosales@powerint.com

中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan
8th Road, Nanshan District,
Shenzhen, China, 518057
電話: +86-755-8672-8689
ファックス: +86-755-8672-8690
電子メール:
chinasales@powerint.com

イタリア

Via Milanese 20, 3rd.Fl.
20099 Sesto San Giovanni
(MI) Italy
電話: +39-024-550-8701
ファックス: +39-028-928-6009
電子メール:
eurosales@powerint.com

シンガポール

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
電話: +65-6358-2160
ファックス: +65-6358-2015
電子メール:
singaporesales@powerint.com

アプリケーション ホットライン

World Wide +1-408-414-9660

アプリケーション ファクシミリ

World Wide +1-408-414-9760

